

基于 MPC8548E 的嵌入式数据处理系统设计

纪雄飞

(中国电子科技集团公司第二十研究所, 西安 710068)

摘要: 提出了一种基于 PowerPC 的嵌入式数据处理系统设计方案, 该方案以 MPC8548E 处理器为核心, 详细阐述了系统的硬件设计和软件设计流程。

关键词: PowerPC; MPC8548E; VxWorks; BSP

中图分类号: TP273

文献标识码: A

文章编号: 1674-7976-(2012)05-373-06

Design of Embedded Data Processing System Based on MPC8548E

Ji Xiongfei

Abstract: A kind of embedded data processing system design based on PowerPC is presented in the paper. The chip of MPC8548E was used as the core of the system. The hardware design and the flow of the software are emphasized.

Key words: PowerPC; MPC8548E; VxWorks; BSP

随着科学技术的发展, 嵌入式处理器在通信设备、消费电子、军用电子等领域有了广泛的应用, 而且对处理器的处理速度、功耗及工作温度都有了更加严格的要求, 尤其在军用电子方面的应用。

MPC8548E 是 Freescale 公司开发的新一代 PowerQUICC III™系列的高性能处理器。它基于 90 纳米 (nm) 的绝缘硅 (SOI) 铜互连工艺技术, 内部工作频率可达 1.5GHz, 一级缓存有指令缓存和数据缓存各 32KB, 集成 DDR2 存储器控制器, 支持 PCI-E 接口、Rapid IO 接口, 提供 4 个以太网控制器 (TSEC)。MPC8548E 集成有高性能的 e500 内核, 该内核采用超标量体系结构, 在 1.5GHz 的工作频率时 (-40~85℃ 的温度范围), 处理速度可达 3065MIPS。MPC8548E 同时集成了丰富的外设接口, 其强大的功能以及宽温、低功耗的特点为数据处理系统的设计提供了保证。

1 系统设计

本处理系统采用 PowerPC 芯片作为核心处理

器, 用于完成多任务的数据处理功能; FPGA 作为逻辑构建单元完成接口转换、时序控制等功能; DSP 完成浮点运算、数据融合任务; 话音电路部分完成话音信号的 D/A、A/D 变换。系统具有丰富的外部接口, 包括有高速 LVDS 接口, 10M、100M、1000M 自适应以太网接口, RS422 串口, RS232 串口等。系统的构成框图如图 2 所示。

2 硬件设计

2.1 PowerPC 设计

PowerPC 选用 Freescale 公司的 MPC8548E 处理器, 最大主频 1.5GHz (实际降频工作于 1GHz)。运行 VxWorks 操作系统。MPC8548E 的系统架构如图 1 所示。

MPC8548E 内部集成 e500 Book E 内核, 4 个片上三速以太网控制器 (GMACs) 支持 10M、100M、和 1000M 以太网接口, 支持 DDR2 SDRAM, 32 位 PCI 2.2 总线控制器 (最高 66MHz), 32 位 PCI-X 总线控制器 (最高 133MHz), 32 位 Local bus 总线, 最大速率 133MHz, 方便连接各种 FLASH, EPROM, EEPROM, SRAM 等; 除了以上功能外, MPC8548E

还集成了一个四通道 DMA 控制器，一个 DUART，两路 I2C 总线接口控制器。

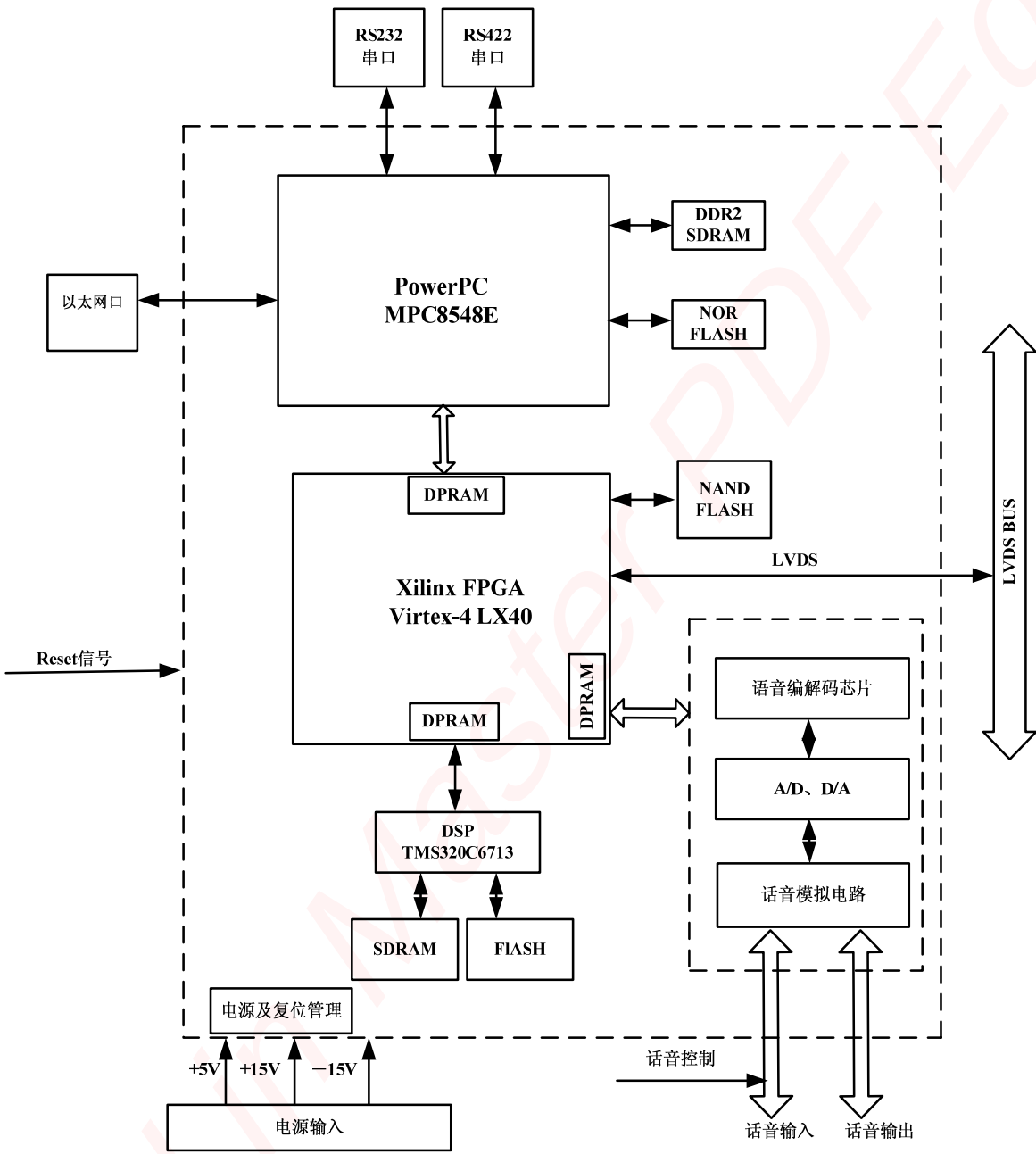


图 2 系统组成框图

2.2 DDR2 内存扩展

MPC8548E 内部集成了 DDR2 SDRAM 控制器，可以直接进行内存阵列连接和控制，连接关系如图 4 所示。

本处理系统在 MPC8548E 外部挂接 512MByte DDR2 SDRAM 存储器件作为数据存储。选用 5 片 MT47H64M16 拼接成 64bit 位宽，其中一片作为 ECC。

2.3 NOR FLASH 扩展

本处理系统通过 MPC8548E 的 Local BUS 接口进行 Nor FLASH 的扩展。由于 Local BUS 是地址数据复用信号，因此需要通过 74LVT16373 器件进行信号锁存，MPC8548E 的 Local Address Latch Enable (LALE)信号用来对锁存器进行控制，如图 5 所示。

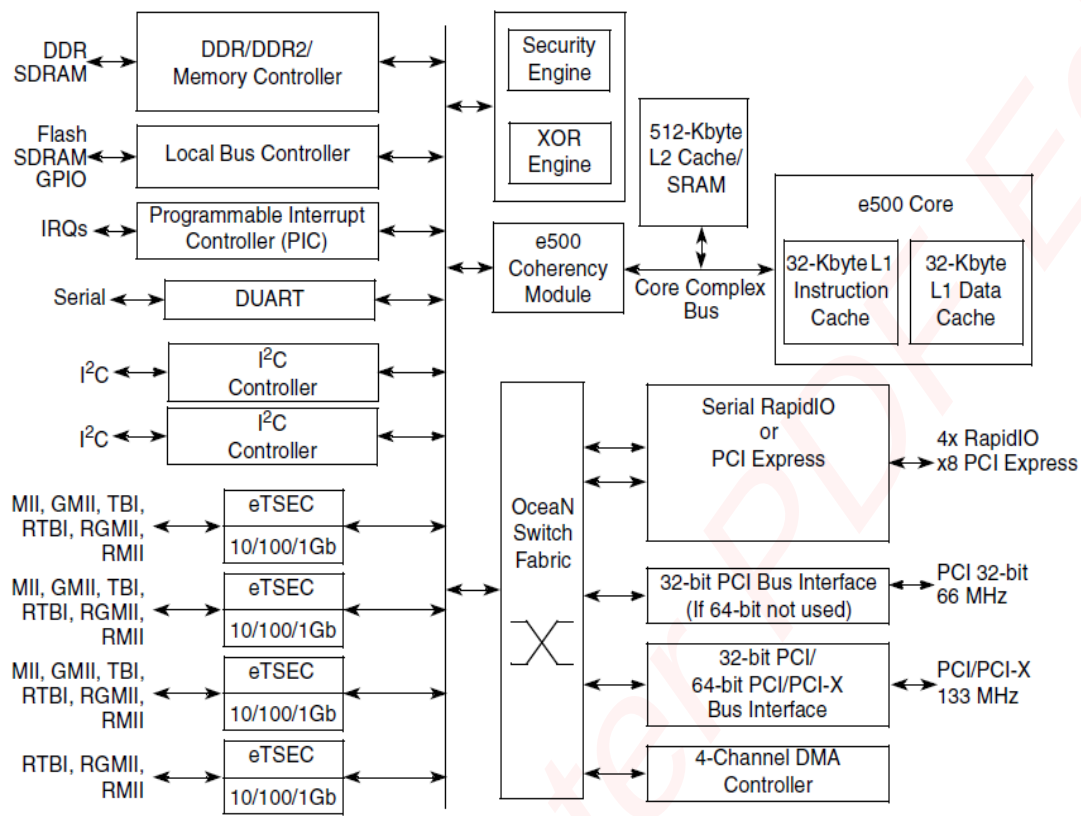


图 3 MPC8548E 系统架构示意图

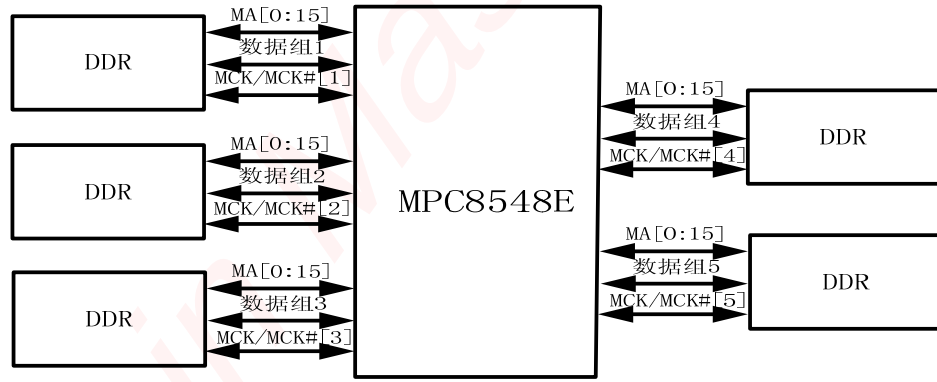


图 4 DDR2 SDRAM 连接示意图

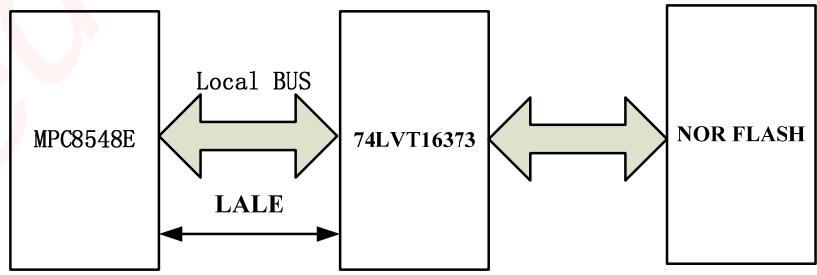


图 5 NORFLASH 扩展示意图

NOR FLASH 选用两片 S29GL512P 组合成 128MByte 存储器。

2.4 NAND FLASH 扩展

在本处理系统中，MPC8548 与 FPGA 通过 Local BUS 连接，在 FPGA 内部建立 NAND FLASH 的接口控制逻辑，PowerPC 通过 FPGA 的控制实现对 NAND FLASH 的高速数据读写，如图 5 所示。

NAND FLASH 选用一片 K9WBG08U1M 芯片实现 8GByte 存储器扩展。

2.5 以太网口扩展

MPC8548 内部集成了 4 个以太网控制器，因此只需在芯片外部连接 PHY 芯片即可实现以太网接口扩展，如图 7 所示。

处理系统使用 Marvell 88E1145 以太网物理层收发器外扩四路 10\100\1000M 以太网接口。

2.6 RS232/RS422 串口扩展

MPC8548 E 内部集成了一个 2 路异步串行通讯 (UART) 控制器，通过外部连接电平转换芯片实现 1 路 RS232 串口扩展作为调试终端；通过 Local BUS 连接 CPLD 和异步收发器实现 2 路 RS232 和 2 路 RS422 通信串口扩展，如图 8 所示。

处理系统选用 MAX3225、MAX3491 作为 RS232、RS422 串口电平转换芯片，选用 EPM2210 和 ST16C654 异步收发器实现 4 路串口的扩展。

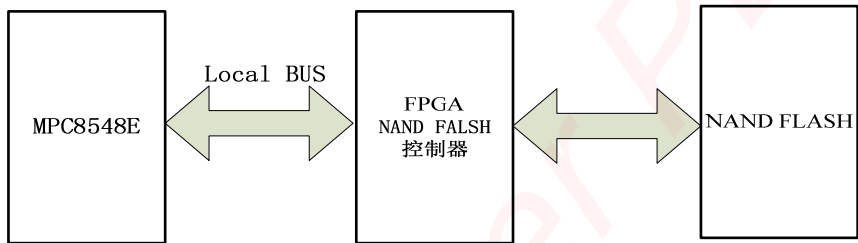


图 6 NANDFLASH 扩展示意图

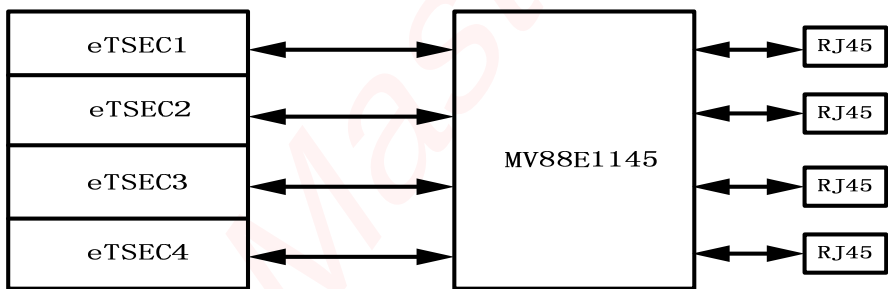


图 7 以太网扩展示意图

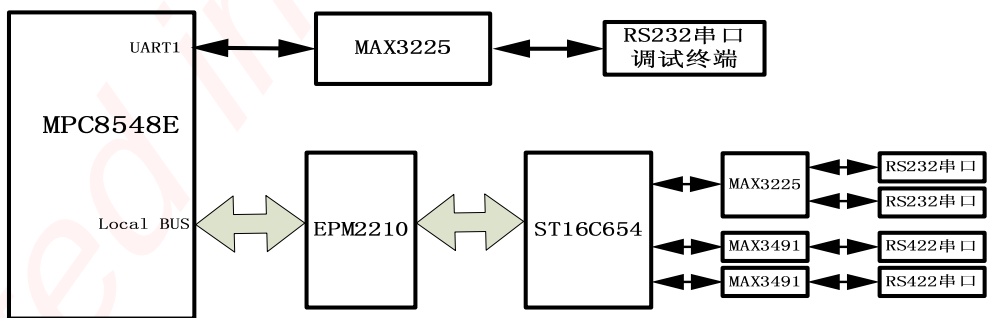


图 8 串口扩展示意图

2.7 FPGA 设计

FPGA 在本系统中主要通过建立同步双口 RAM 与 PowerPC 进行数据通信，采用 EDMA 的方

式。与外部进行数据通信采用 600Mbps 的高速 LVDS，FPGA 内部集成了 SERDES 高速串行信号收发器硬核，可以方便的调用。

FPGA 芯片选用 XILINX 公司 Virtex-4 系列，

型号为 XC4VLX40。该型号的 FPGA 芯片集成 64 个硬核乘法器、2880Kbits 的 blockram 资源、管脚资源丰富。FPGA 的程序储存在 NOR FLASH 中，通过 MPC8548E 进行动态加载和更新。

2.8 DSP 设计

系统选用 TI 公司的浮点 DSP 芯片 TMS320C6713，其具有体积小，速度快，功耗低的特点，应用广泛。最高支持 300MHz 主频，其内核采用超长指令字（VLIW）体系结构，有 8 个功能单元、64 个 32bit 通用寄存器。一个时钟周期同时执行 8 条指令，运算能力最高可达到 1600MIPS/1200FLOPS，支持双精度的数据类型。

DSP 的外部存储器接口 EMIF 对应的 CE0 空间挂接 128Mbit SDRAM 作为数据存储器；CE1 空间

挂接 64MB FLASH 存储器件，用作程序存储空间；EMIF 的 CE2 和 CE3 空间连接 FPGA，作为与 FPGA 之间的数据通道。4 根中断信号连入 FPGA。DSP 的 HPI 口连接到 FPGA，作为动态加载 DSP 程序的通道。DSP 无工作任务时，可以通过自身程序运行或外部指令写 PWRD 控制字进入休眠状态以降低功耗。进入休眠模式后，采用中断唤醒方式，由外部指令写入一个唤醒指令到 FPGA，FPGA 产生一个中断信号唤醒 DSP。

2.9 语音处理设计

处理系统根据使用要求，包括 4 路模拟语音处理通道，每路包括一片 A/D、D/A、编解码芯片。连接示意图如图 9 所示。

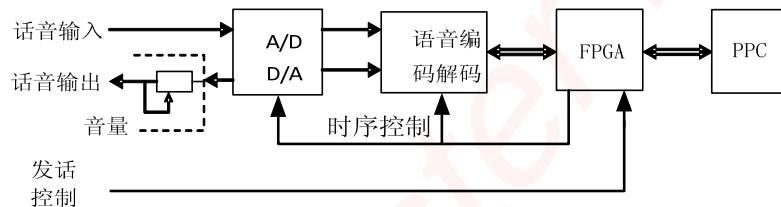


图 9 语音处理示意图

2.10 复位电路设计

系统复位方式总共包括有：上电复位、手动复位、软件看门狗复位。采用一片电源管理芯片，在上电和掉电时会自动发出复位信号，复位信号输出接入 CPLD。CPLD 作为数据处理系统的复位管理芯片，上电复位、手动复位信号和外部复位信号均接入 CPLD，CPLD 分发到 PowerPC、DSP、FPGA 等芯片。CPLD 内部可实现软件看门狗，结合 PowerPC 芯片自带的看门狗电路，实现可靠的看门狗复位。

2.11 电源设计

系统电源使用两片 LTC3773 DC/DC 电源转换芯片，可提供三路同步输出，每路最大电流为 5A，分别输出系统需要的 3.3V、2.5V、1.8V、1.2V、1.1V 等电压用于给 FPGA、DSP、PowerPC 等芯片提供完整的供电解决方案。另外，LTC3773 输入电压具有较宽的范围，可保证在 +5V 输入电压在 95%-105% 范围内时，输出电压保持稳定，以使系统所有器件能正常工作。

3 系统软件设计

系统的软件由三个部分组成：U-BOOT 引导代码、BSP 板级支持包和 VxWorks 操作系统映像。首先在 BSP 基础上生成所需要的 VxWorks 操作系统映像，系统上电启动 U-BOOT 引导程序，把引导代码段和 VxWorks 操作系统映像从 Flash 拷至 SDRAM 中，引导代码执行后跳转到 VxWorks 映像执行。本系统即可从以太网口加载 VxWorks 映像，也可从 FLASH 中启动 VxWorks 映像，操作简单，使得现场调试和软件升级尤为方便。

3.1 U-BOOT 引导软件

U-BOOT 全称为 Universal Boot Loader，是遵循 GPL (General Public License) 条款的开放源码项目。U-Boot 引导软件是系统加电启动后首先执行的软件代码，相当于 X86 系统中的 BIOS 软件。在本方案系统中，U-Boot 被单独放在启动 ROM 中，系统会首先在启动 ROM 里面运行，在进行 CPU 底层初始化后，将启动 ROM 中的代码搬运到 DDR2

SDRAM 中高速运行, 对系统进行第二次初始化, 以完成一些数据结构、高端模块和系统设备的初始化。

3.2 BSP 板级支持包

BSP (Board Support Packet)是针对硬件平台编写的介于底层硬件和上层软件之间的底层软件开发包, 它主要功能为底层硬件提供操作系统的硬件驱动, 具体功能包括:

单板硬件初始化, 主要进行 CPU 的初始化, 为整个软件系统提供底层硬件支持; 为操作系统提供设备驱动程序和系统中断服务程序; 定制操作系统的功能, 为软件系统提供一个实时多任务的运行环境;

初始化操作系统, 为操作系统的正常运行作好准备;

系统主要的 BSP 文件包括:

romInit.s: 包含加电执行的首个函数 romInit();

sysALib.s: 类似 romInit.s 文件, 只有加载型的 VxWorks 执行该文件中的函数 sysInit();

sysLib.c: 包含对硬件平台所有外部器件初始化函数 sysHwInit()和中断挂载函数 wInit2();

sysSerial.c: 包含串口初始化函数

sysSerialHwInit()和中断挂载函数

SerialHwInit2();

systemClk.c: 包含系统时钟处理函数 sysClkConnect()、sysClkRateSet()和 sysClkEnable();

IntrInit.c: 包含中断控制器初始函数 IntrInit();

config.h: 包含与 CPU 相关的宏定义;

Makefile: 其中定义了一些宏, 这些宏必须和 config.h 中定义的相同;

bootInit.c: 包含内存搬移函数 romStart();

configAll.h: 包含所有 VxWorks 参数的设置;

bootConfig.c: 包含引导代码执行的 usrInit()和 usrRoot()函数;

usrConfig.c: 包含 VxWorks 系统执行的 usrInit()

和 usrRoot()函数;

3.3 VxWorks 操作系统及开发环境

VxWorks 是美国 Wind River System 公司推出的一个实时操作系统, 具有良好的持续发展能力、高性能的内核以及友好的用户开发环境。VxWorks 以其稳定的可靠性和卓越的实时性被广泛地应用在通信、军事、航空航天等高精尖技术及实时性要求极高的领域中, 主要特点表现在可靠性高、实时性强、裁减灵活、移植方便等方面。Tornado 是 VxWorks 的开发调试环境, 提供了丰富的调试、仿真环境和工具。运行在宿主机上, 以多种通信方式如以太网、串行线等连接宿主机和目标机, 可对目标机上的应用程序进行跟踪和调试。

4 结束语

PowerPC MPC8548E 嵌入式处理器以其丰富的接口、较强的处理速度及能力、可运行稳定易扩展的操作系统等特点, 得到越来越广泛的应用。本处理系统已应用于某型设备中, 性能稳定可靠, 满足系统要求。

参考文献:

- [1] Freescale Semiconductor.MPC8548E PowerQUICC™ Integrated Processor Family Reference Manual [M]//MPC8548ERM Datasheet. East Kilbride, USA: Freescale Semiconductor Inc, 2007: 1035-1222
- [2] 孔祥营, 柏桂枝. 嵌入式实时操作系统 VxWorks 及其开发环境 Tornado[M]. 北京: 中国电力出版社, 2002
- [3] 纪斌, 郑志国. 基于 PowerPC 的 RapidIO 高速串行通信设计与实现[J]. 电讯技术, 2011, 51 (3): 75-78

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)

6. [嵌入式 C 进阶之道](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)