

基于 PowerPC 的雷达通用处理机设计

史鸿声

(中国电子科技集团公司第三十八研究所, 安徽合肥 230088)

摘要: 介绍了一种高性能雷达通用处理机, 以 4 片 PowerPC 高性能通用处理器为核心, 采用 VPX 总线标准, 符合通用化、标准化、系列化的要求。处理机采用 PowerPC 通用处理器和 RapidIO 高速串行接口, 具有较强的处理能力和数据交换能力, 较好的通用性、可重构性和扩展性; 采用 VxWorks 实时操作系统和 VSPL 数学函数库, 提高软件开发效率。最后通过合成孔径雷达 (SAR) 实时成像处理和性能评估, 验证了通用处理器替代 DSP 作雷达通用处理的可行性。

关键词: 雷达; 信号处理; VPX 总线标准; PowerPC 处理器

中图分类号: TN957 文献标识码: A 文章编号: 1672-2337(2011)02-0140-04

Design of Radar Signal Processor Based on PowerPC

SHI Hong-sheng

(No. 38 Research Institute of CETC, Hefei 230088, China)

Abstract: A high performance radar general processor is presented in this paper. It uses 4 chips of PowerPC as its central processor and the VPX bus standard is adopted, which meets the requirements of generalization, serialization and standardization. The applications of PowerPC general processor and RapidIO high speed serial interface enable the processor to have strong processing capability and data exchange capability, excellent universality, reconfigurability and expansibility. The processor chooses VxWorks operation system and VSPL math library to improve the efficiency of software development. Finally, the feasibility of radar general processing by using general processor instead of DSP is proved through SAR real-time image processing and performance evaluation in this paper.

Key words: radar; signal processing; VPX bus standard; PowerPC processor

1 引言

雷达信息处理通常采用高性能 DSP 处理器实现。但 DSP 的算法设计难度较高, 软件继承性也比较差。随着电子技术的发展, 各种高性能器件如 FPGA、CPU 等不断涌现, 雷达信息处理系统的模块化、通用化、组合化已基本实现, 系统开发的工作重点和难点已从硬件开发转向面向通用平台的软件开发。从软件开发的视角, 以模块化为基础, 在更高层次上进行雷达信息处理设计是发展趋势, 在这方面“通用处理器 + 实时操作系统”的组合占有较大的优势。基于通用处理器的设计还可以扩展到后续任务如雷达组网、目标识别、二次雷达、大型指控系统等多种用途, 具有广泛的应用前景。

2 系统设计

雷达信息处理的特点是实时性强、数据量大, 带来高性能计算和高速数据传输的需求。目前业界主要采用多处理器并行技术和高速串行数据传输技术搭建雷达通用处理机, 系统架构如图 1 所示。除了数字波束形成 (DBF) 必须用 FPGA 实现外, 其他工作都可以采用通用处理器上的 C 语言模块化编程的方式完成。

2.1 处理器选择

当前常用于雷达信息处理的是 PowerPC 处理器系列, 其内置的 AltiVec 模块提供了 SIMD 结构的浮点矢量运算硬件加速单元, 具有很高的运算性能^[1]。8640D 是最新的型号, 采用了双 e600 核

结构,具有高集成度和低功耗设计等优点,其内部结构如图 2 所示。

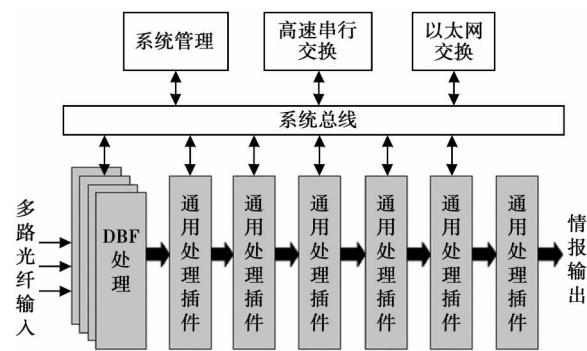


图 1 雷达通用处理机系统架构

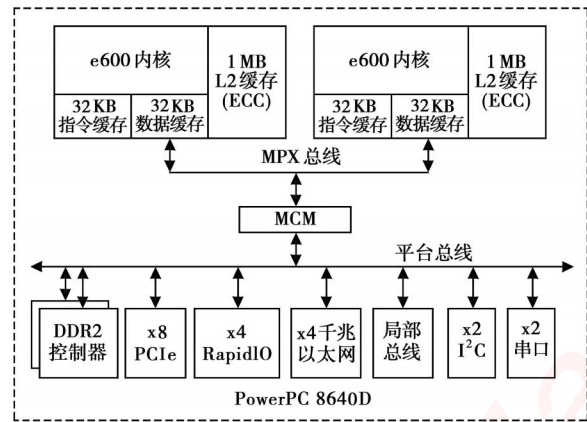


图 2 PowerPC 8640D 的内部结构

严格地说,8640D 已不是纯粹的处理器,而是一个高集成度主控处理模块,它具有以下特点^[2]:

- (1) 双核处理器 具有两个 e600 内核,支持对称多处理器 (SMP) 结构,便于组成多处理器并行处理系统;
 - (2) 集成度高 内部集成内存控制器、高速串行通信接口、以太网控制器等多种设备,外部电路设计简单;
 - (3) 矢量浮点运算能力强 在 1 GHz 频率下的峰值运算能力可达 16 GFLOPS;
 - (4) 功耗较低 典型功耗 15.7 ~ 22 W,比 x86 系列提供了更好的性能/功耗比;
 - (5) 可运行操作系统 便于多任务管理和调度。
- 基于 PowerPC 处理器的高性能通用处理机在国外已得到了大量使用。

2.2 总线标准选择

新型雷达通用处理机大量采用了高速串行数据

传输技术,因此不能再使用基于 PCI 并行共享总线的 CPCI 总线标准。这里选择 VPX 作为新型雷达信号处理机的总线标准。VPX 总线作为新一代通用总线标准^[3],其主要特点是:(1) 背板连接器大量使用高速差分连接器,目前最高速率可达 10 Gbit/s;(2) 背板互连采用 RapidIO 互联协议,全互连通信和集中交换两种多板通信结构;(3) 单板可支持 200 W 的电源和散热,并具有加固散热标准。VPX 相对于其他总线标准优势明显^[4],已得到了大多数厂商的支持,进入大规模推广和使用阶段。

3 硬件设计

通用处理机采用 VPX 6U 标准,由于尺寸和功率限制,处理机每个通用处理插件上采用 4 片 8640D 处理器。处理器之间,以及处理机对外的数据交换均通过 RapidIO 高速串行传输以及千兆以太网通信完成,处理器之间还可通过 PCIE 交换实现高速数据传输,并对外提供一个 PCIE 接口,用以扩展后插板设备。系统还通过 FPGA 扩展了通用接口 GPIO 和通用高速串行接口 GTP,提高设计的通用性和灵活性。通用处理机的结构如图 3 所示。

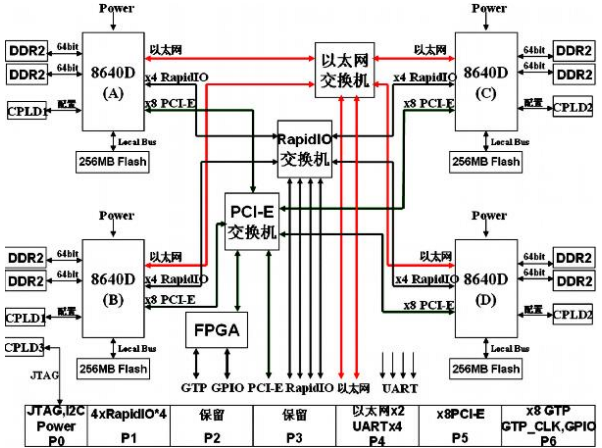


图 3 雷达通用处理机的系统结构

3.1 处理节点设计

处理机采用 4 个 8640D 双核处理器构成 4 个处理节点。每片 8640D 外接双通道的 DDR2 SDRAM,容量为 2 GB,位宽 64 bit;外接 256 MB、16 bit 的 Flash ROM,用于系统和用户数据存储。8640D 通过 CPLD 完成上电参数配置,CPLD1 配置处理节点 A 和 B,CPLD2 配置处理节点 C 和 D。

CPLD3 则用于处理机的系统管理与系统级调试, 连接到板上的 I²C 管理总线、JTAG 调试、实时时钟、系统同步时钟、电源管理等模块。处理机还设计有专门的电源管理和温度监控模块, 提供电源监控与过热保护。

3.2 接口设计

处理机的接口遵循 VPX 总线标准, 具有 P0 ~ P6 共 7 个 RT2 连接器。其中 P0 为电源、系统管理与调试专用连接器, 提供 +12 V 和 +5 V 两种电源, 提供系统 JTAG 调试接口、系统同步时钟以及 I²C 总线的系统管理与监控接口。P1 为 RapidIO 互连接口, 采用 RT2 差分连接器, 提供 4 路 4x RapidIO 高速通道, 每路带宽为 20 Gbit/s, 可采用全互连或者集中交换的形式与其他板卡通信。P2 默认为 VME 接口, 这里不使用。P3 ~ P6 为自定义接口, 其中 P4 提供 2 路千兆以太网和 4 路串口, 用于调试和以太网互连; P5 用于 PCIE 设备扩展, 提供到后插板的 8x PCIE 接口; P6 用于 FPGA 扩展通用接口如通用接口 GPIO 和高速串行 GTP, GPIO 提供 16 路 LVDS, GTP 提供 8 路 6.25 Gbit/s 的高速串行差分, P4 ~ P6 均采用 RT2 差分连接器。

3.3 性能指标

整个雷达通用处理机完成工程设计后达到的性能指标如下:

- (1) 单板具有 4 个 8640D 双核处理器, 共 8 个处理内核, 总浮点运算能力可达 64 GFLOPS;
- (2) 每个处理器采用 2 GB、667 MHz 的 DDR2 SDRAM 存储器, 共 8 GB 的高速存储空间;
- (3) 具有千兆以太网交换, 连接到所有 8640D 处理器, 并支持后插板上的对外数据通讯;
- (4) 具有 RapidIO 交换, 连接到所有处理器, 每个处理器的数据带宽可达 20 Gbit/s, 对外提供 4 个 4x RapidIO, 总交换带宽 80 Gbit/s;
- (5) 具有 PCIE 交换, 连接到所有处理器和外部数据通讯, 每个处理器的连接带宽可达 32 Gbit/s。

4 软件设计

4.1 操作系统

操作系统选用美国风河公司支持 SMP 功能的实时系统 WindRiver VxWorks 6.7, 调试开发

环境选用 WindRiver Workbench 3.0。主要使用 C/C++ 通用编程语言开发雷达信息处理应用软件, 直接在 Windows/Linux 平台下完成代码的编写、调试和编译。与 DSP 编程相比, 采用 C/C++ 语言编写的雷达信息处理算法代码易编、易读、易重用, 降低了开发人员的开发难度, 提高了开发效率, 减少了重复工作量。

4.2 软件开发

处理机采用 VSIPL 数学函数库进行模块化软件开发, 从而提高代码效率, 降低开发难度。VSIPL 函数库基于科学和工程计算方面发展成熟的许多已有数学函数库, 支持以下运算:

- 基本标量运算;
- 基本向量操作;
- 随机数生成;
- 信号处理相关: FFT、滤波器、相关和卷积等;
- 线性代数相关: 基本矩阵操作、线性系统、最小平方等。

VSIPL 函数库采用标准 C 实现, 对 PowerPC 的 AltiVec 技术进行了特别的优化设计, 相对于直接 C 语言编程可以获得近 4 倍的性能提升^[5]。一个基于 VSIPL 的典型应用程序的结构如图 4 所示。

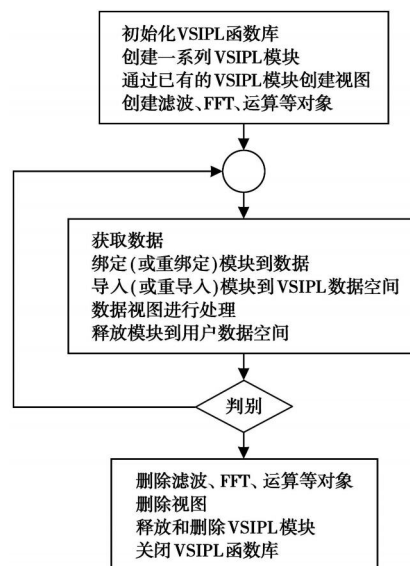


图 4 VSIPL 程序的结构

在实际雷达信息处理软件开发中, 可在 VSIPL 库的基础上将常用核心算法进行二次封装, 形成雷达信息处理软件中间件, 提高软件开发效率。

5 工程应用

如图 5 所示,为一种典型的雷达信息处理流程,整个雷达信息处理的任务可分为两个阶段:信号处理阶段和数据处理阶段。

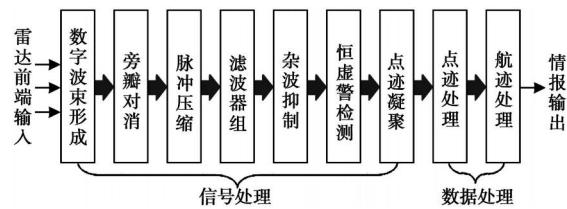


图 5 基于 PowerPC 的雷达信息处理系统

信号处理阶段,雷达前端输入可以是数百个甚至上千阵列天线单元的信号,数据率通常在 Gbps 的数量级,数字波束形成处理和旁瓣对消处理涉及的运算一般是大量的加权处理,因此只能采用大规模 FPGA 实现:FPGA 具有较高的输入带宽,并具有丰富的乘法器资源和存储器资源,非常适合大量并行乘累加运算。数字脉冲压缩的主要方法是时域卷积或 FFT/IFFT;滤波处理(MTI/MTD)主要运算是 FFT/DFT/IFFT;杂波抑制处理和恒虚警检测(CFAR)的主要运算是累加运算和判别,这些算法都可以在 PowerPC 处理器上完成。

数据处理阶段,数据处理阶段的任务是点迹处理和航迹处理,常用算法有最小二乘滤波、卡尔曼滤波、交互多模型跟踪滤波、不敏滤波、粒子滤波、基于 TBD 的目标提取技术^[6]等,算法较复杂,且经常还需要根据目标的特点进行算法切换或多任务并行处理。数据处理的其他工作如目标识别需通过提取目标的特征包括幅度、RCS、位置、速度和加速度等,采用线性分类器、分支树、Bayes 分类器和 SVM 等算法进行目标分类和识别。这些工作都可以采用 PowerPC 处理器完成。

对于实际性能,这里将 PowerPC 构成的雷达通用处理机和目前雷达信号处理最常用的 ADI 公司 ADSP-TS201 处理器构成的处理机^[7]进行测试和性能对比。测试算法采用实时信号处理常用的浮点复数 FFT 运算,对于 PowerPC 构成的处理机,基于 VSIPL 数学函数库编写测试代码;对于 ADSP-TS201,采用汇编语言编写测试代码。经过多次测量求均值,测得 1 GHz 频率下的 PowerPC

8640D 双核处理器的一个核与 600 MHz 的 ADSP-TS201 的 FFT 运算速度对比如表 1 所示。

表 1 8640D 与 ADSP-TS201 的性能对比

FFT 点数	8640D/ μ s	TS201/ μ s	速度比
1024	12.314	15.75	1.28
2048	27.203	34.5	1.268
4096	69.49	114.3	1.64
8192	152.940	244.3	1.595
16384	349.730	500.0	1.43
32768	787.202	1031.0	1.31
65536	1748.469	2140.0	1.22

可见,1 片 8640D 的实际运算性能通常可以达到 2~3 片 ADSP-TS201 的性能。雷达通用处理机采用了通用处理器运算和操作系统作任务管理的设计,应用更加灵活,开发调试也更为方便,更能满足现代雷达对多任务、多功能的实际需求。

6 结束语

随着通用处理器技术的飞速发展,基于多核通用处理器和实时操作系统的雷达通用处理机将更富竞争力,采用通用处理器替代 DSP 专用处理器应是发展趋势。在现代高效集成软件开发环境的支撑下,这种方式可有效降低软件开发难度,缩短开发周期,并可在操作系统支持下根据当前任务需求动态调用和执行多个应用程序,可有效降低设计复杂度和生产、后期维护保障成本,并且具有较强的故障抵御能力。而传统的 DSP 处理器将成为通用处理器的有益补充,继续在部分低功耗、强实时性运算需求的应用中发挥作用。

参考文献:

[1] Freescale Semiconductor Inc. MPC8641D Integrated Host Processor Family Reference Manual[M]. America: Freescale Semiconductor Inc, 2008.

[2] Freescale Semiconductor Inc. MPC8640 and MPC8640D Integrated Host Processor Hardware Specifications [M]. America: Freescale Semiconductor Inc, 2009.

[3] Mercury Computer Systems Inc. Technology Overview: VITA 46(VPX) [M]. [s.l.]: Mercury Computer Systems Inc, 2007.

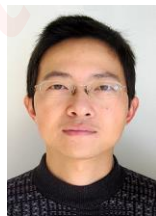
[4] 张天林,张思敏. CPCFE 与 VPX 总线标准的比较分析[J]. 工业控制计算机, 2009, 22(7): 1-2. (下转第 149 页)

分析、设计和评估弹道导弹相关算法的重要基石。目前,缺少对含多级助推段的弹道导弹运动模型的研究。本文对包含多级助推段的弹道导弹进行建模和仿真分析,推导了多级助推的主动段、自由段和再入段的运动方程,并给出了基于4阶龙格库塔进行弹道轨迹外推的流程。实验中仿真了包含三级助推段的弹道导弹的飞行轨迹,并分析了速度和加速度变化的规律,以及其影响因素。这为今后研究弹道导弹的运动特性和跟踪问题具有重要的意义。

参考文献:

- [1] Blackman S. Design and Analysis of Modern Tracking Systems[M]. Norwood, MA:Artech House, 1999.
 - [2] Li X R, Jilkov V P. Survey of Maneuvering Target Tracking Part II: Motion Models of Ballistic and Space Targets[J]. IEEE Trans on Aerospace and Electronic Systems, 2010, 46(1):96-119.
 - [3] Farina A, Ristic B, Benvenuti D. Tracking a Ballistic Target: Comparison of Several Nonlinear Filters[J]. IEEE Trans on Aerospace and Electronic Systems, 2002, 38(3):854-867.
 - [4] Farrell W J. Interacting Multiple Model Filter for Tactical Ballistic Missile Tracking[J]. IEEE Trans on Aerospace and Electronic Systems, 2008, 44(2):418-426.
 - [5] Benavoli A, Chisci L, Farina A. Tracking of a Ballistic Missile with A-Priori Information[J]. IEEE Trans on Aerospace and Electronic Systems, 2007, 43(3):1000-1016.
 - [6] Zarchan P. Tactical and Strategic Missile Guidance (3rd ed) [M]. Washington DC: American Institute of Aeronautics and Astronautics, Inc, 1997.
 - [7] Farina A, Del Gaudio M G, D'Elia U, et al. Detection and Tracking of Ballistic Target[C] 2004 IEEE Radar Conference, Philadelphia, USA: [s. n.], 2004: 450-456.
 - [8] 刘娜,郭定荣,曹景雷,等. 一种基于UKF的弹道导弹跟踪算法[J]. 电子对抗, 2008, 122(5):36-41.
 - [9] 肖滨,郭鹏程,衡军,等. 战术弹道导弹的弹道仿真[J]. 系统仿真技术, 2008, 4(4):213-217.
 - [10] 曹敏,刘永祥,黎湘. 弹道导弹轨迹参数生成技术研究[J]. 电光与控制, 2004, 11(2):35-37.
 - [11] 白鹤林,吴瑞林. 战术弹道导弹弹道的构造方法[J]. 现代防御技术, 1998, 26(1):39-43.
 - [12] 单奇,钮俊清,李川. 炮位侦察雷达的数据处理研究[J]. 雷达科学与技术, 2010, 8(2):171-176.
- SHAN Qi, NIU Jun-qing, LI Chuan. Study on Data Processing of Firefinder Radar[J]. Radar Science and Technology, 2010, 8(2):171-176. (in Chinese).
- (上接第143页)
- [5] MPI Software Technology Inc. VSI/Pro Core User Manual[M]. America: MPI Software Technology Inc, 2002.
 - [6] 李海贵,孙俊平. 通用雷达数据处理系统仿真测试平台设计[J]. 雷达科学与技术, 2010, 8(4):339-342.
 - LI Hai-gui, SUN Jun-ping. Design of Universal Radar Data Processing System Simulation and Test Platform[J]. Radar Science and Technology, 2010, 8(4):339-342. (in Chinese)
 - [7] 马友科,宋万杰,吴顺君,等. 基于多DSP的雷达阵列信号处理系统[J]. 雷达科学与技术, 2009, 7(2):115-118.
- MA You-ke, SONG Wan-jie, WU Shun-jun, et al. Design of Array Signal Processing System in VHF Radar Based on Multiple ADSP-TS201 Processors[J]. Radar Science and Technology, 2009, 7(2):115-118. (in Chinese)

作者简介:



钮俊清 男, 1978年出生,江苏武进人,2008年在中国科学技术大学获得计算机应用博士学位,现为中国电子科技集团公司第三十八研究所工程师,主要研究方向为雷达数据处理、滤波和估计理论。

E-mail: jqniu@mail.ustc.edu.cn

单奇 男, 1971年出生,安徽芜湖人,硕士,现为中国电子科技集团公司第三十八研究所高级工程师,主要研究方向为雷达数据处理、嵌入式系统开发和雷达软件总体设计,参与过多项国防重点产品课题的研制工作。

作者简介:



史鸿声 男, 1981年9月出生于河南南阳,2008年毕业于中国科学技术大学电子科学与技术系,获博士学位,现为中国电子科技集团公司第三十八研究所工程师,主要研究方向为嵌入式系统设计和雷达信息处理。

E-mail: hssh@mail.ustc.edu.cn

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

35. [一种新的基于 RAID 的 CACHE 技术研究与实现](#)
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)

5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++ 语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)
18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)
27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)
29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)

9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)

PowerPC:

1. [Freescalar MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)
11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)

7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)
11. [基于 X86 平台的简单多任务内核的分析与实现](#)
12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)

Programming:

1. [计算机软件基础数据结构 - 算法](#)