

基于 PowerPC 的多网口系统抗干扰设计

Anti-interference Design of Multi-port Network System based on PowerPC

(北京邮电大学) 王会苹 别红霞
WANG Hui-ping BIE Hong-xia

摘要: 基于 PowerPC 的嵌入式系统在网络通信应用方面具有不可替代的优势, 论文基于 Freescale 公司的 MPC8360E PowerQUICC II Pro 处理器设计多网口嵌入式终端系统, 实现系统启动、网络数据交换和存储等功能。系统由 MPC8360E 基本系统、电源模块、存储模块和网络接口模块及 UART 接口、编程接口等模块组成。论文针对 PowerPC 控制器及网络接口芯片的抗干扰要求, 讨论了电源电路的抗干扰设计、重要信号线的阻抗匹配、未使用信号的合理处理及 PCB 的抗干扰处理等关键问题。经测试该系统能够可靠地工作, 完成网络通信功能。

关键词: PowerPC; 嵌入式系统; MPC8360E; 抗干扰; 网络接口

Abstract: Embedded system, based on PowerPC, has an irreplaceable advantage in the network communication. The paper designs an embedded multi-port network terminal system based on MPC8360E PowerQUICC II Pro processors of Freescale, which can startup and has the function of network data exchange and storage. The system consists of the basic system of MPC8360E, power modules, memory modules, network interface modules and UART interfaces, programming interfaces and so on. According to the anti-interference requirements of PowerPC processors and the network interface chip, key issues, which are the anti-interference of power circuit, impedance matching of important signal transmission line, reasonable processing of unused signals, anti-interference processing of PCB and so on, are discussed. The system, which has been tested, can reliably work and complete the network communication function.

Key words: PowerPC; Embedded System; MPC8360E; Anti-interference; Network Interface

1 引言

PowerPC 处理器性能好, 稳定性强, 集成度高。最新的 PowerPC 处理器集成了具有通信处理功能的通信引擎 (QUICC Engine) 技术, 在网络通信领域得到了广泛应用。

为满足多个网络产品数据汇接的特殊需要, 本文设计一套多网口嵌入式终端系统, 具有多个网络端口间数据交换和存储的功能。

系统基于 Freescale 的 PowerPC 处理器 MPC8360E 设计, 包括 MPC8360E 基本系统、电源模块、存储模块和网络接口模块及 UART 接口、编程接口。

MPC8360E 处理器首次采用 QUICC Engine 技术, 具有 8 个通用的通信处理器 (Unified Communication Controller, UCC), 支持广泛的通信接口, 为网络、通信的开发提供了一个高性价比、高集成控制的处理器解决方案。

论文讨论了基于 MPC8360E 的多网口嵌入式终端系统设计方案及系统框图, 重点讨论了系统设计中的抗干扰措施, 给出了电源抗干扰电路、PowerPC 及网络芯片特殊信号处理等关键的抗干扰电路设计, 并介绍了分层与布局、BGA 走线、等长走线、蛇形走线、差分走线等抗干扰印制电路板 (PCB) 设计方法。

2 基于 MPC8360E 的多网口嵌入式终端系统框图

基于 MPC8360E 的多网口嵌入式系统具有五个百兆网络

接口, 能够实现系统启动、网络设备管理及多网络端口的数据传输控制。如图 1 所示, 主要包括 MPC8360E 基本系统、电源模块、存储模块和网络接口模块及 UART 接口、编程接口几部分。在 MPC8360E 的主控下, 几部分协调工作, 实现网络数据的交换和存储等功能。

MPC8360E 基本系统提供 MPC8360E 正常复位及启动需要的基本信号。MPC8360E 基于增强的 e300c1 内核, 提供了丰富的系统接口, 如支持 general-purpose chip-select machine (GPCM), synchronous DRAM (SDRAM) machine, user-programmable machines (UPM) 三种接口的 Local Bus Controller (LBC)。此外它还使用了 QUICC Engine 技术, 配备了两个速率可以高达 500MHz 的 RISC 核心, 提供了集成的多协议处理和互通技术, 使得 MPC8360E 的通信处理功能更加强大。

电源模块负责给整个系统供电, 提供 PowerPC 芯片及外围电路需要的 3.3V 和 1.2V 两种电压。

存储模块用来存储系统启动代码、Linux 内核镜像和网络通信中的数据等, 其包括两片 64M SDRAM, 一片 16M NOR FLASH 和一片 512M NAND FLASH。其中, SDRAM 提供程序的运行空间; NOR FLASH 用来存储 U-Boot、Linux 内核、文件系统等; NAND FLASH 主要用来存储网络通信中的数据。

系统中通过芯片 DP83848IVV、DP83849IVS 与 MPC8360E 的 UCC、网络隔离器的连接提供了五个 RJ45 接口, 以满足嵌入式终端系统多个网口的需求。DP83848IVV 和 DP83849IVS 分别是单端口和双端口以太网物理层收发器, 支持 100Mbps 全双工工作方式, 适用于高速网络互联设备。

JTAG 和 UART 接口系统用于调试系统,打印系统调试信息或者其他有用信息。

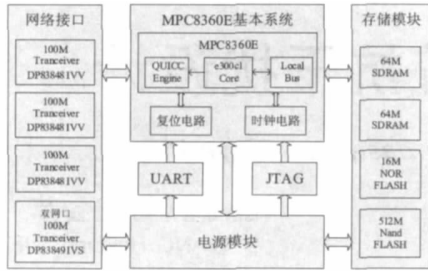


图1 系统框图

3 抗干扰电路设计

高频嵌入式系统电路的抗干扰处理措施是影响系统能否正常工作的关键,电源电路的抗干扰处理、重要信号的阻抗匹配、未使用信号的合理处理,都是确保系统正常工作的关键。本系统设计中,着重研究了电源电路的抗干扰处理、重要信号的阻抗匹配、未使用信号管脚的处理等抗干扰电路设计的关键问题。

3.1 电源电路抗干扰处理

提高电源的抗干扰性是保证系统可靠性的关键问题之一。系统除了要对输入电源进行稳压外还要采取以下措施:(1)在每个集成电路的电源与地之间加上高频滤波电容和几十微法到几百微法的大电容器。这些电容既可以旁路掉该电路的高频噪声,又可以滤除纹波,避免电流突变引起电压的波动,从而给电路提供稳定的最佳电压。(2)根据芯片的要求对不同的电源进行特殊相应的处理。

系统所需要的 3.3V 和 1.2V 电源上都并接了 $0.1\mu\text{F}$ 、 $0.01\mu\text{F}$ 的高频滤波电容器和 $220\mu\text{F}$ 的大电容,它们可以有效地抑制在电源上传导的高频干扰,克服干扰信号对系统工作的影响,还可以储存能量,给元器件提供稳定的最佳电压。随着应用场合和芯片的不同,电源电路的要求也会有所区别,实际应用中要注意根据具体要求采取相应的设计方案。如 MPC8360E 中各个 PowerQuicc II Pro PLL 电路不能直接由电源引脚 VDD 供电,而是要独立供电。每个 PowerQuicc II Pro PLL 都要由它所对应的独立于 VDD 的电源引脚 AVDD_n($n=1,2,3,4,5,6$)供电,并且每个 AVDD_n($n=1,2,3,4,5,6$)引脚还要有独立的低通滤波电路。通过这些滤波电路滤除频率在 500kHz~10MHz 的噪声,降低 PLL 彼此间的噪声干扰。

3.2 重要信号线的阻抗匹配

高速系统设计中信号传输线上阻抗匹配是有效地减小信号反射,提高信号质量的重要措施。一般情况下,对芯片的控制信号、时钟信号等关键信号,采取在尽量靠近这些信号源端的位置上串联接入一个电阻的措施,以减少二次反射,增强信号的完整性。

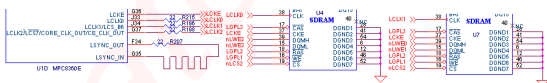


图2 串联端接阻抗匹配电路

本系统中,MPC8360E 的时钟信号线对系统工作具有重要影响,以图 2 为例,在传输线上靠近时钟信号源端 MPC8360E 位置处串联了 22Ω 的小电阻,实现了串联端接阻抗匹配,减小了过冲和振铃,降低了高频成分,增强了电磁兼容性,同时也有利于延长器件的使用寿命。此外,电路中对 MPC8360E 的读写控制信号

线及某些芯片的地址线等信号线也采取了阻抗匹配处理。

3.3 未使用的重要信号的特殊处理

电路的输入引脚一般都不悬空,尤其是 CMOS 电路的输入引脚绝对不能悬空,否则可能会使栅极因感应静电而击穿,也可能会因受到外界噪声的干扰而破坏电路的正常逻辑关系。

在系统设计时,对于 MPC8360E 芯片的一些重要的不可以悬空的引脚进行了上拉或下拉的处理。

以图 3 为例,MPC8360E 有两个时钟输入 CLKIN 和 PCI_CLK(PCL_SYNC_IN),当系统工作在 PCI 缺省模式时,(本系统采用的工作模式),时钟信号通过 PCI_CLK 输入,并不需要 CLKIN。但是引脚 CLKIN 不能悬空,要通过 $1\text{k}\Omega$ 电阻连接到地。再如 PCI 信号 M66EN 作为输入引脚也不能悬空,可以上拉到固定电平,也可以下拉到地,系统中选用下拉到地的方式。

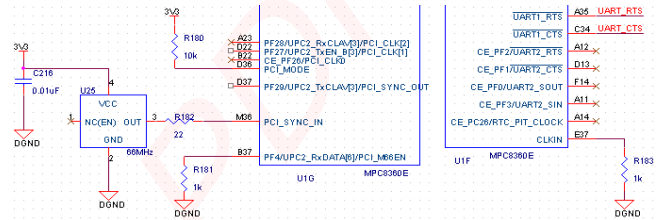


图3 未使用的重要信号的特殊处理

3.4 网络芯片的抗干扰处理

网络芯片 DP83848IVV 和 DP83849IVS 都含有内置稳压器,其电源反馈供电电路要正确处理。每个内置稳压器有电源反馈输入引脚和电源反馈输出引脚,要确保其正常工作,必须将电源反馈输入引脚连接到电源反馈输出引脚,而且还要在靠近各个电源反馈输入引脚处分别并接一个 $0.1\mu\text{F}$ 的小电容,以及在靠近电源反馈输出引脚处并接一个 $0.1\mu\text{F}$ 的小电容和一个 $10\mu\text{F}$ 的钽电容。

4 抗干扰 PCB 设计

高速电路系统 PCB 设计的好坏严重影响了系统的抗干扰能力,干扰严重的时候会造成系统无法正常工作。在进行 PCB 设计时,分别考虑了系统分层与布局、特殊布线及电源平面地平面对处理等关键问题。

4.1 分层与布局

确定电路板的布线层数、电源层数以及它们之间的相对排布位置对 PCB 设计至关重要,成功解决这些问题,不但可以得到一个好的叠层结构,还可以更好地防范大多数信号整体问题和电磁兼容性(EMC)问题。多网口嵌入式终端系统,采用了六层叠层结构,其中布线层有四层,电源层和地层各有一层,并且选择将电源层和地层分别放在第 2 层和第 5 层,以更加方便地控制信号的阻抗。

多网口终端系统的元件布局遵循信号流向原则,把同类元器件按相同的方向摆放原则和尽可能地使互连线最短原则等一般原则,同时它的布局还注意了以下几个方面:

(1)电源的去耦电容遵循就近原则,即每个电源的去耦电容尽量挨着该电源引脚摆放。

(2)芯片 MPC8360E 是 BGA 封装,布局时与该芯片相关的旁路电容、时钟终端 RC 电路、阻尼电阻等小零件要靠近芯片摆放。

(3)网络芯片内置稳压器的滤波电容要特殊放置:在靠近各个电源反馈输入和输出引脚处均放置一个 $0.1\mu\text{F}$ 的小电容,另外靠近电源反馈输出引脚处还要放置一个 $10\mu\text{F}$ 的钽电容。

4.2 布线策略

本系统的 PCB 设计在遵循 45° 拐角布线、相邻层垂直布线等一般原则基础上,使用了一些特殊的布线技巧,以减少布线对系统的可靠性产生的不利影响。

4.2.1 BGA 走线

芯片 MPC8360E 是 BGA 封装,系统中的高频信号大都是从此封装拉出的,为了使 BGA 自身信号的干扰降至最低,布线遵循 BGA 芯片自身的走线原则。①BGA 封装的芯片 MPC8360E 扇出前先将芯片由中心以十字划分,过孔分别朝左上、左下、右上、右下方向打在芯片引脚与引脚正中间。如果走线需要,过孔可以从表面层拉出之后再打,需要注意的是信号线不能在内部回转,要以辐射形态向外拉出。②当旁路电容和芯片 MPC8360E 在同一面时,走线直接从芯片引脚接至旁路电容,再由旁路电容拉出打过孔到电源平面。③当旁路电容与芯片 MPC8360E 不同面时,即旁路电容在底层时,它与芯片 MPC8360E 临近的电源、地引脚共享同一个过孔,且线长不超过 100mil。④电源线宽、地线宽和时钟信号的线宽大于一般信号的线宽。

4.2.2 等长布线和蛇形布线

有些数据信号或者地址信号对实际走线长度十分敏感,如果它们的长度不匹配就会引起信号的不同步,从而影响系统的正常工作。在布此类信号线时一般通过采用等长布线的技巧达到信号线长度匹配的要求。本系统中,①通过等长布线,芯片 MPC8360E 的引脚 LSYNC_IN 到引脚 LSYNC_OUT 的长度等同于 MPC8360E 到 SDRAM 的长度,实现了同频同相。②系统中用了两片 SDRAM 芯片 MT48LC32M16A2,在布线时也采取了等长布线的策略。其中时钟线长度控制在 2567 ± 25 mil;控制信号线以及地址线和时钟线等长,且线长误差不得超过 ± 100 mil;数据线尽量和时钟线,地址线以及控制线等长但长度不长于这些线。

等长布线往往需要在规定的空间里增加布线的长度,这时不可避免的要用到蛇形走线的技巧。如,系统通过蛇形走线增加 SDRAM 中某些数据线和时钟线的长度,以实现两片 SDRAM 数据线之间和时钟线之间的等长。这样做不但减少了电磁辐射,也调节了延时以满足系统的时序设计要求,从而使得系统更加可靠。

4.2.3 差分布线

网络收发芯片 DP83848IVV,DP83849IVS 中存在差分信号,如 TD_{\pm} , RD_{\pm} , 这些成对的信号在布线时要采用差分布线。一般来说,差分对信号的走线要在同一布线层(side-by-side),它们长度相同并且尽量保持平行,这样既可以保证两个差分信号时刻保持相反极性,又可避免出现两线忽远忽近引起差分阻抗不一致的情况,从而达到减少共模分量和减少反射的目的,更有利于解决信号完整性(signal integrity)问题。以图 4 为例,系统 PCB 设计中,在 PCB 绘图软件中对差分信号的规则进行了设置,以达到差分布线等长等距的要求,从而提高了系统的抗干扰能力,有效地抑制了 EMI,还使得时序定位更加准确。

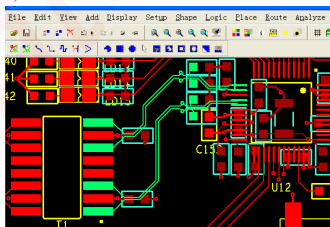


图 4 差分布线图

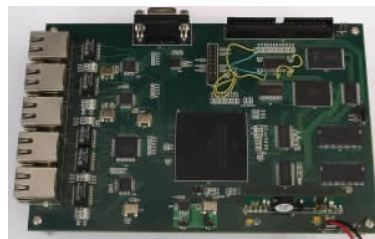


图 5 系统样板

4.3 电源平面(线)和地平面(线)的处理

六层电路板中其中一层全部用铜箔做成地平面,有效地解决了高频电路的信号完整性问题。另外,电源使用整层平面,然后根据系统电压的大小对电源平面进行分割,以减少电压之间的相互干扰。其中,在进行电源分割时,尽量使芯片的电源引脚就近打孔后可以直达电源平面。

增加信号层中的电源线和地线宽度,使得它们大于一般信号的线宽。同时,电源线、地线的走向要和数据传递的方向一致,以增强系统的抗噪声能力,从而使系统更加可靠。

5 结论

从系统电路原理设计到 PCB 绘制,采取合理的抗干扰措施,是高速电路设计的关键。本文基于 PowerPC 实现嵌入式多网络终端,硬件设计的可靠性更是不可忽视的问题。论文解决了电源电路的抗干扰、重要信号线的阻抗匹配、网络接口电路的抗干扰及 PCB 的抗干扰等关键问题,按照论文的设计原则设计的系统样板如图 5 所示。该系统能够可靠地工作,完成数据交换和存储功能。

本文作者创新点: 论文分析了基于 PowerPC 的多网口高速系统抗干扰设计的关键因素,讨论了从系统电路原理设计到 PCB 绘制采取的抗干扰措施,从而确保了系统能够可靠地工作。

参考文献

- [1]刘红甫 1,2,3,樊双丽 3 等.基于 PowerPC 的单板计算机的设计[J].微计算机信息.2008,0-2:p60-62
 - [2]Howard Johnson,Martin Graham 著.High-Speed Digital Design 高速数字设计[M].沈立,朱来文,陈宏伟等译.北京:电子工业出版社 2004.5
 - [3]Freescale Semiconductor.MPC8360E PowerQUICC II Pro Integrated Communications Processor Family Reference Manual[Z].US-A: Freescale Semiconductor.2007.2
 - [4]朱勇萍.印制电路板的抗干扰性设计[J].萍乡高等专科学校学报. 2001,4.
 - [5]黄豪佑,董辉,卢建刚,肖潇.Cadence 高速 PCB 设计与仿真分析[M].北京:北京航空航天大学出版社.2006.7
 - [6]王艳,王芳. PCB 设计中的抗干扰性研究[J].机械与电子.2008,14.
- 作者简介:王会苹(1983-),女,汉族,河南安阳人,北京邮电大学,硕士,信号与信息处理专业;别红霞(1971-),女,河南省内乡县人。2000 年获吉林大学博士学位。现为北京邮电大学教授,博士研究生导师。研究方向为信号与信息处理。

Biography:WANG Hui -ping (1983 -), female, Han ethnic, Anyang City, Henan Province, Beijing University of Posts and Telecommunications, master, major in Signal and Information Processing.

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

35. [一种新的基于 RAID 的 CACHE 技术研究](#)与实现
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)
40. [基于 CPCI 总线的红外实时信号处理系统](#)
41. [硬件实现 RAID 与软件实现 RAID 的比较](#)
42. [基于 PCI Express 总线系统的热插拔设计](#)
43. [基于 RAID5 的磁盘阵列 Cache 的研究与实现](#)
44. [基于 PCI 总线的 MPEG2 码流播放卡驱动程序开发](#)
45. [基于磁盘异或引擎的 RAID5 小写性能优化](#)
46. [基于 IEEE1588 的时钟同步技术研究](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)
23. [Vxworks 下的冗余 CAN 通讯模块设计](#)
24. [WindML 工业平台下开发 S1d13506 驱动及显示功能的实现](#)

25. [WindML 中 Mesa 的应用](#)
26. [VxWorks 下图形用户界面开发中双缓冲技术应用](#)
27. [VxWorks 上的一种 GUI 系统的设计与实现](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++ 语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)
18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)
27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)
29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)
19. [基于 WinCE 的嵌入式图像采集系统设计](#)
20. [基于 ARM 与 WinCE 的掌纹鉴别系统](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)
11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)

13. [基于 PowerPC 的雷达通用处理机设计](#)
14. [PowerPC 平台引导加载程序的移植](#)
15. [基于 PowerPC 嵌入式内核的多串口通信扩展设计](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)
22. [ARM CortexM3 处理器故障的分析与处理](#)
23. [ARM 微处理器启动和调试浅析](#)
24. [基于 ARM 系统下映像文件的执行与中断运行机制的实现](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)

4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)
11. [基于 X86 平台的简单多任务内核的分析与实现](#)
12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)
16. [基于 UEFI 的 Application 和 Driver 的分析与开发](#)
17. [基于 UEFI 的可信 BIOS 研究与实现](#)

Programming:

1. [计算机软件基础数据结构 - 算法](#)
2. [高级数据结构对算法的优化](#)
3. [零基础学算法](#)