

基于 PowerPC603e 通用处理模块的设计与实现

王 岚

(南京信息职业技术学院 信息服务学院, 江苏 南京 210046)

摘 要: Power PC 系列处理器是高性能、低功耗的 32 位嵌入式处理器。Power PC 系列处理器在嵌入式系统中得到了广泛的应用,文章简要介绍了 Power PC603e 处理器的特点,详细阐述了基于 Power PC603e 的通用处理模块的组成、原理以及 60x 总线存储器控制器在 FPGA 上的设计与主要时序的产生。此 FPGA 控制器可提供 60x 总线与多种类型的 SRAM、FLASH 和 I/O 的接口,已在嵌入式系统的设计中得到了应用和验证。

关键词: 精简指令集计算机;通用模块;猝发操作

中图分类号: TP311 **文献标识码:** A **文章编号:** 1671-6876(2009)04-0297-05

0 引言

随着超大规模集成电路(VLSI)技术和计算机硬件技术的飞速发展,计算机在嵌入式系统中得到了更广泛的应用。由于嵌入式系统通常应用于环境比较恶劣的环境中,因而嵌入式微处理器在工作温度、电磁兼容性以及可靠性方面的要求较通用的标准微处理器高。根据实际嵌入式应用要求,将嵌入式微处理器装配在专门设计的主板上,只保留和嵌入式应用有关的主板功能,这样可以大幅度减小系统的体积和功耗。和工业控制计算机相比,嵌入式微处理器组成的系统具有体积小、重量轻、成本低、可靠性高的优点^[1]。嵌入式处理器目前主要有 Am186/88、386EX、SC-400、Power PC、68000、MIPS、ARM 系列等。

在 Intel 的超流水线/超标量 CISC/RISC 结合型微处理器 Pentium 及其系统主导微机市场的同时,由 IBM、Apple 和 Motorola 三大公司组成的联盟研制的 Power PC 系列 RISC 微处理器向其发起了竞争的攻势。1992 年 10 月 Power PC 联盟推出了第一台 Power PC 处理器 Power PC601,随后 Power PC603、604、620 的问世已经表明 Power PC 系列是微处理器市场上具有极强竞争力的产品。尤其是 Power PC603 以其低功耗的特点向 Intel 发出了极强的进攻^[2]。作为 Power PC 系列的第一个低功耗产品,其高性能、低功耗、适用于嵌入式应用系统等特点,已成为通用处理模块的主要选择。

Power PC 系列处理器内部没有与存储器和 I/O 接口的控制器,传统的方法是采用专用的桥芯片作为 60x 总线与外部存储器和 I/O 的接口,如 Freescale 公司的 MPC106/107、Tundra 公司的 Tsi107/108/109 以及 MARVELL 公司的 discovery 系列控制器。专用桥芯片功能强大,提供了内存控制接口、PCI 接口、DMA 控制、中断控制、网络等接口,但在一些简单的嵌入式系统中并不需要这么多功能接口,这样专用桥芯片就显得过于复杂,芯片在电路板上占有空间大,在一些接口功能要求简单,对体积、可靠性要求较高的系统中并不实用,而且采用专用桥芯片有时会降低性能并增加功耗^[3]。

在一些领域,嵌入式处理模块要求运算性能高、体积小、功耗低,适用于恶劣环境,我们可从方便设计角度出发,利用 FPGA 实现 Power PC603e 系统总线对外围设备的控制^[4]。本文以 Power PC

603e 处理器为例,详细阐述了采用 FPGA 作为 60x 总线和外部存储器、I/O、中断控制、网络等接口的控制器设计方案。FPGA 顶层及各底层功能模块均采用 Verilog 硬件语言实现。此设计方案已成功应用

到嵌入式系统中。

1 Power PC603e 处理器特点

Power PC603e 处理器具有如下特点：

1) 高性能、低功耗、超标量、精简指令集计算机^[5]

每个时钟周期最多发出和结束 3 条指令；每个时钟周期最多执行 5 条指令；大多数指令为单周期执行；浮点处理单元能执行所有的单精度和大多数双精度数的操作。

2) 五个独立的可执行单元和两个寄存器组

可执行单元有：分支处理单元、整型处理单元、浮点处理单元、装入/存储处理单元和系统寄存器处理单元；一个用于整型数操作的普通目的寄存器组，其包含 32 个寄存器；一个用于单精度或双精度数操作的浮点数寄存器组，其包含 32 个寄存器。

3) 强大的指令和数据的吞吐量^[6]

零周期分支处理能力；在未知分支条件下，可编程静态分支情况预报；指令取指单元具有每个周期从指令 cache 中取两条指令的能力；具有六条指令输入的指令队列；为减少数据的流转周期在硬件上设有独立的通道；具有 16 k 字节数据和 16 k 字节指令的 cache-具有四个相连的页，cache 采用直接映象法，采用近期最少使用的替换算法；在每个页或每个基块中 cache 进行主存一致性的算法可设置为写回法或写直达法；52 位虚拟地址，32 位物理地址。

4) 外部总线时钟最高为 66 MHz，CPU 主频最高为 133 MHz。

2 系统组成及原理

该数据处理模块主要由 CPU、电源管理、SRAM、FLASH、SIO、TIMER、FPGA、NET 功能块组成（图 1）。

下面分别介绍一下各功能块的主要工作原理。

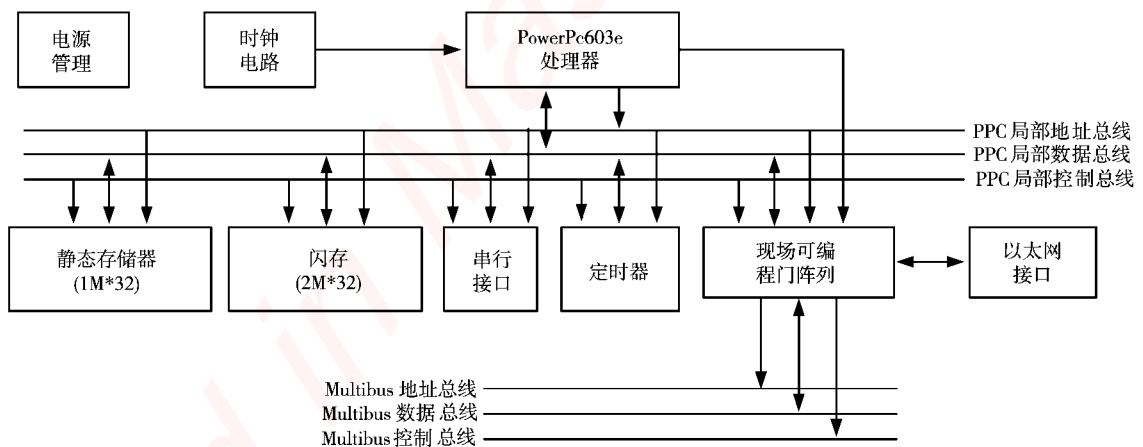


图 1 系统组成框图

1) CPU 功能块

CPU 功能块包括处理器和时钟电路。处理器选用 RISC 微处理器 Power PC603 系列中低功耗的微处理器 Power PC603e，其内核电压 V_{dd} ，PLL 电压 A_{vdd} 和 I/O 电压 O_{vdd} 均为 3.3 V，使用 32 位数据工作模式，CPU 总线时钟设计为 33 MHz，CPU 工作频率为 133 MHz。

33MHz 的时钟由时钟驱动电路进行驱动，为了减小时钟的漂移，由专用时钟驱动芯片分别为 Power PC603e 和 FPGA 等芯片提供时钟。

2) 电源管理功能块

电源管理功能块完成数据处理模块的上电复位功能、电源的转换和对电源的监测等功能。数据处理模块外部输入单一的 +5 V 直流电源，然而处理器及 FPGA 需要 +3.3 V 和 +1.5 V 的电源。+5V 电源的

上电复位和对电源的监测功能由一片 MAX706 完成. 电源的转换由两片可调的 LDO 分别实现 +5 V 到 3.3 V 和 +5 V 到 1.5 V 的转换.

3) SRAM 功能块

该模块的静态随机存储器的数据宽度为 32 位,总容量为 4Mbytes. SRAM 功能块作为操作系统及应用软件的内存,同时实现 SRAM 与 CPU 中 cache 的映射,实现 cache 与 SRAM 的数据交换.

4) FLASH 功能块

该模块的 FLASH 存储器的数据宽度为 32 位,总容量为 8Mbytes. FLASH 功能块作为一些引导程序、操作系统、应用软件及测试软件存放的载体,该模块在上电时,首先从 FLASH 功能块中读出命令并执行,并把操作系统及其它软件程序移植到 SRAM 区,最终实现操作系统及其它软件程序在内存中运行,这样提高了该模块的系统性能^[7].

5) SIO 功能块

SIO 功能块主要选用多规程串行控制器 8274 来实现 2 路 RS232 串行接口.

8274 的工作时钟为 3.6864 MHz,由一个 3.6864 MHz 的晶振来提供. 8274 的发送时钟和接收时钟为 1.8432 MHz,由 FPGA 对 3.6864 MHz 作 2 分频得来. 发送时钟和接收时钟是波特率的 16 倍(波特率为 115 200 bps).

8274 可工作在查询方式和中断方式,这可由软件对 8274 作相应的初始化来实现. 在本模块中,8274 的中断方式采用非向量中断方式.

8274 发送数据和接收数据的 TTL 电平与 RS232 电平的转换由一片 MAX232 来实现.

两路串行接口实现该模块作为目标板与 Vxworks 操作系统 Tornado 开发环境的连接,开发工具可通过串行接口对目标板进行相关的操作.

6) TIMER 功能块

TIMER 功能块具有 4 路定时/计数器,其中有 3 路 16 位定时/计数器,一路 24 位定时器. 16 位定时/计数器选用 82C54 可编程定时/计数器来实现,24 位定时器由 FPGA 实现. 时钟为 100 kHz,16 位最大定时为 655.36 ms,24 位最大定时为 167.77215 s.

82C54 的 3 个定时器输出 OUT0、OUT1、OUT2 和 FPGA 中实现的 24 位定时器的输出分别作为该模块内部的中断源.

82C54 的 3 个定时器输出使能信号由 FPGA 中相应的控制寄存器控制. FPGA 实现的 24 位定时器的输出使能有装入数据的操作控制.

在该模块中 OUT0、OUT1 定时器可作为操作系统中的系统时钟和辅助时钟,其它两个定时器留给用户使用.

7) FPGA 功能块^[8]

FPGA 功能块是该模块中最重要的控制功能块,实现了各功能块与 CPU 之间时序的匹配,FPGA 功能块主要完成以下功能:

a. 产生 CPU 的复位信号;来自 Multibus 上的手动复位信号(MHRST[#])、JTAG 上的复位信号(JHRST[#])和上电复位合成 MAX706 的复位输入,CPU 的复位信号由以上复位信号进行逻辑运算而产生.

b. 产生存储器、I/O 等设备的片选信号和读/写信号;

c. 实现 18 级中断的控制;

d. 实现 12 路离散量的输出;

e. 实现 16 位/32 位数据转换的控制;

f. 实现 24 位定时器;

g. 产生其它控制信号.

8) NET 功能块

NET 功能块实现一路 10M 以太网接口,接口芯片采用 CS8900A. 满足 TCP/ IP 等有关协议. 该接口芯片为 16 位数据操作,与 CPU 接口需进行 32 位与 16 位数据的转换,以及数据总线大、小模式之间的切换,该接口的时序控制在 FPGA 功能块中实现.

9) 中断处理功能块

Power PC603e 模块的中断控制器在 FPGA 上实现,它既可处理 Power PC603e 模块内部的中断,也可以处理来自 Multibus 总线的外部中断. 对于 CPU 来说,它只有一个外部中断输入,因此在 FPGA 中对所有中断信号进行了控制,设置了中断屏蔽控制寄存器和中断状态寄存器,通过这些寄存器,中断的优先级、中断使能等可使用软件进行设置和改变. 在 FPGA 中对来自 Multibus 总线的外部中断信号进行了滤波,对于脉冲宽度小于 30 ns 的毛刺信号在 FPGA 中不作为中断的请求信号,中断信号负脉冲宽度应大于 30 ns.

10) Multibus 总线接口功能块

该功能块实现 Multibus 的接口功能. 该功能块包括有 Multibus 总线缓冲驱动器、16 位/ 32 位数据的转换接口、对从设备的复位控制、Multibus 总线的总线应答信号 (MXACK #) 的处理以及产生符合 Multibus 总线规范的其它有关信号.

3 主要时序的产生

主要时序的产生是在 FPGA 中实现. Power PC603e 处理器的操作大多为单周期操作,时序以 CPU 时钟 (CLK) 的上升沿为基准,TS 信号为操作的开始信号,A[0-31]为 CPU 的 32 位地址信号,D[0-31]为 CPU 的 32 位数据信号,TT[0-4]为 CPU 的操作方式信号,TA 为 CPU 数据传输应答信号,AACK 为 CPU 结束操作传输应答信号,WR 为 SRAM 的写信号,RD 为 SRAM 的读信号. 对于 Power PC603e 处理器而言,它只有 Memory 操作,对于外部慢速 I/O 设备的接口时序,只要通过推迟 TA 及 AACK 信号的有效时间,就可实现相应 WR、RD 信号宽度的延长. SRAM 猝发操作方式是在实现 cache 功能时所特有的. 以下为该模块主要的时序图(图 2~图 5).

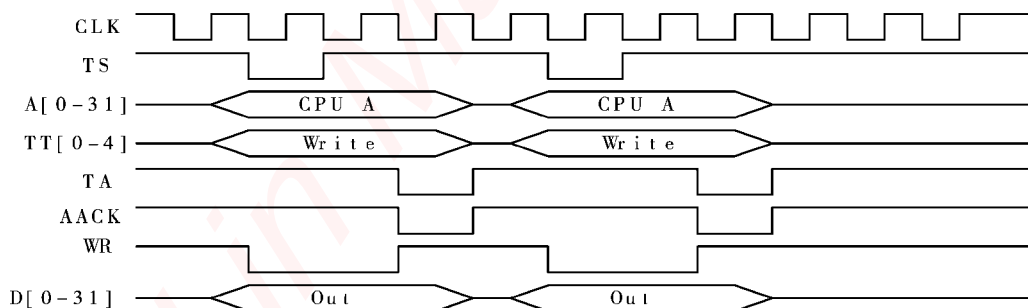


图 2 SRAM 单节拍写时序图

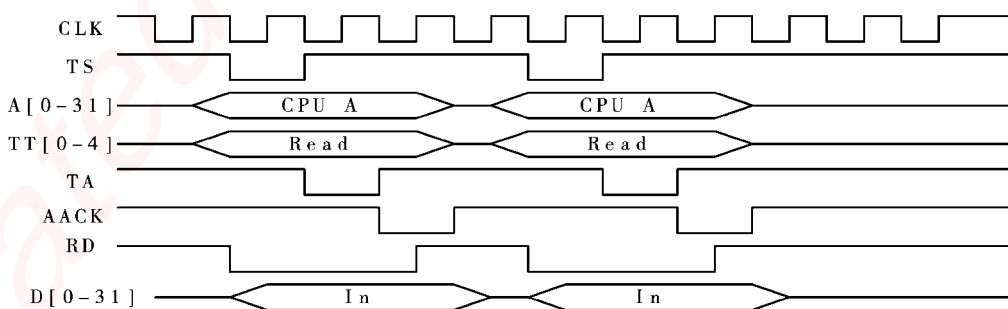


图 3 SRAM 单节拍读时序图

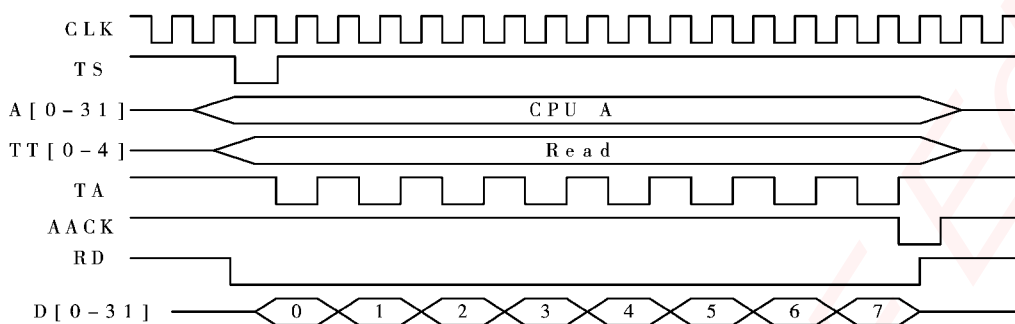


图4 SRAM 猝发方式读操作时序图

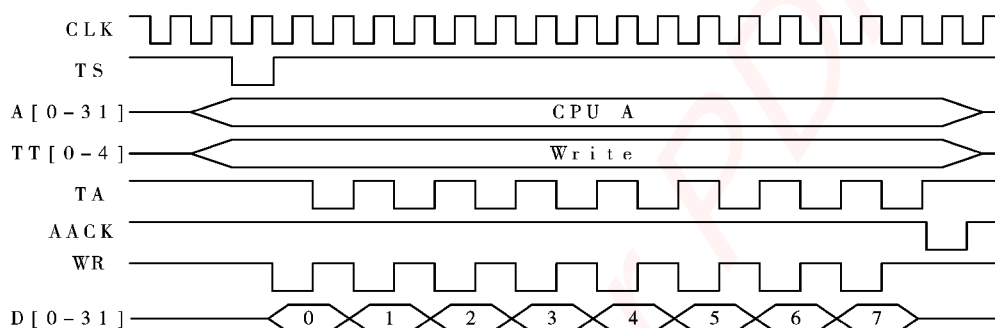


图5 SRAM 猝发方式写操作时序图

4 结束语

Power PC60x 总线是一种复杂的高性能的处理系统总线,在某些简单的嵌入式系统中,不需要用到 60x 总线的全部信号,采用简化的 60x 总线就可以实现系统所需的功能. 本文研究了 60x 总线与存储器接口的时序关系,针对简化的 60x 总线设计了一种在 FPGA 上实现的外围器件访问控制器. 此控制器提供了 60x 总线与 SRAM、FLASH、I/O 的接口. 控制器结构简单,成本低,占用空间小,使用方便,可通过修改 FPGA 逻辑来适应不同类型的外围设备,适合在小规模的计算机系统中应用.

随着 Power PC 系列处理器的发展,其处理能力、执行效率、性价比的不断提高,它们在嵌入式系统得到了越来越广泛地使用. 我们研制的此通用处理模块体积小、接口灵活方便,适合系统小型化的需要,并已在产品中得到应用. 希望此文能为嵌入式系统技术在通用处理模块中的应用起到一点作用.

Study of Attenuation Caused by Rain for Laser Propagation

MA Chun-lin¹, YANG Rui-ke²

(1. College of Physics and Electronic Electrical Engineering, Huiyin Normal University, Huaian Jiangsu 223000, China)

(2. College of Science, Xidian University, Xi'an, Shaanxi 710071, China)

Abstract: In this paper, on the base of Mie theory, four common raindrop size distribution are utilized, laser propagation through rain is analyzed, laser attenuation due to rain as a function of rainfall rate is obtained. The results show that amount of raindrop in per volume and raindrop size distribution have an important influence on attenuation caused by rain. The raindrop size distribution of M-P and Guangzhou are reasonable for drizzle, Joss and Guangzhou are reasonable for widespread. Because thunderstorm occurs dispersedly, the deviation of attenuation is large, M-P and Guangzhou are reasonable for thunderstorm that has more raindrop, Joss and Weibull are reasonable for thunderstorm that has less small raindrop.

Key words: laser propagation; size distribution; mie theory; attenuation

Design and Implementation of an Universal Processing Module Based on PowerPC603e

WANG Lan

(Nanjing College of Information Technology Information Service Department, Nanjing Jiangsu 210046, China)

Abstract: PowerPC serial CPUs are high-performance, low-power 32-bit embedded processors. PowerPC serial CPUs are widely used in embedded systems. The characteristic of PowerPC603e CPU is briefly introduced in the paper. Details of the combination, the principle, the 60x bus memory controller's design on FPGA and the main timing generation of universal processing module based on PowerPC603e are describes. This FPGA controller can provide interfaces to several types of SRAM, FLASH and I/O. It has been applied and verified in a embedded system.

Key words: reduced instruction set computer (RISC); universal module; burst operation

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

35. [一种新的基于 RAID 的 CACHE 技术研究](#)与实现
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)
40. [基于 CPCI 总线的红外实时信号处理系统](#)
41. [硬件实现 RAID 与软件实现 RAID 的比较](#)
42. [基于 PCI Express 总线系统的热插拔设计](#)
43. [基于 RAID5 的磁盘阵列 Cache 的研究与实现](#)
44. [基于 PCI 总线的 MPEG2 码流播放卡驱动程序开发](#)
45. [基于磁盘异或引擎的 RAID5 小写性能优化](#)
46. [基于 IEEE1588 的时钟同步技术研究](#)
47. [基于 Davinci 平台的 SD 卡读写优化](#)
48. [基于 PCI 总线的图像处理及传输系统的设计](#)
49. [串口和以太网通信技术在油液在线监测系统中的应用](#)
50. [USB30 数据传输协议分析及实现](#)
51. [IEEE 1588 协议在工业以太网中的实现](#)
52. [基于 USB30 的设备自定义请求实现方法](#)
53. [IEEE1588 协议在网络测控系统中的应用](#)
54. [USB30 物理层中弹性缓冲的设计与实现](#)
55. [USB30 的高速信息传输瓶颈研究](#)
56. [基于 IPv6 的 UDP 通信的实现](#)
57. [一种基于 IPv6 的流媒体传送方案研究与实现](#)
58. [基于 IPv4-IPv6 双栈的 MODBUS-TCP 协议实现](#)
59. [RS485CAN 网关设计与实现](#)
60. [MVB 周期信息的实时调度](#)
61. [RS485 和 PROFINET 网关设计](#)
62. [基于 IPv6 的 Socket 通信的实现](#)
63. [MVB 网络重复器的设计](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)

8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)
23. [Vxworks 下的冗余 CAN 通讯模块设计](#)
24. [WindML 工业平台下开发 S1d13506 驱动及显示功能的实现](#)
25. [WindML 中 Mesa 的应用](#)
26. [VxWorks 下图形用户界面开发中双缓冲技术应用](#)
27. [VxWorks 上的一种 GUI 系统的设计与实现](#)
28. [VxWorks 环境下 socket 的实现](#)
29. [VxWorks 的 WindML 图形界面程序的框架分析](#)
30. [VxWorks 实时操作系统及其在 PC104 下以太网编程的应用](#)
31. [实时操作系统任务调度策略的研究与设计](#)
32. [军事指挥系统中 VxWorks 下汉字显示技术](#)
33. [基于 VxWorks 实时控制系统中文交互界面开发平台](#)
34. [基于 VxWorks 操作系统的 WindML 图形操控界面实现方法](#)
35. [基于 GPU FPGA 芯片原型的 VxWorks 下驱动软件开发](#)
36. [VxWorks 下的多串口卡设计](#)
37. [VxWorks 内存管理机制的研究](#)
38. [T9 输入法在 Tilcon 下的实现](#)
39. [基于 VxWorks 的 WindML 图形界面开发方法](#)
40. [基于 Tilcon 的 IO 控制板可视化测试软件的设计和实现](#)
41. [基于 VxWorks 的通信服务器实时多任务软件设计](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)

3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)
18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)
27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)
29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)
33. [LINUX ARM 下的 USB 驱动开发](#)
34. [Linux 下基于 I2C 协议的 RTC 驱动开发](#)
35. [嵌入式下 Linux 系统设备驱动程序的开发](#)
36. [基于嵌入式 Linux 的 SD 卡驱动程序的设计与实现](#)
37. [Linux 系统中进程调度策略](#)
38. [嵌入式 Linux 实时性方法](#)
39. [基于实时 Linux 计算机联锁系统实时性分析与改进](#)
40. [基于嵌入式 Linux 下的 USB30 驱动程序开发方法研究](#)
41. [Android 手机应用开发之音乐资源播放器](#)
42. [Linux 下以太网的 IPv6 隧道技术的实现](#)
43. [Research and design of mobile learning platform based on Android](#)
44. [基于 linux 和 Qt 的串口通信调试器调的设计及应用](#)

45. [在 Linux 平台上基于 QT 的动态图像采集系统的设计](#)
46. [基于 Android 平台的医护查房系统的研究与设计](#)
47. [基于 Android 平台的软件自动化监控工具的设计开发](#)
48. [基于 Android 的视频软硬解码及渲染的对比研究与实现](#)
49. [基于 Android 移动设备的加速度传感器技术研究](#)
50. [基于 Android 系统振动测试仪研究](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)
19. [基于 WinCE 的嵌入式图像采集系统设计](#)
20. [基于 ARM 与 WinCE 的掌纹鉴别系统](#)
21. [DCOM 协议在网络冗余环境下的应用](#)
22. [Windows XP Embedded 在变电站通信管理机中的应用](#)
23. [XPE 在多功能显控台上的开发与应用](#)
24. [基于 Windows XP Embedded 的 LKJ2000 仿真系统设计与实现](#)
25. [虚拟仪器的 Windows XP Embedded 操作系统开发](#)
26. [基于 EVC 的嵌入式导航电子地图设计](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)
11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)
13. [基于 PowerPC 的雷达通用处理机设计](#)
14. [PowerPC 平台引导加载程序的移植](#)
15. [基于 PowerPC 嵌入式内核的多串口通信扩展设计](#)
16. [基于 PowerPC 的多网口系统抗干扰设计](#)
17. [基于 MPC860T 与 VxWorks 的图形界面设计](#)
18. [基于 MPC8260 处理器的 PPMC 系统](#)
19. [基于 PowerPC 的控制器研究与设计](#)
20. [基于 PowerPC 的模拟量输入接口扩展](#)
21. [基于 PowerPC 的车载通信系统设计](#)
22. [基于 PowerPC 的嵌入式系统中通用 IO 口的扩展方法](#)
23. [基于 PowerPC440GP 型微控制器的嵌入式系统设计与研究](#)
24. [基于双 PowerPC 7447A 处理器的嵌入式系统硬件设计](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)

9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)
22. [ARM CortexM3 处理器故障的分析与处理](#)
23. [ARM 微处理器启动和调试浅析](#)
24. [基于 ARM 系统下映像文件的执行与中断运行机制的实现](#)
25. [中断调用方式的 ARM 二次开发接口设计](#)
26. [ARM11 嵌入式系统 Linux 下 LCD 的驱动设计](#)
27. [Uboot 在 S3C2440 上的移植](#)
28. [基于 ARM11 的嵌入式无线视频终端的设计](#)
29. [基于 S3C6410 的 Uboot 分析与移植](#)
30. [基于 ARM 嵌入式系统的高保真无损音乐播放器设计](#)
31. [UBoot 在 Mini6410 上的移植](#)
32. [基于 ARM11 的嵌入式 Linux NAND FLASH 模拟 U 盘挂载分析与实现](#)
33. [基于 ARM11 的电源完整性分析](#)
34. [基于 ARM S3C6410 的 uboot 分析与移植](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)

11. [基于 X86 平台的简单多任务内核的分析与实现](#)
12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)
16. [基于 UEFI 的 Application 和 Driver 的分析与开发](#)
17. [基于 UEFI 的可信 BIOS 研究与实现](#)
18. [基于 UEFI 的国产计算机平台 BIOS 研究](#)
19. [基于 UEFI 的安全模块设计分析](#)
20. [基于 FPGA Nios II 的等精度频率计设计](#)
21. [基于 FPGA 的 SOPC 设计](#)
22. [基于 SOPC 基本信号产生器的设计与实现](#)
23. [基于龙芯平台的 PMON 研究与开发](#)
24. [基于 X86 平台的嵌入式 BIOS 可配置设计](#)
25. [基于龙芯 2F 架构的 PMON 分析与优化](#)
26. [CPU 与 GPU 之间接口电路的设计与实现](#)
27. [基于龙芯 1A 平台的 PMON 源码编译和启动分析](#)
28. [基于 PC104 工控机的嵌入式直流监控装置的设计](#)
29. [GPGPU 技术研究与发展](#)
30. [GPU 实现的高速 FIR 数字滤波算法](#)
31. [一种基于 CPUGPU 异构计算的混合编程模型](#)
32. [面向 OpenCL 模型的 GPU 性能优化](#)

Programming:

1. [计算机软件基础数据结构 - 算法](#)
2. [高级数据结构对算法的优化](#)
3. [零基础学算法](#)
4. [Linux 环境下基于 TCP 的 Socket 编程浅析](#)
5. [Linux 环境下基于 UDP 的 socket 编程浅析](#)
6. [基于 Socket 的网络编程技术及其实现](#)
7. [数据结构考题 - 第 1 章 绪论](#)
8. [数据结构考题 - 第 2 章 线性表](#)
9. [数据结构考题 - 第 2 章 线性表 - 答案](#)