

高速 PCB 信号完整性分析及应用

李 鹏(西藏民族大学信息工程学院, 陕西 咸阳 712082)

【摘要】随着集成电路的工作频率越来越高,数字信号在高速传输中产生了信号完整性问题,本文通过介绍信号完整性的概念,对影响信号完整性的原因进行了分析并提出了常用的解决方法,最后对信号完整性分析在高速 PCB 设计中的应用进行了研究,对当前高速 PCB 设计中的信号完整性分析和应用具有一定的指导意义。

【关键词】高速信号;PCB;信号完整性;设计应用

【中图分类号】TN41

【文献标识码】A

【文章编号】1006-4222(2016)13-0059-02

1 高速 PCB 信号完整性的概念

信号完整性是指信号在信号线中以正确的状态(时序和电压),满足设计要求的电压电平数值并做出响应的能力。如果电路中信号能够以设计要求的时序、持续时间和电压幅值到达芯片接受管脚,则该电路达到了信号传输设计的效果,具有较好的信号完整性,否则,当出现信号完整性问题时,就会出现误触发、过冲等问题,造成时钟间歇振荡和数据错误。

高速信号不同于高频信号,高速信号不但指工作频率较高的信号,更重要的是信号的边沿(上升沿/下降沿)陡峭、变化速率快。一般当系统的工作频率达到或者超过 50MHz 时,信号边沿的上升时间小于 4 倍信号传输延迟,就可称其为高速数字系统。如果信号边沿的变化速率很快,那么即使系统的工作频率很低也可称其为高速数字系统^[1]。

如今工作频率大于 100MHz 的电子系统非常普遍,这种高频率的电子系统,其 PCB 的线迹互连和板层特性非常复杂,无法直观分析信号的性质和作用,因此,如何保证信号在 PCB 中的传输和处理中的信号完整性成为设计的关键和难点。高速电路设计强调无源电路元件的特性,包括数字产品的连线、电路板、封装等,它们会直接影响 PCB 的电气特性,所以如何将信号完整性分析的成果融入到高速 PCB 设计开发中,成为必须要研究的问题^[2]。

2 高速 PCB 信号完整性分析及常用的解决办法

高速信号完整性受损是由于随着信号速度和板级设计复杂度的提高、元器件的参数及在 PCS 板上的布局、高速信号的布线等多种因素共同作用引起的受损,主要体现在信号的反射、振铃、地弹、串扰等,如图 1 所示。由于信号完整性受损不是由某一单一因素导致的,所以解决的办法也应综合考虑。

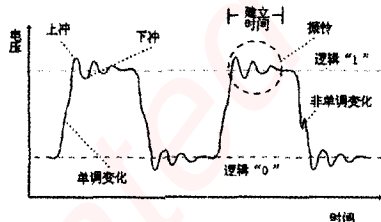


图 1 信号完整性问题示意图

反射(reflection)就是信号在高速传输过程中产生的回波。在传输中信号的一部分电压和电流会因为阻抗不匹配被反射。信号源的阻抗值相比负载阻抗值的大小不同,产生的反射电压也不同,源端的阻抗大于负载端时为负,相反则为正。

振铃(ringing)是指过冲和下冲呈周期性地反复出现。过冲(overshoot)就是第一个峰值电压超过额定电压,包括上升沿

时的最高电压和下降沿时的最低电压。下冲(undershoot)与过冲不同,是指下一个电压谷值或峰值。严重的上冲会触发二极管的门限电压,导致其过早进入工作状态而失效。过分的下冲会触发系统的误操作,造成数据错误。振铃可以通过匹配阻抗进行适当减小,但不可能完全避免^[3]。

地弹是由于电路中有大的电流涌动,一般因为信号系统的起始状态具有较大的瞬态电流,这个电流流过芯片与板的电源平面时就会造成其信号系统的电感和电阻负载增大引发电源噪声,这个噪声会影响信号系统的地平面(0V)上电压,使其电压数值产生波动,并且可能影响信号系统中其它元器件的动作。

串扰(crosstalk)是由两条信号线与地平面之间产生的扰动引起,由于其不同于振铃和地弹是由单个信号线内传输产生,所以一般称为三线系统。串扰是因为两条信号线相似的信号形态而产生的耦合,导致两条信号线之间的产生互感和互容。容性耦合产生互感电流,感性耦合产生互感电压。

通过上文的分析,表 1 给出了高速电路中常见的信号完整性问题及解决方案。

表 1 常见的信号完整性问题及解决方案

问题	可能原因	解决办法	其它的解决办法
上冲过大	终端阻抗与源阻抗不匹配	在信号终端进行端接	用上升时间缓慢的驱动源进行替换
直流电压电平不稳定	信号线负载超过负荷	使用交流负载	更换更大驱动电流的驱动源
串扰	线间耦合	更换主动驱动源	重新布线或检查地平面
时延严重	信号传输距离长	替换或重新布线	变更布线策略
振铃	阻抗不匹配	在发送端串接电阻	

3 高速信号完整性分析在 PCB 设计中的应用

3.1 设计流程

基于信号完整性分析的 PCB 设计方法相比传统的设计方法具有以下特点:

①在 PCB 板设计前可以进行信号完整性建模分析;②根据建模分析的结果选择线路的拓扑图和合适的元器件;③在设计定稿前,对整体的设计方案进行 SI 分析,根据分析结果及时修正设计方案;④在设计中,注意在保证信号完整性的同时,留有一定的冗余,使布线方式有一定的灵活性;⑤PCB 印制后,对其 SI 进行验证。这样的设计模式便于缩短产品开发周期,降低开发成本。基于信号完整性分析的 PCB 设计流程如图 2 所示。

3.2 结合 EDA 软件进行设计

将高速信号完整性分析与 EDA 结合进行 PCB 设计的主要步骤如下:对分立、无源器件和 PCB 上的传输线建立 IBIS

两种典型的变电站保护动作信号误发案例分析

黄娟(国网湖南省电力公司益阳供电分公司,湖南 益阳 413000)

【摘要】调度自动化系统实时传递着电网运行信息,数据的准确性直接影响电网调度员对电网情况的掌控。而变电站保护动作信号的误发更是直接影响调度事故处理,威胁电网安全。本文针对站内误发保护信号的情况进行统计分析,对两种典型的保护动作信号误发情况提出了修改规约、完善远动机双机切换机制、双通道切换调试等切实可行的解决措施,这几种措施在日常工作中有效解决了信号误发的问题。

【关键词】保护信号误发;双通道;修改规约;双机切换机制

【中图分类号】TM77

【文献标识码】A

【文章编号】1006-4222(2016)13-0060-02

1 引言

电力调度自动化系统对当前的电网运行情况进行实时的监控,保证电网安全、优质、经济运行^[1]。自动化数据的准确性直接影响电网调度员对电网情况的掌控,而变电站保护动作信号的误发更是直接影响调度事故处理,威胁电网安全。本文针对站内误发保护信号的情况进行统计分析,对两种典型的保护动作信号误发情况提出了修改规约、完善远动机双机切换机制等切实可行的解决措施,这几种措施在日常工作中有效解决了信号误发的问题。

2 两种典型的保护信号误发案例

2.1 案例一

变电站1发送“#2主变差动保护”至主站,同一时间,没有开关变位信号上传,主变三侧有功、无功及电流量测值均未发生变化,且上传的保护信号无时间顺序记录SOE(SOE由测控装置发出),由此判断此信号为误发。

2.2 案例二

变电站2某线路保护动作跳闸,并重合闸动作成功,信号及时准确上传至主站系统。一周后,主站又收到该线路保护动作跳闸,重合闸动作等信号,信号与历史数据一致,现场检查线路并未跳闸。

3 原因分析

为查找故障原因,我们从站端信号上送过程一步步进行排查。图1为主站与厂站信息交互流程图,厂站端远动终端装置RTU向主站转发遥信、遥测等信息原始报文,报文通过通信通道上传至主站^[2],主站对厂站原始报文进行规约解析,以告警条、光子牌、事故框、画面等形式向监控人员展示。

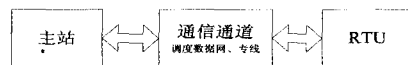


图1 主站与厂站信息交互流程图

3.1 案例一原因分析

变电站1至主站为一专一网双通道传送,使用规约分别为DISA、104,查询专线通道原始报文及解析报文如表1,同一

3.4 结合 HyperLynx 仿真软件进行设计

HyperLynx 是专门解决信号完整性问题的工具软件,可以较好地解决信号的电磁兼容性问题。HyperLynx 包括 BoardSim (布线后仿真工具)和布线前仿真工具(LineSim)。HyperLynx 的主要特点有:①基于标准的 IBIS 模型;②可兼容大部分的 PCB 产品接口,如 Expedition, PowerPCB, BoardStation 等;③通过布线前仿真解决串扰问题;④能在设计的定型前方便地找到和解决信号完整性问题。

4 结束语

随着高速 PCB 设计越来越多,对高速 PCB 信号完整性的分析成为当前研究的热门,相信随着集成电路的发展和计算机仿真软件的完善,对高速 PCB 信号完整性的研究会越来越深入,基于信号完整性的仿真设计会越来越便捷。

参考文献

- [1]谭磊.数字信号完整性和信号恢复.电子产品世界,2001,5.
- [2]后盾,王匡.IBIS 模型及其在信号完整性仿真中的应用.无线电工程,2004.
- [3]Eric Bogatin.信号完整性分析.电子工业出版社,2005.
- [4]黄书伟,卢申林,钱毓清.印制电路板的可靠性设计.国防工业出版社,2004.

收稿日期:2016-6-16

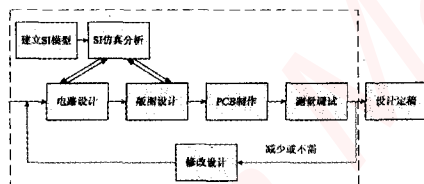


图2 基于SI分析的PCB设计流程图

模型,并将建模得到的数据使用通用的信号完整性分析软件(如 HyperLynx 等)进行分析,建立信号的 SI 分析模型,进行信号完整性的计算。运用数据库软件对仿真结果进行整理和分析,寻找最优解,通过 EDA 设计软件(如 PADS 等)完成 PCB 电路设计和版图设计。设计完成后,将实际设计线路的参数提取出来,送回 SI 分析软件进行实际验证^[4]。

3.3 结合输入/输出缓冲器信息规范(IBIS)模型进行设计

IBIS 能够在仿真中提供输入输出模块的电气特性,不但缩短了开发周期,而且能够保护制造商的知识产权。IBIS 由 Intel 公司创建,定义了供应商、仿真软件供应商和开发用户之间的输入输出缓冲信息规范,现已被接纳为国际标准 EIA/ANSI656,基于该种规范的仿真模型,由于不需要公布产权信息,所以可以有效保护器件制造商的知识产权。IBIS 模型的模拟速度是基于结构仿真的 25 倍,这使得系统设计周期不断缩短,大大提高了设计的效率。

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)

5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)

RT Embedded <http://www.kontronn.com>

2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)