

CPLD 在有源电力滤波器中的应用

蔺海艳¹, 刘海¹, 王银照²

(1 山东大学威海分校, 山东 威海 264209; 2 山东滨州供电公司, 山东 滨州 256610)

摘要: 针对谐波污染问题, 设计并实现了一种由上、下位机组成的并联型有源电力滤波器。以 TMS320C5416 DSP 为核心的下位机控制模块为背景, 重点介绍了 CPLD 对其外围器件的逻辑接口设计, 主要包括外围器件的片选和读写控制、DSP 的中断管理和时钟信号的分频处理等。开发软件使用 Quartus, 通过硬件描述语言 VHDL 对其功能进行描述, 并在波形编辑器中完成逻辑时序的仿真。

关键词: DSP; CPLD; VHDL; 时序仿真

中图分类号: TM76

文献标识码: B

文章编号: 0258-7998(2011)06-087-04

The application of CPLD in active power filter

Lin Haiyan¹, Liu Hai¹, Wang Yinzha²

(1. Shandong University at Weihai, Weihai 264209, China;

2. Power Supply Company at Binzhou, Binzhou 256610, China)

Abstract: In order to restrain harmonic pollution, we design a kind of shunt active power filter which consists of host computer and lower computer. TMS320C5416 DSP composing the control module of lower computer as the background, we describe the use of CPLD in design of logic interface between DSP and peripheral devices in detail. The design of CPLD includes peripheral devices chip selecting and R/W controlling, DSP interrupt management and frequency division of clock. Hardware description language, VHDL, is used to describe its function in Quartus used as the development of software. Finally we complete the logic simulation in the waveform editor.

Key words: DSP; CPLD; VHDL; time sequence simulation

随着电力电子技术的飞速发展, 电力电子装置的应用日益广泛, 引起的谐波污染问题也越来越受到人们的关注。为了提高电能质量, 抑制谐波污染, 一条基本思路就是装设谐波补偿装置^[1]。由于传统的 LC 滤波器易受电网阻抗和运行状态影响, 容易与系统产生并联谐振而且只能补偿固定频率谐波, 所以有源电力滤波器已经成为谐波补偿的一种新的发展趋势。有源电力滤波器能够对不同频率的谐波和变化的无功功率进行补偿, 同时为了满足谐波检测的实时性、准确性要求, 多采用以高速数字信号处理见长的 DSP 作为系统 CPU。但是 DSP 只有两个 I/O 口, 与多个外围器件的接口扩展受到限制, 所以本文采用 CPLD 设计了 DSP 系统的组合逻辑电路, 实现与外围器件的接口扩展和时序配合, 并在 Quartus 波形编辑器中完成了系统的时序分析。

1 系统总体设计

本系统是并联有源电力滤波器, 主要治理电流谐

波, 采用上、下位机的设计形式。下位机控制电路以 TMS320C5416 DSP 为核心, 实现现场数据采集, 谐波的实时检测与补偿、无功功率补偿和简单的数据显示功能; 上位机采用工控机并利用 Visual C++ 和 SQL Server 集成开发软件, 实现电网数据的存储和进一步分析处理。系统总体框图如图 1 所示。

下位机硬件电路主要包括 A/D 转换模块、DSP 数据处理模块、CPLD 逻辑控制模块、存储器扩展模块、人机交互模块和异步通信模块。DSP 选用 TMS320C5416, 它是一款 16 位定点 DSP, 功耗仅为 0.32 mW/MIPS, 速度高达 160 MIPS^[2]。A/D 转换器采用 TLV1571 芯片, 是一种 10 位并行 A/D 转换器, 是 TI 公司专为 DSP 配套设计的, 具有速度快、功耗低、接口简单等特点^[3]。异步串行通信芯片选用 TL16V750, 它将从 DSP 接收的并行数据转化成串行数据传给上位机, 实现上、下位机的通信。

下位机基本工作原理如下: 当 A/D 转换器完成模数

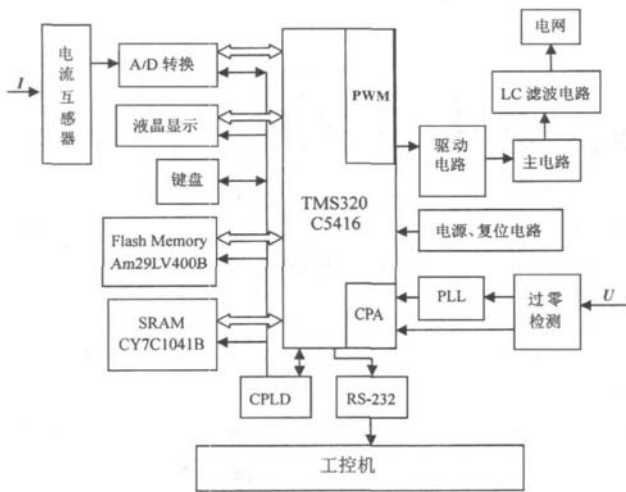


图1 系统总体框图

转换时,给DSP一个中断信号,DSP读取转换后的数据并存储,然后在内部运用瞬时无功功率理论计算出补偿电流的指令信号,再利用该信号和实际的补偿电流设计滞环比较器,产生PWM信号控制主电路中IGBT的通断,从而生成合适的补偿电流回馈给电网。如果键盘有键按下,DSP接收键盘的中断请求转到中断服务子程序对键盘进行扫描,并将相关结果在LCD上显示出来。

2 CPLD 逻辑电路设计

CPLD,即复杂可编程逻辑器件,具有应用灵活、运行速度快、集成度高、功能强大、支持在线编程、设计周期短、开发成本低、能够减小系统体积等优点^[4]。作为下位机的组合逻辑控制中心,本系统采用Altera公司的EPM3128 CPLD芯片,主要完成存储器的扩展控制、外围器件的读写控制(如AD、UART、键盘等)、DSP的中断管理(包括AD采样终端、键盘中断、UART通信中断)、人机接口控制和串行通信控制。开发平台使用Quartus 5.0,可支持原理图、VHDL、Verilog HDL以及AHDL等多种输入形式,内嵌自有的综合器以及仿真器,可以完成从设计输入到硬件配置的完整PLD设计流程^[5]。硬件描述语言采用VHDL,其功能强大,可移植性好,并且具有向ASIC移植的能力。

2.1 存储器的扩展控制

TMS320C5416共有16KB的内部ROM,64KB的片内DARAM和64KB的片内SARAM^[6],但有23条地址线,支持8MB的存储空间寻址,同时考虑到存储的数据量较大,也为了方便以后系统升级,仍需扩展外部存储器。外部程序存储器选择体积小、功耗低、电可擦写的Flash存储器Am29LV400B,该芯片读取周期短,工作电压可分为满负荷2.7V~3.6V和可调节3.0V~3.6V两种,可直接与3.3V的DSP相连,简化了接口电路。外部数据存储器选用CY7C1041B-15,它的读取时间只需15ns,插入等待周期少。Am29LV400B和CY7C1041B-15存储空间都是512KB,与DSP接口如图2所示。

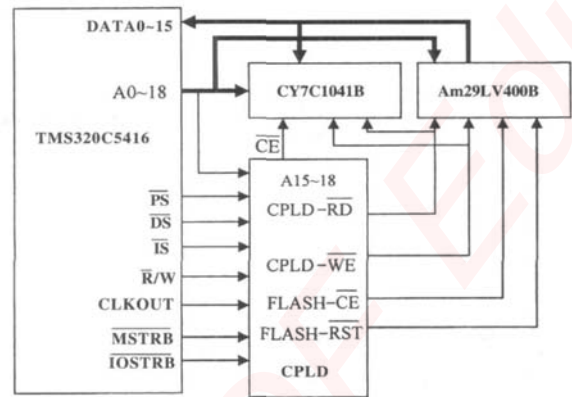


图2 存储器的扩展示意图

在连线时,将DSP的15位低地址线A0~A14直接与SRAM和Flash的A0~A14相连,DSP的A16与外存储器的A15相连,A17与外存储器的A16相连,A18与外存储器的A17相连,这样省去DSP的A15地址线,就将SRAM和Flash分别分成32KB长的块。以Flash为例,若A15=1,Flash的0000H~7FFFH对应于DSP的8000H~FFFFH,Flash的8000H~FFFFH对应于DSP的18000H~1FFFFH,Flash的10000H~1FFFFH对应于DSP的28000H~2FFFFH,以此类推。分页用I/O口控制,这样存储器片选的控制CPLD实现只需如下两个语句:

```
flash_ce <= '0' when (dsp_ds = '0') and dsp_addH1(15) = '1' else '1';
```

```
sram_ce <= '0' when (dsp_ds = '0') and dsp_addH1(15) = '0' else '1';
```

SRAM定位到0X0000~0X7FFF,Flash定位到0X8000~0XFFFF,以便进行自举加载。

2.2 A/D 接口控制

TLV1571的接口电路如图3所示。其中数据总线的D9和D8引脚也是A1和A0,用于选择配置A/D转换器的内部寄存器,00表示配置CR0,01表示配置CR1,10和11无效。A/D的读写信号RD、WR,片选信号CS,启动转换信号CSTART,都由CPLD译码产生。在CSTART上升沿时启动转换,CSTART下降沿启动采样,每次转换后产生一个INT脉冲,该脉冲经CPLD译码后触发DSP外部中断INT,DSP收到中断信号后,控制CPLD译码选通A/D并读取A/D转换后的数据。片选译码如下:

```
ad_cs_a <= '0' when (dsp_is = '0') and dsp_addL = "1111"
```

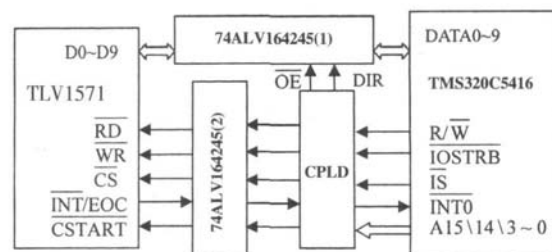


图3 A/D 接口电路示意图

```
and dsp_addH1(15)='0' and dsp_addH1(14)='1' else '1';
```

由于 TLV1571 接口电平与 DSP 不匹配,故使用三态门双向总线收发器 74LV164245 做电平转换器。本模块使用两片 74ALV164245,A/D 控制信号与键盘控制信号共用一片,该电平转换器直接将 DIR 接高电平,OE 接低电平,信号传输由 A 到 B。A/D 传输的数据单用一片,便于控制 A/D 数据的传输方向。控制信号 DIR 和 OE 由 CPLD 译码产生,如下:

```
dsp_data_dir<=not dsp_rw;
dsp_data_oe<='0'when(dsp_iostrb='0' and(dsp_is='0')
and dsp_addL="1111" and dsp_addH1(15)='0'and
dsp_addH1(14)='1') else '1';
```

2.3 人机接口控制

人机接口主要包括一个 4×4 矩阵式键盘和液晶显示两部分,与 CPLD 接口如图 4 所示。键盘的主要功能是完成显示页面选择和查询参数设置。键盘控制使用 CH452 芯片,该芯片内置去抖动电路,提供按键释放标志位,可供查询按键按下与释放。CH452 通过高速的 4 线接口与 CPLD 相连。在键盘扫描期间,当有键按下时,DOUT 引脚产生低电平有效中断信号,该信号经 CPLD 译码后触发 DSP 的外部中断 INT2,DSP 通过串行接口读取按键代码,然后转到中断服务子程序执行相关操作。另外为了保证键盘扫描的正确性,一般要选择较低频的时钟。若 DSP 外接 20 MHz 的晶振,内部时钟电路输出最低频率为 5 MHz,而 CH452 最高频率为 2 MHz,因此 CPLD 需将 DSP 输出时钟分频后加到 CH452 芯片的 DCLK 引脚。分频实现如下:

```
if rising_edge (clk) then if counter=N then counter<=0;
clk<=not clk;
else counter <=counter +1; end if; end if; end process;
clkout<=clk;
```

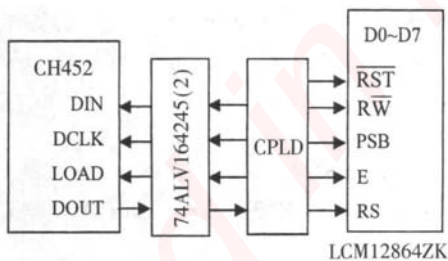


图 4 人机接口电路示意图

液晶显示器因具有显示信息丰富、功耗低、体积小、重量轻等优点而得到广泛应用。本系统选用 LCM12864ZK 中文液晶显示模块,内含 ST7920 驱动控制器,提供串行/并行两用接口。本系统采用并行接口,即 PSB 引脚输入高电平。D0~D7 直接接 DSP 数据总线,是复位信号,R/W 为读写信号,1 为读信号,0 时写入,E 是读写数据起始脚,RS 选择寄存器,0 为选择指令寄存器,1 为数据寄存器。对液晶进行操作时,经 CPLD 译码,首先选通指令寄

存器写入相应代码,再选通数据寄存器进行数据读写操作。部分译码程序如下:

```
lcd_psb <= '1'; --1 并行总线 0 串行总线
lcd_rs <= dsp_addL(0);--选择寄存器
lcd_rw <= dsp_rw;
lcd_e <= '1' when ( dsp_iostrb='0' and (dsp_addL = "
0001" or dsp_addL = "0000") and dsp_addH1 (15) = '1' and
dsp_addH1(14) = '1') else '0';
```

2.4 串行通信控制

串行通信接口采用异步通信芯片 TL16C750,它具有集成度高、使用方便、兼容性好等特点,主要完成并行数据与串行数据的相互转换,以实现上下位机的通信。通信接口如图 5 所示。TL16C750 有三个片选信号,将其中两个片选信号 CS0、CS1 接 3.3 V 电源,地址选通信号 \overline{ADS} 接地,使这三个信号直接置为有效状态,则 CPLD 只需控制第三个片选信号就可控制芯片的选通与否。另外,TL16C750 提供两种高低电平的读写引脚,本系统将高电平读写信号置为无效,只使用低电平的读写信号 $\overline{RD1}$ 和 $\overline{WR1}$ 。MR 是复位信号引脚, \overline{TXRDY} 和 \overline{RXRDY} 是发送准备好信号和接收准备好信号。TL16C750 有中断和查询两种工作方式,本系统选用中断方式。在中断方式下 \overline{RXRDY} 和 \overline{TXRDY} 作为中断信号,经 CPLD 译码分别触发 DSP 的外部中断 $\overline{INT1}$ 和 $\overline{INT3}$ 。DSP 收到中断信号后,发出相关信号经 CPLD 译码后选通 TL16C750,并控制串行通信芯片的读写引脚,配合地址和数据线,进行数据的接收和发送。

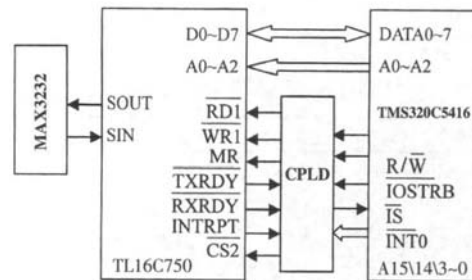


图 5 串行接口示意图

3 CPLD 时序仿真

为了验证设计模块逻辑功能的正确性,需要对设计进行仿真。CPLD 仿真验证可以有多种方式,本文选择用 Quartus 自带的波形编辑器进行逻辑时序仿真。本设计中各外围器件的片选、读写、键盘扫描时钟的分频等关键信号仿真波形如图 6 所示。

从图中可以看出,各片选信号、读写信号满足设计要求,例如,在 $\overline{IS}=0$,地址为 0x4000~0x4007 时选通 UART,时钟信号 CLKIN 经八分频输出 CLKOUT 等,都满足设计要求,所以本系统设计的逻辑电路是可以实现的。

为了抑制谐波污染,提高电能质量,设计了一种基于 DSP 的并联型有源电力滤波器。该滤波器由上位机和

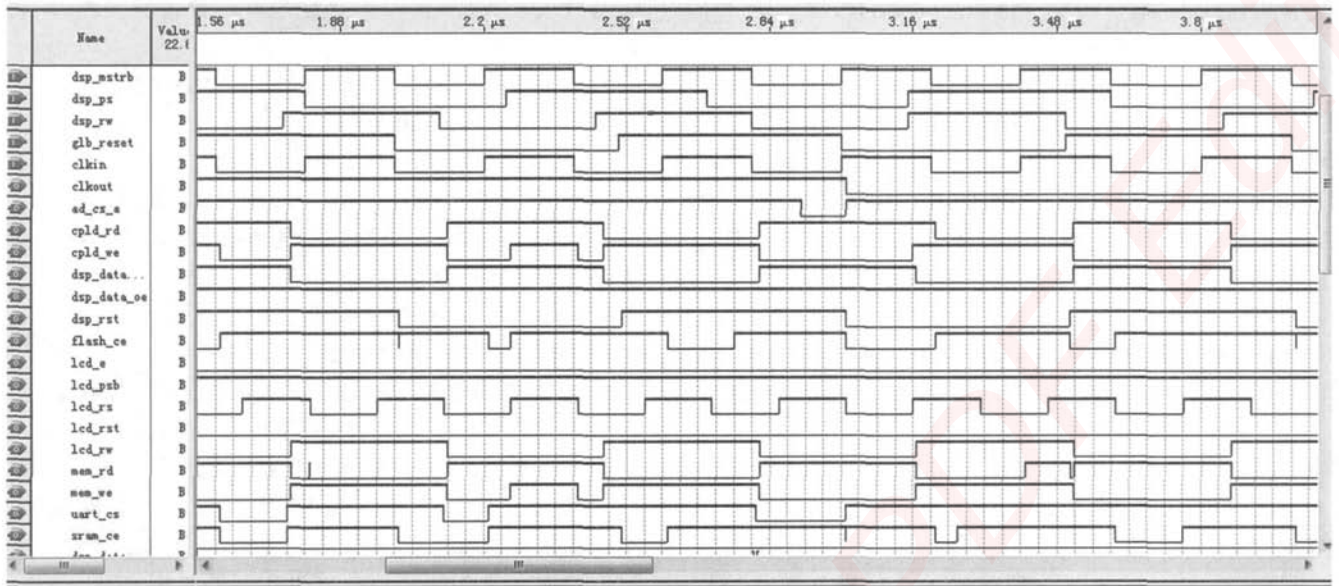


图 6 部分信号仿真结果

下位机组成,上位机使用工控机,下位机以 DSP 系统为核心,并采用 CPLD 对外围电路进行接口扩展。本文重点分析了 CPLD 与外围器件的接口问题,并以 Quartus 开发平台为基础,用 VHDL 硬件编程语言描述了组合逻辑电路的实现。在波形编辑器中得出有效的时序分析结果,结果表明该设计是可行的。

参考文献

[1] 王兆安,杨军,刘进军,等.谐波抑制和无功功率补偿[M].北京:机械工业出版社,2006.

[2] 乔瑞萍,崔涛,张芳娟. TMS320C54X DSP 原理及应用[M]. 西安:西安电子科技大学出版社,2005.
 [3] TI. TLV1571 data sheet [DB].2000.
 [4] 罗朝霞,高书莉.CPLD/FPGA 设计及应用[M].北京:人民邮电出版社,2007.
 [5] 赵艳华,曹炳霞,张睿.基于 Quartus 的 FPGA/CPLD 设计与应用[M].北京:电子工业出版社,2009.
 [6] Texas Instruments Incorporated.TMS320C54X 系列 DSP 的
 (下转第 94 页)

(上接第 86 页)

表 2 MP3 解码器资源开销情况

逻辑单元	使用数目	资源总数	使用率/%
Slices	3 169	13 696	23.1
Slice 寄存器	1 511	27 392	5.5
4 输入 LUT	5 784	27 392	21.1
块 RAM	23	136	16.9
18×18 乘法器	4	136	2.9

音频解码芯片的研究人员往往需要对解码器的功能进行反复验证,传统的验证方法存在诸多缺陷,降低了研究人员的工作效率。而本文设计的音频解码器验证系统通用性强、数据显示直观、功能强大,缩短了音频解码器的片上验证周期。实验结果表明,该系统资源开销低、实时性强,具有很大的实用价值。

参考文献

[1] Hu Ruimin, Zhang Yong, Ai Haojun. Digital audio compression technology and AVS audio standard research[C]. proceedings of ISPACS 2005, Hong Kong, China, December, 2005:757-759.
 [2] Zhang Hongsheng, Lu Mingying, Wang Guoyu. An ASIC implementation of MPEG audio decoders[C].ASICON'

07.7th International Conference on Guilin, China, October, 2007:754-757.

[3] 宋奇刚.MP3 数字音频解码芯片 VLSI 设计研究[D]. 成都:电子科技大学,2005.
 [4] 周建,刘鹏,陈科明,等.基于 FPGA 平台的媒体系统芯片验证框架[J].微电子学,2006,36(3):284-287.
 [5] 肖看,朱光喜,刘文予,等. FPGA 按键模式的研究与设计[J].电子技术应用,2008,34(10):45-47.
 [6] FALTMAN I, HAST M, LUNDGREN A, et al. A hardware implementation of an MP3 decoder.DIGITAL IC-PROJECT, LTH, Sweden.2003.5.

(收稿日期:2010-12-28)

作者简介:

全浩军,男,1984 年生,博士生,主要研究方向:数字音视频编解码、多媒体处理器结构设计,FPGA 应用。
 郭继昌,男,1966 年生,博士,教授,主要研究方向:数字图像处理,滤波器理论及设计等。
 张涛,男,1975 年生,博士,副教授,主要研究方向:音视频编解码、DSP 应用、多媒体处理器结构设计等。

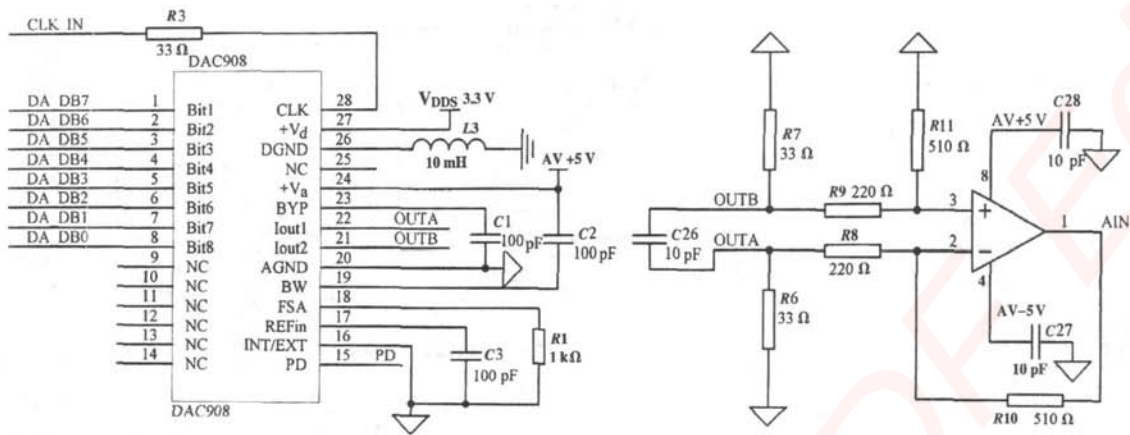


图6 信号 D/A 转换及驱动电路

模拟输出相应模拟电压，另一路 D/A 使用电阻网络完成转换后作为输出信号的幅度调节，经过 EDA-SoPC 核心板的 DDS 技术可实现任意波形、一定频率、一定幅度范围的信号输出；LCD1602 模块主要提供 EDA-SoPC 核心板与 LCD1602 液晶接口及液晶所需的负压调节及背光控制电路。由于篇幅所限，本文只给出 D/A 转换及驱动电路，如图 6 所示。

信号 D/A 转换及驱动电路由 DDS 输入的 8 bit 数据通过 DAC908 转换为模拟信号，DAC908 是一个 8 bit 高速、低功耗 CMOS DAC 芯片，最高转换速率为 125 Mb/s，采用单端模拟输出，再通过 AD8058 运放驱动后，作为信号输出。AD8058 是一款低成本、高性能的电压反馈型放大器，可以在高增益的条件下保持带宽特性，噪声和失真性能符合高速放大要求，具有很高的稳定性。

4 测试结果

在指标测试中，采用了 60 MHz 数字示波器固纬 GDS1062，其面板上可直接显示信号的频率与幅值。

4.1 输出波形频率测试

在 10 Hz~1 MHz 范围内以不同的步进分别进行了正弦波、三角波、方波的频率测试。在 10 Hz~100Hz 范围内步进间隔为 1 Hz；在 100 Hz~1 kHz 范围内步进间隔为 10 Hz；在 1 kHz~1 MHz 范围内步进间隔为 1 kHz。测试结果表明，输出信号频率稳定度优于 10^{-5} ，与频率设定值完全一致，波形稳定无失真。

4.2 正弦波带负载能力测试

输入频率为 $f=1$ kHz 的正弦波，在空载和带负载 (1 kΩ) 情况下，幅值设定了 0.1 V~5 V 共 10 组数据，测得负载变化率最大值为 0.22%，输出波形的幅值与设定幅度非常接近，系统带负载能力很强。

本设计完成了任意波形发生器的软硬件设计和调试，而基于 NIOS II 的嵌入式处理 SoPC 技术，使系统性能得到了极大的提高，系统波形显示清晰、工作稳定。实验结果表明，系统指标方面远远超过了传统频率合成技术所能达到的水平。

参考文献

- [1] 林丹,肖启俊,郑小燕.基于 SoPC 的任意波形发生器[D].深圳:深圳大学,2007.
- [2] 李兰英.Nios 嵌入式软核 SoPC 设计原理及应用[M].北京:北京航空航天大学出版社,2006.
- [3] 江国强.正版 SoPC 技术与应用[M].北京:机械工业出版社,2006.
- [4] 帅倩,吴国辉,代冀阳.基于 FPGA 的 DDS 设计及实现[J].现代电子技术,2010,34(13):90-92.

(收稿日期:2010-12-01)

作者简介:

胡继胜,男,1970 年生,副教授,硕士,主要研究方向:EDA 技术与信号处理。

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

邀请注册码



关注论坛公众号

35. [一种新的基于 RAID 的 CACHE 技术研究与实现](#)
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)
40. [基于 CPCI 总线的红外实时信号处理系统](#)
41. [硬件实现 RAID 与软件实现 RAID 的比较](#)
42. [基于 PCI Express 总线系统的热插拔设计](#)
43. [基于 RAID5 的磁盘阵列 Cache 的研究与实现](#)
44. [基于 PCI 总线的 MPEG2 码流播放卡驱动程序开发](#)
45. [基于磁盘阵列引擎的 RAID5 小写性能优化](#)
46. [基于 IEEE1588 的时钟同步技术研究](#)
47. [基于 Davinci 平台的 SD 卡读写优化](#)
48. [基于 PCI 总线的图像处理及传输系统的设计](#)
49. [串口和以太网通信技术在油液在线监测系统中的应用](#)
50. [USB30 数据传输协议分析及实现](#)
51. [IEEE 1588 协议在工业以太网中的实现](#)
52. [基于 USB30 的设备自定义请求实现方法](#)
53. [IEEE1588 协议在网络测控系统中的应用](#)
54. [USB30 物理层中弹性缓冲的设计与实现](#)
55. [USB30 的高速信息传输瓶颈研究](#)
56. [基于 IPv6 的 UDP 通信的实现](#)
57. [一种基于 IPv6 的流媒体传送方案研究与实现](#)
58. [基于 IPv4-IPv6 双栈的 MODBUS-TCP 协议实现](#)
59. [RS485CAN 网关设计与实现](#)
60. [MVB 周期信息的实时调度](#)
61. [RS485 和 PROFINET 网关设计](#)
62. [基于 IPv6 的 Socket 通信的实现](#)
63. [MVB 网络重复器的设计](#)
64. [一种新型 MVB 通信板的探究](#)
65. [具有 MVB 接口的输入输出设备的分析](#)
66. [基于 STM32 的 GSM 模块综合应用](#)
67. [基于 ARM7 的 MVB CAN 网关设计](#)
68. [机车车辆的 MVB CAN 总线网关设计](#)
69. [智能变电站冗余网络中 IEEE1588 协议的应用](#)
70. [CAN 总线的浅析 CANopen 协议](#)
71. [基于 CANopen 协议实现多电机系统实时控制](#)
72. [以太网时钟同步协议的研究](#)
73. [基于 CANopen 的列车通信网络实现研究](#)
74. [基于 SJA1000 的 CAN 总线智能控制系统设计](#)
75. [基于 CANopen 的运动控制单元的设计](#)
76. [基于 STM32F107VC 的 IEEE 1588 精密时钟同步分析与实现](#)

邀请注册码



关注论坛公众号

77. [分布式控制系统精确时钟同步技术](#)
78. [基于 IEEE 1588 的时钟同步技术在分布式系统中应用](#)
79. [基于 SJA1000 的 CAN 总线通讯模块的实现](#)
80. [嵌入式设备的精确时钟同步技术的研究与实现](#)
81. [基于 SJA1000 的 CAN 网桥设计](#)
82. [基于 CAN 总线分布式温室监控系统的设计与实现](#)
83. [基于 DSP 的 CANopen 通讯协议的实现](#)
84. [基于 PCI9656 控制芯片的高速网卡 DMA 设计](#)
85. [基于以太网及串口的数据采集模块设计](#)
86. [MVB1 类设备控制器的 FPGA 设计](#)
87. [MVB 接口彩色液晶显示诊断单元的显示应用软件设计](#)
88. [IPv6 新型套接字的网络编程剖析](#)
89. [基于规则的 IPv4 源程序到 IPv6 源程序的移植方法](#)
90. [MVB 网络接口单元的 SOC 解决方案](#)
91. [基于 IPSec 协议的 IPv6 安全研究](#)
92. [具有 VME 总线的车载安全计算机 MVB 通信板卡](#)
93. [SD 卡的传输协议和读写程序](#)
94. [基于 SCTP 的 TLS 应用](#)
95. [基于 IPv6 的静态路由实验设计](#)
96. [基于 MVB 的地铁列车司机显示系统研究](#)
97. [基于参数优化批处理的 TLS 协议](#)
98. [SSD 数据结构与算法综述](#)
99. [大容量 NAND Flash 文件系统中的地址映射算法研究](#)
100. [基于 MVB 总线的动车组门控系统的设计与仿真研究](#)
101. [多功能车辆总线 MVB 控制](#)
102. [基于 LabVIEW 的 MVB 和 WTB 帧解码方法](#)

邀请注册码



关注论坛公众号

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)

10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)
23. [Vxworks 下的冗余 CAN 通讯模块设计](#)
24. [WindML 工业平台下开发 S1d13506 驱动及显示功能的实现](#)
25. [WindML 中 Mesa 的应用](#)
26. [VxWorks 下图形用户界面开发中双缓冲技术应用](#)
27. [VxWorks 上的一种 GUI 系统的设计与实现](#)
28. [VxWorks 环境下 socket 的实现](#)
29. [VxWorks 的 WindML 图形界面程序的框架分析](#)
30. [VxWorks 实时操作系统及其在 PC104 下以太网编程的应用](#)
31. [实时操作系统任务调度策略的研究与设计](#)
32. [军事指挥系统中 VxWorks 下汉字显示技术](#)
33. [基于 VxWorks 实时控制系统中文交互界面开发平台](#)
34. [基于 VxWorks 操作系统的 WindML 图形操控界面实现方法](#)
35. [基于 GPU FPGA 芯片原型的 VxWorks 下驱动软件开发](#)
36. [VxWorks 下的多串口卡设计](#)
37. [VxWorks 内存管理机制的研究](#)
38. [T9 输入法在 Tilcon 下的实现](#)
39. [基于 VxWorks 的 WindML 图形界面开发方法](#)
40. [基于 Tilcon 的 IO 控制板可视化测试软件的设计和实现](#)
41. [基于 VxWorks 的通信服务器实时多任务软件设计](#)
42. [基于 VXWORKS 的 RS485MVB 网关的设计与实现](#)
43. [实时操作系统 VxWorks 在微机保护中的应用](#)
44. [基于 VxWorks 的多任务程序设计及通信管理](#)
45. [基于 Tilcon 的 VxWorks 图形界面开发技术](#)
46. [嵌入式图形系统 Tilcon 及应用研究](#)
47. [基于 VxWorks 的数据采集与重演软件的图形界面的设计与实现](#)
48. [基于嵌入式的 Tilcon 用户图形界面设计与开发](#)
49. [基于 Tilcon 的交互式多页面的设计](#)
50. [基于 Tilcon 的嵌入式系统人机界面开发技术](#)
51. [基于 Tilcon 的指控系统多任务人机交互软件设计](#)

邀请注册码



关注论坛公众号

52. [基于 Tilcon 航海标绘台界面设计](#)
53. [基于 Tornado 和 Tilcon 的嵌入式 GIS 图形编辑软件的开发](#)
54. [VxWorks 环境下内存文件系统的应用](#)
55. [VxWorks 下的多重定时器设计](#)
56. [Freescale 的 MPC8641D 的 VxWorks BSP](#)
57. [VxWorks 实验五\[时间片轮转调度\]](#)
58. [解决 VmWare 下下载大型工程.out 出现 WTX Error 0x100de 的问题](#)
59. [基于 VxWorks 系统的 MiniGUI 图形界面开发](#)
60. [VxWorks BSP 开发中的 PCI 配置方法](#)
61. [VxWorks 在 S3C2410 上的 BSP 设计](#)
62. [VxWorks 操作系统中 PCI 总线驱动程序的设计与实现](#)
63. [VxWorks 概述](#)
64. [基于 AT91RM9200 的 VxWorks END 网络驱动开发](#)
65. [基于 EBD9200 的 VxWorks BSP 设计和实现](#)
66. [基于 VxWorks 的 BSP 技术分析](#)
67. [ARM LPC2210 的 VxWorks BSP 源码](#)
68. [基于 LPC2210 的 VxWorks BSP 移植](#)
69. [基于 VxWorks 平台的 SCTP 协议软件设计实现](#)
70. [VxWorks 快速启动的实现方法\[上电到应用程序 1 秒\]](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)

邀请注册码



关注论坛公众号

18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)
27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)
29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)
33. [LINUX ARM 下的 USB 驱动开发](#)
34. [Linux 下基于 I2C 协议的 RTC 驱动开发](#)
35. [嵌入式下 Linux 系统设备驱动程序的开发](#)
36. [基于嵌入式 Linux 的 SD 卡驱动程序的设计与实现](#)
37. [Linux 系统中进程调度策略](#)
38. [嵌入式 Linux 实时性方法](#)
39. [基于实时 Linux 计算机联锁系统实时性分析与改进](#)
40. [基于嵌入式 Linux 下的 USB30 驱动程序开发方法研究](#)
41. [Android 手机应用开发之音乐资源播放器](#)
42. [Linux 下以太网的 IPv6 隧道技术的实现](#)
43. [Research and design of mobile learning platform based on Android](#)
44. [基于 linux 和 Qt 的串口通信调试器调的设计及应用](#)
45. [在 Linux 平台上基于 QT 的动态图像采集系统的设计](#)
46. [基于 Android 平台的医护查房系统的研究与设计](#)
47. [基于 Android 平台的软件自动化监控工具的设计开发](#)
48. [基于 Android 的视频软硬解码及渲染的对比研究与实现](#)
49. [基于 Android 移动设备的加速度传感器技术研究](#)
50. [基于 Android 系统振动测试仪研究](#)
51. [基于缓存竞争优化的 Linux 进程调度策略](#)
52. [Linux 基于 W83697 和 W83977 的 UART 串口驱动开发文档](#)
53. [基于 AT91RM9200 的嵌入式 Linux 系统的移植与实现](#)
54. [路由信息协议在 Linux 平台上的实现](#)
55. [Linux 下 IPv6 高级路由器的实现](#)
56. [基于 Android 平台的嵌入式视频监控系统设计](#)

邀请注册码



关注论坛公众号

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)
19. [基于 WinCE 的嵌入式图像采集系统设计](#)
20. [基于 ARM 与 WinCE 的掌纹鉴别系统](#)
21. [DCOM 协议在网络冗余环境下的应用](#)
22. [Windows XP Embedded 在变电站通信管理机中的应用](#)
23. [XPE 在多功能显控台上的开发与应用](#)
24. [基于 Windows XP Embedded 的 LKJ2000 仿真系统设计与实现](#)
25. [虚拟仪器的 Windows XP Embedded 操作系统开发](#)
26. [基于 EVC 的嵌入式导航电子地图设计](#)
27. [基于 XPEmbedded 的警务区 SMS 指挥平台的设计与实现](#)
28. [基于 XPE 的数字残币兑换工具开发](#)
29. [Windows CENET 下 ADC 驱动开发设计](#)
30. [Windows CE 下 USB 设备流驱动开发与设计](#)
31. [Windows 驱动程序设计](#)
32. [基于 Windows CE 的 GPS 应用](#)
33. [基于 Windows CE 下大像素图像分块显示算法的研究](#)
34. [基于 Windows CE 的数控软件开发与实现](#)
35. [NAND FLASH 在 WINCENET 系统中的应用设计](#)

邀请注册码



关注论坛公众号

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)
11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)
13. [基于 PowerPC 的雷达通用处理机设计](#)
14. [PowerPC 平台引导加载程序的移植](#)
15. [基于 PowerPC 嵌入式内核的多串口通信扩展设计](#)
16. [基于 PowerPC 的多网口系统抗干扰设计](#)
17. [基于 MPC860T 与 VxWorks 的图形界面设计](#)
18. [基于 MPC8260 处理器的 PPMC 系统](#)
19. [基于 PowerPC 的控制器研究与设计](#)
20. [基于 PowerPC 的模拟量输入接口扩展](#)
21. [基于 PowerPC 的车载通信系统设计](#)
22. [基于 PowerPC 的嵌入式系统中通用 IO 口的扩展方法](#)
23. [基于 PowerPC440GP 型微控制器的嵌入式系统设计与研究](#)
24. [基于双 PowerPC 7447A 处理器的嵌入式系统硬件设计](#)
25. [基于 PowerPC603e 通用处理模块的设计与实现](#)
26. [嵌入式微机 MPC555 驻留片内监控器的开发与实现](#)
27. [基于 PowerPC 和 DSP 的电能质量在线监测装置的研制](#)
28. [基于 PowerPC 架构多核处理器嵌入式系统硬件设计](#)
29. [基于 PowerPC 的多屏系统设计](#)
30. [基于 PowerPC 的嵌入式 SMP 系统设计](#)
31. [基于 MPC850 的多功能通信管理器](#)
32. [基于 MPC8640D 处理系统的技术研究](#)
33. [基于双核 MPC8641D 处理器的计算机模块设计](#)
34. [基于 MPC8641D 处理器的对称多处理技术研究](#)

邀请注册码



关注论坛公众号

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)
22. [ARM CortexM3 处理器故障的分析与处理](#)
23. [ARM 微处理器启动和调试浅析](#)
24. [基于 ARM 系统下映像文件的执行与中断运行机制的实现](#)
25. [中断调用方式的 ARM 二次开发接口设计](#)
26. [ARM11 嵌入式系统 Linux 下 LCD 的驱动设计](#)
27. [Uboot 在 S3C2440 上的移植](#)
28. [基于 ARM11 的嵌入式无线视频终端的设计](#)
29. [基于 S3C6410 的 Uboot 分析与移植](#)
30. [基于 ARM 嵌入式系统的高保真无损音乐播放器设计](#)
31. [UBoot 在 Mini6410 上的移植](#)
32. [基于 ARM11 的嵌入式 Linux NAND FLASH 模拟 U 盘挂载分析与实现](#)
33. [基于 ARM11 的电源完整性分析](#)
34. [基于 ARM S3C6410 的 uboot 分析与移植](#)
35. [基于 S5PC100 移动视频监控终端的设计与实现](#)
36. [UBoot 在 AT91RM9200 上的移植简析](#)
37. [基于工控级 AT91RM9200 开发板的 UBoot 移植分析](#)
38. [基于 ARM11 和 Zigbee 的人员定位防丢器](#)

邀请注册码



关注论坛公众号

39. [基于 NAND FLASH 的嵌入式系统启动速度的研究](#)
40. [μ COS II 在 ARM7 上的移植](#)
41. [基于 ARM11 的嵌入式视频采集系统设计](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)
11. [基于 X86 平台的简单多任务内核的分析与实现](#)
12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)
16. [基于 UEFI 的 Application 和 Driver 的分析与开发](#)
17. [基于 UEFI 的可信 BIOS 研究与实现](#)
18. [基于 UEFI 的国产计算机平台 BIOS 研究](#)
19. [基于 UEFI 的安全模块设计分析](#)
20. [基于 FPGA Nios II 的等精度频率计设计](#)
21. [基于 FPGA 的 SOPC 设计](#)
22. [基于 SOPC 基本信号产生器的设计与实现](#)
23. [基于龙芯平台的 PMON 研究与开发](#)
24. [基于 X86 平台的嵌入式 BIOS 可配置设计](#)
25. [基于龙芯 2F 架构的 PMON 分析与优化](#)
26. [CPU 与 GPU 之间接口电路的设计与实现](#)
27. [基于龙芯 1A 平台的 PMON 源码编译和启动分析](#)
28. [基于 PC104 工控机的嵌入式直流监控装置的设计](#)
29. [GPGPU 技术研究与展望](#)
30. [GPU 实现的高速 FIR 数字滤波算法](#)
31. [一种基于 CPUGPU 异构计算的混合编程模型](#)
32. [面向 OpenCL 模型的 GPU 性能优化](#)
33. [基于 GPU 的 FDTD 算法](#)

邀请注册码



关注论坛公众号

34. [基于 GPU 的瑕疵检测](#)
35. [基于 GPU 通用计算的分析与研究](#)
36. [面向 OpenCL 架构的 GPGPU 量化性能模型](#)
37. [基于 OpenCL 的图像积分图算法优化研究](#)
38. [基于 OpenCL 的均值平移算法在多个众核平台的性能优化研究](#)
39. [基于 OpenCL 的异构系统并行编程](#)
40. [嵌入式系统中热备份双机切换技术研究](#)
41. [EFI-Tiano 环境下的 AES 算法应用模型](#)
42. [EFI 及其安全性研究](#)
43. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
44. [UEFI Bootkit 模型与分析](#)
45. [UEFI 计算机系统快速调试方法的实现](#)
46. [基于 EFI 系统的多文件系统解决方案](#)
47. [基于 UEFI 的可信 Tiano 设计与研究](#)

Programming:

1. [计算机软件基础数据结构 - 算法](#)
2. [高级数据结构对算法的优化](#)
3. [零基础学算法](#)
4. [Linux 环境下基于 TCP 的 Socket 编程浅析](#)
5. [Linux 环境下基于 UDP 的 socket 编程浅析](#)
6. [基于 Socket 的网络编程技术及其实现](#)
7. [数据结构考题 - 第 1 章 绪论](#)
8. [数据结构考题 - 第 2 章 线性表](#)
9. [数据结构考题 - 第 2 章 线性表 - 答案](#)
10. [基于小波变换与偏微分方程的图像分解及边缘检测](#)
11. [基于图像能量的布匹瑕疵检测方法](#)
12. [基于 OpenCL 的拉普拉斯图像增强算法优化研究](#)
13. [异构平台上基于 OpenCL 的 FFT 实现与优化](#)
14. [数据结构考题 - 第 4 章 串](#)
15. [数据结构考题 - 第 4 章 串答案](#)
16. [用 IPv6 编程接口实现有连接通信的方法](#)
17. [一种战棋游戏的 AI 算法设计与实现浅析](#)
18. [基于 TLS 协议的 ECC 扩展研究](#)

邀请注册码



关注论坛公众号

FPGA / CPLD:

1. [一种基于并行处理器的快速车道线检测系统及 FPGA 实现](#)
2. [基于 FPGA 和 DSP 的 DBF 实现](#)
3. [高速浮点运算单元的 FPGA 实现](#)
4. [DLMS 算法的脉动阵结构设计及 FPGA 实现](#)
5. [一种基于 FPGA 的 3DES 加密算法实现](#)
6. [可编程 FIR 滤波器的 FPGA 实现](#)
7. [基于 FPGA 的 AES 加密算法的高速实现](#)
8. [基于 FPGA 的精确时钟同步方法](#)
9. [应用分布式算法在 FPGA 平台实现 FIR 低通滤波器](#)
10. [流水线技术在用 FPGA 实现高速 DSP 运算中的应用](#)
11. [基于 FPGA 的 CAN 总线通信节点设计](#)
12. [基于 FPGA 的高速时钟数据恢复电路的实现](#)
13. [基于 FPGA 的高阶高速 FIR 滤波器设计与实现](#)
14. [基于 FPGA 高效实现 FIR 滤波器的研究](#)
15. [FPGA 的 VHDL 设计策略](#)
16. [用 FPGA 实现串口通信的设计](#)
17. [GPIB 接口的 FPGA 实现](#)
18. [一种基于 FPGA 的 FFT 阵列处理器](#)
19. [基于 FPGA 的 FFT 信号处理器的硬件实现](#)
20. [CPLD 在 CAN 通讯卡中的应用](#)
21. [用 CPLD 实现同步串口与异步串口的转换](#)

邀请注册码



关注论坛公众号