

DLMS 算法的脉动阵结构设计及 FPGA 实现

裴亮锋, 陈自力

(军械工程学院, 河北 石家庄 050003)

摘要: 为了减小无人机数据链中的码间干扰, 适应数据链对传输速度的要求, 利用 Verilog HDL 设计 DLMS 算法, 并在其中加入脉动阵结构, 完成了均衡器的高速实现。仿真表明所设计的均衡器的最高频率可达 298.063 MHz, 这为以后设计更高频率或其他类型的高速均衡器指明了方向。

关键词: 脉动结构; DLMS; 无人机; 均衡器; FPGA

中图分类号: TN715-34

文献标识码: A

文章编号: 1004-373X(2012)17-0047-04

Design of systolic array structure of DLMS algorithm and its FPGA implementation

PEI Liang-feng, CHEN Zi-li

(Ordnance Engineering College of PLA, Shijiazhuang 050003, China)

Abstract: In order to decrease the effect of inter-symbol interference in the UAV data link and meet the needs of the data transmission speed, the paper designs DLMS algorithm with systolic array structure using Verilog HDL, and achieves the high-speed equalizer. The simulation results show that the highest frequency of the designed equalizer reaches up to 298.063MHz, which points out the development direction for the design of the high-speed equalizer with higher frequencies or other types of equalizer.

Keywords: systolic array structure; DLMS; UAV; equalizer; FPGA

0 引言

无人机数据链是连接飞行器系统和地面导航控制站的桥梁和纽带^[1]。由于无人机数据链处于无线信道中, 它会受到各方面的干扰和衰减, 其中码间干扰是影响它的一个重要方面, 接收机中能补偿或者减小接收信号的码间干扰的补偿器就称为均衡器^[2]。现代战争对战场环境的掌控能力要求越来越强, 不仅要求传输测控信号, 还要求传输大容量的视频等信号, 这就要求数据链能有很高的速率。因此高速均衡器的实现就很有必要。

实现高速的方法有很多, 如并行结构, 流水线等。本文采用脉动阵结构来实现高速, 有诸多优点, 其中模块化和规则化是其中很重要的性质, 这使得均衡器可以很容易的进行扩展, 设计出所需的均衡器, 而且它也兼有流水线的优点。

当使用重定时技术进行均衡器的脉动结构设计时, 若使用 LMS 算法, 将会导致时间超前, 产生非因果系统, 因此, 本文使用 DLMS(Delay LMS)算法, 虽然 DLMS 的性能比 LMS 的差, 但是却可以获得很高的频率。

1 DLMS 算法和脉动结构

1.1 DLMS 算法

DLMS 算法的基本迭代方程归结如下:

$$\begin{cases} y(n) = \mathbf{x}^T(n) \mathbf{w}(n) \\ e(n) = d(n) - y(n) \\ \mathbf{w}(n+1) = \mathbf{w}(n) + 2\mu x(n-D)e(n-D) \end{cases}$$

式中: $\mathbf{x}(n) = [x_n, x_{n-1}, x_{n-2}, \dots, x_{n-k+1}]^T$ 为输入信号, 其中 k 为滤波器的阶数; $\mathbf{w}(n) = [w_n, w_{n-1}, w_{n-2}, \dots, w_{n-k+1}]^T$ 为更新系数; $y(n)$ 为 n 时刻均衡器的输出; $d(n)$ 为 n 时刻的期望输入; $e(n)$ 为 n 时刻输出的误差; μ 为步长因子。

DLMS 的原理框图如图 1 所示。

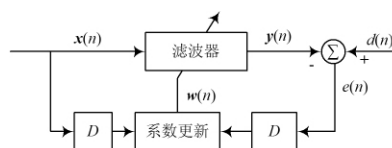


图 1 DLMS 原理框图

DLMS 与 LMS 的不同就在于系数更新, DLMS 使用过去的误差来更新现在的系数。使用 LMS 算法必须按照顺序执行, 首先对信号进行滤波, 然后求取误差信号, 再用误差更新系数, 但是 DLMS 则没有此约束,

它使用过去的误差来更新系数,这使得滤波器和系数更新模块可以同时工作,提高了均衡器的工作频率。同时,在设计脉动结构时,由于误差反馈支路上存在延迟,对系统使用重定时,避免了时间超前。

与 LMS 相比,DLMS 的收敛速度变差,对步长因子的要求也更为严格,算法的收敛条件是^[3]:

$$0 < \mu < \frac{2}{\lambda_{\max}} \sin \frac{\pi}{2(2D+1)}$$

相对地,LMS 算法的收敛条件仅为^[4]:

$$0 < \mu < 2/\lambda_{\max}$$

但是为了实现高速,这种代价是值得的。

1.2 脉动结构

脉动阵结构也被称为脉动阵列,表示一种有节奏地计算并通过系统传输数据的处理单元网络。这些处理单元规则地泵入泵出数据以维持规则的数据流。脉动系统的特征就是模块化和规则化,它由模块化的处理单元组成,因此可以很容易的进行扩展,并且阵列是全流水线的,也就是处理部件的所有通信边沿都包含延时单元,且整个系统只包含局部互联^[5],这使得数据可以按节奏的通过数据网络,使系统以很高的速度运行。脉动系统的基本原理框图如图 2 所示。

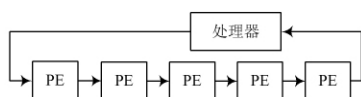


图 2 脉动系统的基本原理框图

脉动阵结构是将线性技术用于规则依赖图上进行设计,依赖图是一种空间表示,不分派时间步骤给任何运算,一般情况下,对应与 $t = 0$ 的平面,映射技术把空间表示变换成为一种空间-时间表示,其中每个节点映射到特定的处理单元,且调度到特定的时间步骤下^[5]。本文滤波器采用的结构如图 3 所示,权重 $w(n)$ 空间固定,输入 $x(n)$ 以 1 延时单位从左向右移动,输出 $y(n)$ 无延时地从右向左移动,其依赖图如图 4 所示。

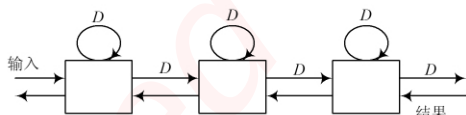


图 3 滤波器脉动结构设计框图

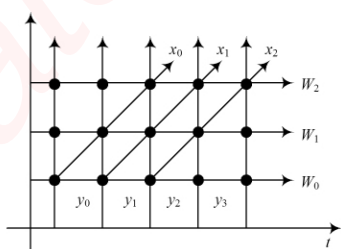


图 4 滤波器设计的依赖图

2 硬件结构设计

为了将脉动阵结构应用于 DLMS 算法中,本文使用割集、重定时技术设计系统结构。割集重定时规则规定根据不同边沿的进入或者出去的方向,可以超前或者延时这些边沿^[6]。割集重定时只影响割集边的权重,若两个不相连的模块为 G_1 和 G_2 ,则割集重定时包含以下两方面,一个是从 G_1 到 G_2 的每条边都增加 k 个延时,另一个是从 G_2 到 G_1 的每条边减去 k 个延时。

对 LMS 算法进行重定时,在误差反馈路径将产生时间超前,导致非因果系统,而使用 DLMS,由于在误差反馈路径上已经有延迟,只要此延时大于重定时所需的延时,系统就可以实现。DLMS 中的延时越大,系统性能就越差,因此选择延时个数最好为重定时的个数,以保证系统性能。

本文首先利用 System Generator 对系统进行建模。然后使用 Verilog HDL 对系统进行编程设计,以达到更高的运行速率。

2.1 System Generator 系统建模

利用 System Generator 对 DLMS 进行建模,设计滤波器为 5 阶,其设计框图如图 5 所示,DLMS 的延时设计为 5 h。其中的 PE 模块结构如图 6 所示。

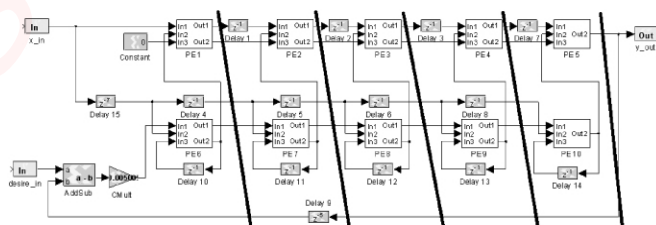


图 5 DLMS 设计框图

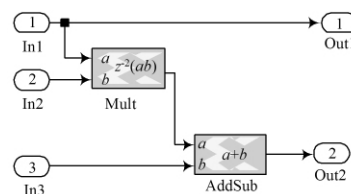


图 6 模块 PE 的结构框图

在图 5 中的 5 条斜线处应用割集重定时,指定从左到右的数据传输路径为进入,从右到左的数据传输路径为出去,根据割集重定时规则,对进入的边沿增加 1 个延时,对出去的边沿减少 1 个延时。可得脉动结构的 DLMS^[7],如图 7 所示,其中的 PE 模块如图 8 所示。

2.2 Verilog HDL 设计

利用 System Generator 也可以生成完成相同功能的硬件结构,但由于其中的各个模块都是通用结构,对于具体应用并没有得到优化,所以为了实现高速均衡,应使用 Verilog HDL 进行设计。本文使用 Xilinx 公司

的 Virtex 5 系列中的 XC5VSX50T 芯片作为开发平台,这种芯片中集成了大量的 DSP48E,很适合均衡器的设计开发。

设计时,将均衡器分为三个模块进行设计,分别为滤波器模块、系数更新模块、误差延时模块,其硬件设计原理图如图 9 所示。

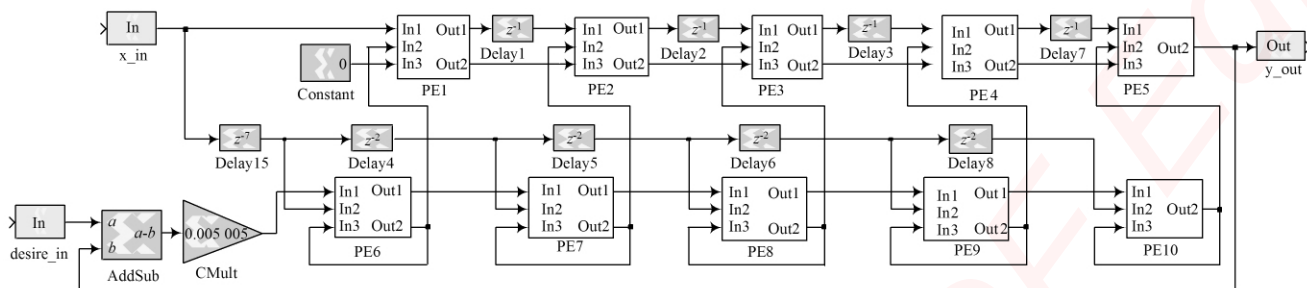


图 7 脉动结构的 DLMS 框图

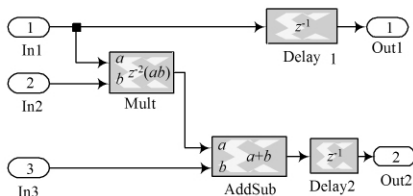


图 8 模块 PE 的结构框图

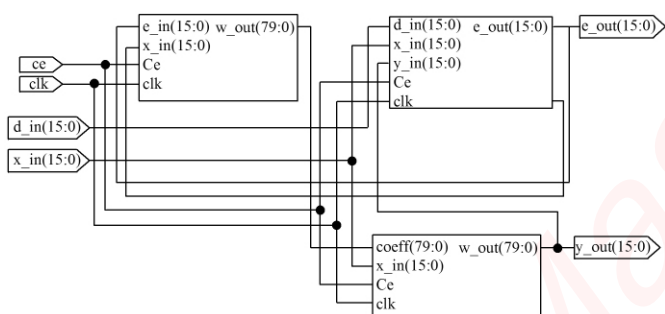


图 9 均衡器硬件设计原理图

由于浮点运算不仅要耗费大量的硬件,而且不利于提高均衡器的速度,因此本文采用定点运算。设定点运算为 16 位,1 位符号位,2 位整数位,13 位小数位。这基本上可以满足无人机数据处理的需求,2 位整数位也足以满足数据输入的需求。

由于步长并不需要一个精确的数值,因此对于步长运算,使用移位取代乘法器,简化操作,节约时间。文中设计为将数据向右移动 6 位,即设 $\mu = 2^{-6}$ 。

3 仿真测试

本文利用仿真软件 Modesim 对均衡器进行仿真。所需数据由 Matlab 产生,并利用 FIR 滤波器来模拟信道,均衡后的信号经 Matlab 处理后,绘制星座图,均衡器测试模型如图 10 所示。

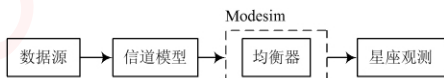


图 10 均衡器测试模型

数据源为 Matlab 产生(0 1)的随机序列,信道是系数为(0.9 0.36 0.25 0.107)FIR 滤波器。由于硬件乘法器只能进行整数乘法,所以需将输入的小数左移 13 位并截位。将得到的输入信号以二进制补码的形式写入文本文件作为 Modesim 仿真的输入信号。输入信号的分布图如图 11 所示。

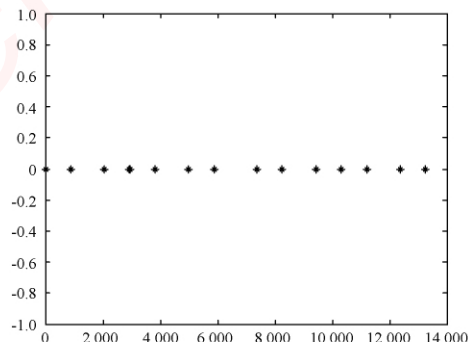


图 11 输入信号分布图

Modesim 仿真时,通过系统任务 readmemb 将文本文件中的数据读入到寄存器中作为输入信号,通过仿真得到仿真波形如图 12 所示,从图中可以看出输出 y_out 与期望输入 d_in 的差距很小。为了更直观地观察输出信号的仿真收敛情况,可以通过系统任务 fdisplay 命令将均衡后的数据写入到文本文件,最后利用 Matlab 将文本文件中的数据绘制出来,这样就可以更直观地观察数据的收敛速度和收敛误差。图 13 为输出信号收敛后的分布图。从图中可以看出,均衡器达到了良好的效果。

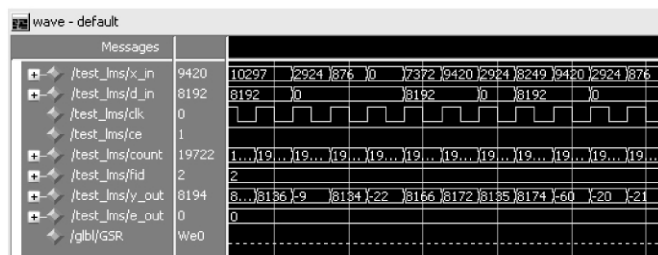


图 12 均衡器仿真结果示意图

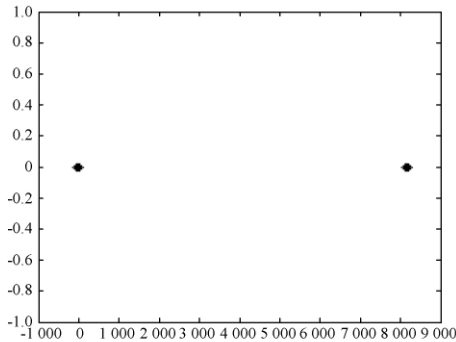


图 13 输出信号收敛后的分布图

以上程序通过综合,得到:

Timing Summary:

Speed Grade: -1

Minimum period: 3.355 ns (Maximum Frequency: 298.063 MHz)

Minimum input arrival time before clock: 3.401 ns

Maximum output required time after clock: 3.347 ns

Maximum combinational path delay: No path found

从以上结论可以得知,具有脉动阵结构的 DLMS 有最高 298.063 MHz 的工作频率,达到了预期高速的目的。

4 结 语

本文分析了 DLMS 算法,脉动阵结构的特点,利用重定时技术将脉动结构应用于 DLMS 算法中,并通过硬件描述语言 verilog 将上述结构在 FPGA 中实现,数

据仿真的效果和最高工作频率都达到了预期的效果。本文只设计了 5 阶的滤波器,阶数偏低,只能处理码间干扰较弱的信号,但是由于脉动阵结构的模块化和规则化,这使得均衡器可以很容易的扩展,以处理较强码间干扰的信号,并且最高频率也不会有很多损失。本次脉动阵结构 DLMS 的设计,为以后更高速均衡器的设计打下了基础,也为其他算法脉动阵结构的设计指明了方向。

参 考 文 献

- [1] 陈自力,孙锦涛,田庆民. 无人机数据链路信道 LMS 和 RLS 自适应均衡性能比较[J]. 无线电工程,2003,33(11):33-36.
- [2] 邱天爽. 通信中的自适应信号处理[M]. 北京:电子工业出版社,2005.
- [3] LONG G, LING F, PROAKIS J G. The LMS algorithm with delayed coefficient adaptation [J]. IEEE Transactions on Acoustics, Speech and Signal Processing, 1989, 37 (9): 1397-1405.
- [4] 赵春晖,张朝柱,王立国. 自适应信号处理技术[M]. 北京:北京理工大学出版社,2009.
- [5] PARHI K K. VLSI 数字信号处理系统设计与实现[M]. 北京:机械工业出版社,2004.
- [6] 何宾. FPGA 数字信号处理实现原理及方法[M]. 北京:清华大学出版社,2010.
- [7] HERZBERG H, HAIMI-COHEN R. A systolic array realization of an LMS adaptive filter and the effects of delayed adaptation [J]. IEEE Transactions on Signal Processing, 1992, 40 (11): 2799-2803.

作者简介:裴亮锋 男,1988 年出生,研究生。主要从事火控指挥和制导系统理论研究与应用。

陈自力 男,1964 年出生,教授。主要从事无线电信道均衡和编码理论研究。

(上接第 46 页)

3 结 语

本文以尽快使新装备形成战斗力为目的,结合气象雷达探测系统的性能特点,建立系统防电子侦察、防干扰和防摧毁的效能评估模型,提出了气象雷达探测系统电子防护的技术、战术措施,对提高系统信息作战能力有一定的推动作用。

参 考 文 献

- [1] 邵国培. 电子对抗作战效能分析[M]. 北京:解放军出版社,

1998.

- [2] 戴清民. 电子防御导论[M]. 北京:解放军出版社,1999.
- [3] 董树军. 作战效率分析[M]. 北京:解放军出版社,2002.
- [4] 周汇利. 复杂电磁环境下炮兵雷达武器运用应把握的若干问题[J]. 炮兵学院学报,2007(1):35-38.
- [5] 顾耀平. 电子战发展趋势分析[J]. 航天电子对抗,2006,22 (2):24-27.
- [6] 林志远,戴国宪. 未来电子战技术[J]. 雷达与对抗,2003 (2):45-48.
- [7] 滕哲,张永刚. 美军电子战定义的演变与未来发展[J]. 舰船电子工程,2007,27(6):34-37.

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

35. [一种新的基于 RAID 的 CACHE 技术研究与实现](#)
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)
40. [基于 CPCI 总线的红外实时信号处理系统](#)
41. [硬件实现 RAID 与软件实现 RAID 的比较](#)
42. [基于 PCI Express 总线系统的热插拔设计](#)
43. [基于 RAID5 的磁盘阵列 Cache 的研究与实现](#)
44. [基于 PCI 总线的 MPEG2 码流播放卡驱动程序开发](#)
45. [基于磁盘阵列引擎的 RAID5 小写性能优化](#)
46. [基于 IEEE1588 的时钟同步技术研究](#)
47. [基于 Davinci 平台的 SD 卡读写优化](#)
48. [基于 PCI 总线的图像处理及传输系统的设计](#)
49. [串口和以太网通信技术在油液在线监测系统中的应用](#)
50. [USB30 数据传输协议分析及实现](#)
51. [IEEE 1588 协议在工业以太网中的实现](#)
52. [基于 USB30 的设备自定义请求实现方法](#)
53. [IEEE1588 协议在网络测控系统中的应用](#)
54. [USB30 物理层中弹性缓冲的设计与实现](#)
55. [USB30 的高速信息传输瓶颈研究](#)
56. [基于 IPv6 的 UDP 通信的实现](#)
57. [一种基于 IPv6 的流媒体传送方案研究与实现](#)
58. [基于 IPv4-IPv6 双栈的 MODBUS-TCP 协议实现](#)
59. [RS485CAN 网关设计与实现](#)
60. [MVB 周期信息的实时调度](#)
61. [RS485 和 PROFINET 网关设计](#)
62. [基于 IPv6 的 Socket 通信的实现](#)
63. [MVB 网络重复器的设计](#)
64. [一种新型 MVB 通信板的探究](#)
65. [具有 MVB 接口的输入输出设备的分析](#)
66. [基于 STM32 的 GSM 模块综合应用](#)
67. [基于 ARM7 的 MVB CAN 网关设计](#)
68. [机车车辆的 MVB CAN 总线网关设计](#)
69. [智能变电站冗余网络中 IEEE1588 协议的应用](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)

2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)
23. [Vxworks 下的冗余 CAN 通讯模块设计](#)
24. [WindML 工业平台下开发 S1d13506 驱动及显示功能的实现](#)
25. [WindML 中 Mesa 的应用](#)
26. [VxWorks 下图形用户界面开发中双缓冲技术应用](#)
27. [VxWorks 上的一种 GUI 系统的设计与实现](#)
28. [VxWorks 环境下 socket 的实现](#)
29. [VxWorks 的 WindML 图形界面程序的框架分析](#)
30. [VxWorks 实时操作系统及其在 PC104 下以太网编程的应用](#)
31. [实时操作系统任务调度策略的研究与设计](#)
32. [军事指挥系统中 VxWorks 下汉字显示技术](#)
33. [基于 VxWorks 实时控制系统中文交互界面开发平台](#)
34. [基于 VxWorks 操作系统的 WindML 图形操控界面实现方法](#)
35. [基于 GPU FPGA 芯片原型的 VxWorks 下驱动软件开发](#)
36. [VxWorks 下的多串口卡设计](#)
37. [VxWorks 内存管理机制的研究](#)
38. [T9 输入法在 Tilcon 下的实现](#)
39. [基于 VxWorks 的 WindML 图形界面开发方法](#)
40. [基于 Tilcon 的 IO 控制板可视化测试软件的设计和实现](#)
41. [基于 VxWorks 的通信服务器实时多任务软件设计](#)
42. [基于 VXWORKS 的 RS485MVB 网关的设计与实现](#)
43. [实时操作系统 VxWorks 在微机保护中的应用](#)

44. [基于 VxWorks 的多任务程序设计及通信管理](#)
45. [基于 Tilcon 的 VxWorks 图形界面开发技术](#)
46. [嵌入式图形系统 Tilcon 及应用研究](#)
47. [基于 VxWorks 的数据采集与重演软件的图形界面的设计与实现](#)
48. [基于嵌入式的 Tilcon 用户图形界面设计与开发](#)
49. [基于 Tilcon 的交互式多页面的设计](#)
50. [基于 Tilcon 的嵌入式系统人机界面开发技术](#)
51. [基于 Tilcon 的指控系统多任务人机交互软件设计](#)
52. [基于 Tilcon 航海标绘台界面设计](#)
53. [基于 Tornado 和 Tilcon 的嵌入式 GIS 图形编辑软件的开发](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 CC++语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)
18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)

27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)
29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)
33. [Linux ARM 下的 USB 驱动开发](#)
34. [Linux 下基于 I2C 协议的 RTC 驱动开发](#)
35. [嵌入式下 Linux 系统设备驱动程序的开发](#)
36. [基于嵌入式 Linux 的 SD 卡驱动程序的设计与实现](#)
37. [Linux 系统中进程调度策略](#)
38. [嵌入式 Linux 实时性方法](#)
39. [基于实时 Linux 计算机联锁系统实时性分析与改进](#)
40. [基于嵌入式 Linux 下的 USB30 驱动程序开发方法研究](#)
41. [Android 手机应用开发之音乐资源播放器](#)
42. [Linux 下以太网的 IPv6 隧道技术的实现](#)
43. [Research and design of mobile learning platform based on Android](#)
44. [基于 linux 和 Qt 的串口通信调试器调的设计及应用](#)
45. [在 Linux 平台上基于 QT 的动态图像采集系统的设计](#)
46. [基于 Android 平台的医护查房系统的研究与设计](#)
47. [基于 Android 平台的软件自动化监控工具的设计开发](#)
48. [基于 Android 的视频软硬解码及渲染的对比研究与实现](#)
49. [基于 Android 移动设备的加速度传感器技术研究](#)
50. [基于 Android 系统振动测试仪研究](#)
51. [基于缓存竞争优化的 Linux 进程调度策略](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)

12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)
19. [基于 WinCE 的嵌入式图像采集系统设计](#)
20. [基于 ARM 与 WinCE 的掌纹鉴别系统](#)
21. [DCOM 协议在网络冗余环境下的应用](#)
22. [Windows XP Embedded 在变电站通信管理机中的应用](#)
23. [XPE 在多功能显控台上的开发与应用](#)
24. [基于 Windows XP Embedded 的 LKJ2000 仿真系统设计与实现](#)
25. [虚拟仪器的 Windows XP Embedded 操作系统开发](#)
26. [基于 EVC 的嵌入式导航电子地图设计](#)
27. [基于 XPEmbedded 的警务区 SMS 指挥平台的设计与实现](#)
28. [基于 XPE 的数字残币兑换工具开发](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)
11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)
13. [基于 PowerPC 的雷达通用处理机设计](#)
14. [PowerPC 平台引导加载程序的移植](#)
15. [基于 PowerPC 嵌入式内核的多串口通信扩展设计](#)
16. [基于 PowerPC 的多网口系统抗干扰设计](#)
17. [基于 MPC860T 与 VxWorks 的图形界面设计](#)
18. [基于 MPC8260 处理器的 PPMC 系统](#)

19. [基于 PowerPC 的控制器研究与设计](#)
20. [基于 PowerPC 的模拟量输入接口扩展](#)
21. [基于 PowerPC 的车载通信系统设计](#)
22. [基于 PowerPC 的嵌入式系统中通用 I/O 口的扩展方法](#)
23. [基于 PowerPC440GP 型微控制器的嵌入式系统设计与研究](#)
24. [基于双 PowerPC 7447A 处理器的嵌入式系统硬件设计](#)
25. [基于 PowerPC603e 通用处理模块的设计与实现](#)
26. [嵌入式微机 MPC555 驻留片内监控器的开发与实现](#)
27. [基于 PowerPC 和 DSP 的电能质量在线监测装置的研制](#)
28. [基于 PowerPC 架构多核处理器嵌入式系统硬件设计](#)
29. [基于 PowerPC 的多屏系统设计](#)
30. [基于 PowerPC 的嵌入式 SMP 系统设计](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)
22. [ARM CortexM3 处理器故障的分析与处理](#)
23. [ARM 微处理器启动和调试浅析](#)

24. [基于 ARM 系统下映像文件的执行与中断运行机制的实现](#)
25. [中断调用方式的 ARM 二次开发接口设计](#)
26. [ARM11 嵌入式系统 Linux 下 LCD 的驱动设计](#)
27. [Uboot 在 S3C2440 上的移植](#)
28. [基于 ARM11 的嵌入式无线视频终端的设计](#)
29. [基于 S3C6410 的 Uboot 分析与移植](#)
30. [基于 ARM 嵌入式系统的高保真无损音乐播放器设计](#)
31. [UBoot 在 Mini6410 上的移植](#)
32. [基于 ARM11 的嵌入式 Linux NAND FLASH 模拟 U 盘挂载分析与实现](#)
33. [基于 ARM11 的电源完整性分析](#)
34. [基于 ARM S3C6410 的 uboot 分析与移植](#)
35. [基于 S5PC100 移动视频监控终端的设计与实现](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)
11. [基于 X86 平台的简单多任务内核的分析与实现](#)
12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)
16. [基于 UEFI 的 Application 和 Driver 的分析与开发](#)
17. [基于 UEFI 的可信 BIOS 研究与实现](#)
18. [基于 UEFI 的国产计算机平台 BIOS 研究](#)
19. [基于 UEFI 的安全模块设计分析](#)
20. [基于 FPGA Nios II 的等精度频率计设计](#)
21. [基于 FPGA 的 SOPC 设计](#)
22. [基于 SOPC 基本信号产生器的设计与实现](#)
23. [基于龙芯平台的 PMON 研究与开发](#)
24. [基于 X86 平台的嵌入式 BIOS 可配置设计](#)

25. [基于龙芯 2F 架构的 PMON 分析与优化](#)
26. [CPU 与 GPU 之间接口电路的设计与实现](#)
27. [基于龙芯 1A 平台的 PMON 源码编译和启动分析](#)
28. [基于 PC104 工控机的嵌入式直流监控装置的设计](#)
29. [GPGPU 技术研究与发展](#)
30. [GPU 实现的高速 FIR 数字滤波算法](#)
31. [一种基于 CPUGPU 异构计算的混合编程模型](#)
32. [面向 OpenCL 模型的 GPU 性能优化](#)
33. [基于 GPU 的 FDTD 算法](#)
34. [基于 GPU 的瑕疵检测](#)
35. [基于 GPU 通用计算的分析与研究](#)
36. [面向 OpenCL 架构的 GPGPU 量化性能模型](#)
37. [基于 OpenCL 的图像积分图算法优化研究](#)
38. [基于 OpenCL 的均值平移算法在多个众核平台的性能优化研究](#)
39. [基于 OpenCL 的异构系统并行编程](#)
40. [嵌入式系统中热备份双机切换技术研究](#)

Programming:

1. [计算机软件基础数据结构 - 算法](#)
2. [高级数据结构对算法的优化](#)
3. [零基础学算法](#)
4. [Linux 环境下基于 TCP 的 Socket 编程浅析](#)
5. [Linux 环境下基于 UDP 的 socket 编程浅析](#)
6. [基于 Socket 的网络编程技术及其实现](#)
7. [数据结构考题 - 第 1 章 绪论](#)
8. [数据结构考题 - 第 2 章 线性表](#)
9. [数据结构考题 - 第 2 章 线性表 - 答案](#)
10. [基于小波变换与偏微分方程的图像分解及边缘检测](#)
11. [基于图像能量的布匹瑕疵检测方法](#)
12. [基于 OpenCL 的拉普拉斯图像增强算法优化研究](#)
13. [异构平台上基于 OpenCL 的 FFT 实现与优化](#)

FPGA / CPLD:

1. [一种基于并行处理器的快速车道线检测系统及 FPGA 实现](#)

2.