

基于双 F 的 GM AV B
通用接口研制

陈特放, 淡兴文, 成 庶, 邓江明

(中南大学 信息科学与工程学院, 湖南 长沙 410075)



作者简介: 陈特放 (19)57 男, 教授, 博士生导师, 研究方向为电力牵引及传动控制, 列车故障诊断。

摘 要: 针对目前铁路上的 MVB 接口单元几乎只能应用于 MVB-cPCI 或 MVB-PC/104 两种通信方式的局限性, 提出了一种新的通信方案, 即通过 ARM 芯片检测总线连入状况, 自动引导对 FPGA 配置不同的程序, 以实现在同一个 MVB 接口单元上完成 MVB 与其他系统总线 (如 MVB-USB、MVB-Ethernet 总线等) 互连通信的功能。所设计的 MVB 接口单元能实现 MVB 与其他系统总线互相传输数据, 能增强 MVB 与外界信息交换的能力, 克服车载设备间、车载设备与非车载设备间的兼容性低的缺点。该研究不仅从理论上阐述了基于 FPGA 的多种系统总线互连的接口设计, 还实现了样板设计, 并进行了互连通信测试。试验结果表明, 这种研究不仅能实现多总线互连通信, 还可应用开发高访问速率的 TCN5 类设备。

关键词: MVB; 通用接口; FPGA; ARM

中图分类号: TN915.04

文献标识码: A

文章编号: 1000-128X(2012)04-0001-05

Research and Development on Dual FPGA Structure Based Universal MVB Interface

CHEN Te-fang, DAN Xing-wen, CHENG Shu, DENG Jiang-ming

(School of Information Science and Engineering, Central South University, Changsha, Hunan 410075, China)

Abstract: For the limitation of MVB cards in railway only adapting in MVB-cPCI or MVB-PC/104 bus, a new communication method was given, by detecting buses connecting status with ARM microprocessor, automatically loading different procedures upon FPGA, to realize the interconnection of MVB communicate with other system buses (such as MVB-USB, MVB-Ethernet bus, etc.) by the universal MVB interface unit. With the designed universal MVB interface, application range of MVB cards extended, and compatibility of on-board devices was enhanced. Interface design of multiple system buses connection based on FPGA was expounded theoretically, and the prototype was realized and tested, which showed that this study could be used to develop the high-rate-communication devices of TCN5.

Key words: MVB; universal interface; FPGA; ARM.

0 引言

目前, 我国铁路上应用的多功能车辆总线 (Multifunction Vehicle Bus MVB) 通信卡几乎都是专卡专用, 通用性与兼容性很低, 互连通信存在很大问题。大多数 MVB 设备都采用并行的 cPCI 总线或 PC/104 总线接口^[1-2]。由于串行总线引线少、硬件成本低, 跟并行总线相比不容易受干扰, 所以串行总线可以提高在恶劣的工厂和工业环境下控制设备的可靠性^[3]。本文的研究目的是可以在 MVB 接口单元上应用其他串行总线技术以实现互连通信。

用于串行通信技术的可选类型包括 I²C、UART、SPI、USB、CAN 和以太网等, I²C、UART、SPI、CAN 总线通信速率太低, 系统总线对于通信速度要求较高, 而且这类低速率总线访问较易与 MVB 总线发生访问冲突, 降低通信可靠性^[4]。USB 和以太网的通信速率很快, 而且是串行总线, 良好的接口设计可以满足系统总线高效的通信要求^[5]。本文提出基于双 FPGA 的 MVB 接口单元研究方案, 用一片 FPGA 实现 MVB 总线控制器接口, 另一片 FPGA 实现通用总线控制器接口设计, 以满足 MVB、cPCI、PC/104、USB、Ethernet 等总线的互连通信要求。该研究以 MVB 与 USB 互连通信为例, 试验结果表明, 两者可成功进行数据交换, 扩大了车载设备

的兼容性和生存能力。

1 数据流的设计思路

如图1所示,现场数据通过通用总线接口电路传输到各控制单元上,各控制单元解码从不同总线上采集来的数据,进行校验,并完成解码、译码后,将数据根据MVB协议重新打包,添加控制字,再传输给MVB控制电路。CPU单元传过来的数据被转储在TM中,以供MVB控制电路按照控制逻辑及时发送出去。

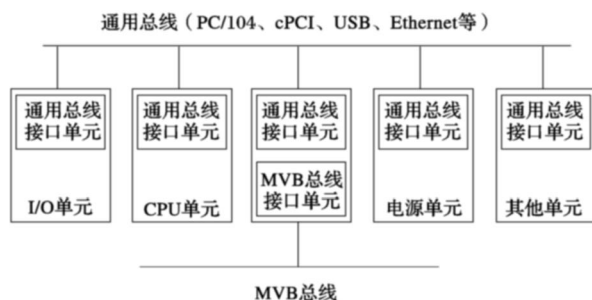


图1 通用总线接口原理图

以上只描述了数据单方向传输,即如何将各种总线上接收到的数据发送到MVB总线上。同理,MVB接收到的数据也是照此方式一步步传输到各类总线。在系统总线上传输的数据可以分为两类:一类是状态刷新数据,具有周期性,数据交换非常频繁;另一类是诊断性数据,非周期,具有突发性,出现的频率较低^[9]。

2 总体结构设计

MVB总线通用接口单元包含以下基本电路:MVB总线控制电路、通用总线接口电路和主控电路;高速通信存储器电路和MVB接口电路。其中,MVB接口电路主要是进行电平转换的,其结构示意图如图2。

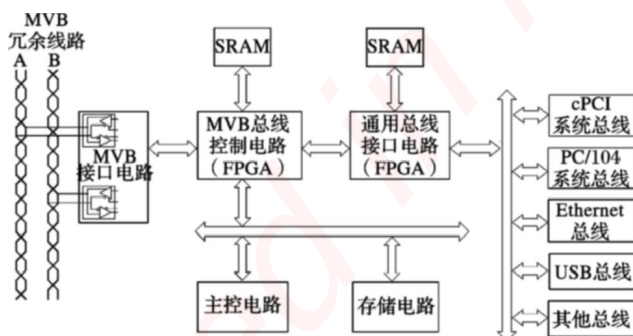


图2 通用MVB总线接口单元结构示意图

1) 主控电路功能和结构

主控单元采用ARM系列CPU。主控单元主要执行通信数据的解码和重新编码、打包,它控制着MVB卡内的信息流向^[6]。

2) MVB总线控制电路功能和结构

MVB控制芯片(MVB Controller, MVBC)监视MVB总线,将MVB上串行传输的数据信号转换成并行的

数据字。芯片接收并检查数据的有效性,然后将其储存在通信存储器中。MVBC负责按照MVB通信要求的数据格式进行数据的封装、解封,它把接收的数据按长度存于相匹配的TM中,并报告给本地CPU读取;同理当需要向其他MVB设备发送数据时,也须由MVBC从TM中取出数据,并加上帧头、效验位、帧尾发送出去。MVBC采用了集成度为3万~5万门级别的FPGA,可满足MVB数据收发和与其他芯片数据交换等控制要求。

3) 通用总线控制芯片

设计通用总线控制接口的目的是为了适应不同的系统总线连入MVB总线的需要,提高MVB卡的应用灵活性。接口芯片也采用ACEX1K30系列FPGA,多重电压I/O口,可支持2.5 V、3.3 V、5.0 V输入输出电压驱动,I/O口最高工作频率250 MHz。

4) 高速通信存储器电路

高速通信存储器电路中最重要就是通信存储器(Traffic Memory, TM),它的主要作用就是转储MVB接口电路所接受下来的总线数据,以及存放将要通过接口电路发送到总线上去的各种数据。其结构特点在于它由多个具有特定端口地址的长度不一的存储单元组成,每个存储单元都可以通过那个特定的端口单独访问。

此外,还配备了其他存储器来扩展主控单元的程序空间,存储FPGA的配置程序^[7]等。

5) MVB接口电路

由于MVB总线采用是带隔离变压器的RS485通信线路模式^[8],因此需要对总线电路上的差分信号进行电平转换,从而满足MVB控制电路对信号型式的需求。根据实际情况配置必需的电平转换芯片后,还加入了高频的隔离变压器,对线路和本系统进行隔离保护,提高可靠性。

6) 其他外围电路

此外,还有部分电源、接口电路用于辅助以上电路的运行。

最终MVB卡硬件设计结构如图3所示。样卡的layout图如图7所示。

3 通用接口端的设计

1) cPCI并行总线接口

cPCI(Compact PCI)总线将PCI总线与欧洲规格卡的机械结构相结合,除具有抗振性能好、高可靠性的优点外,还支持热拔插、DMA数据传输、后走线等^[10]。本研究是基于FPGA的cPCI总线接口含32位地址数据复用线AD0~AD31,它们连接至FPGA的可编程I/O口,各种控制线/TRDY、/IRDY、CLK、/SERR、/PERR、/FRAME、/RST等)的数据流向按图4(a)所示配置。

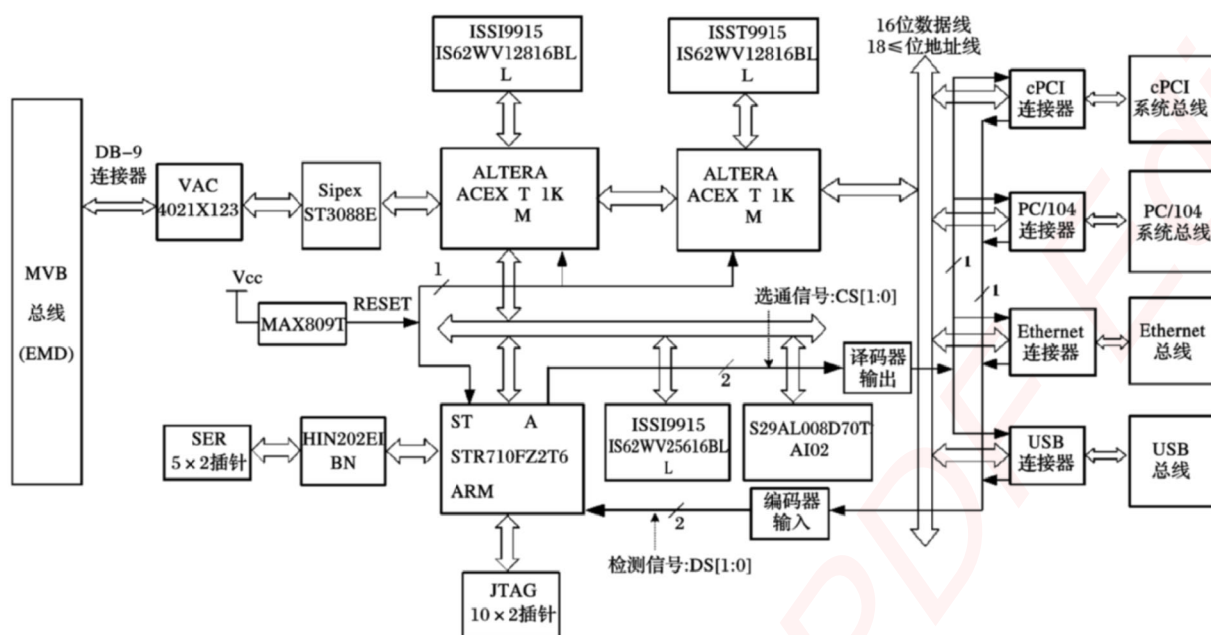


图3 通用总线 MVB 卡硬件设计结构图

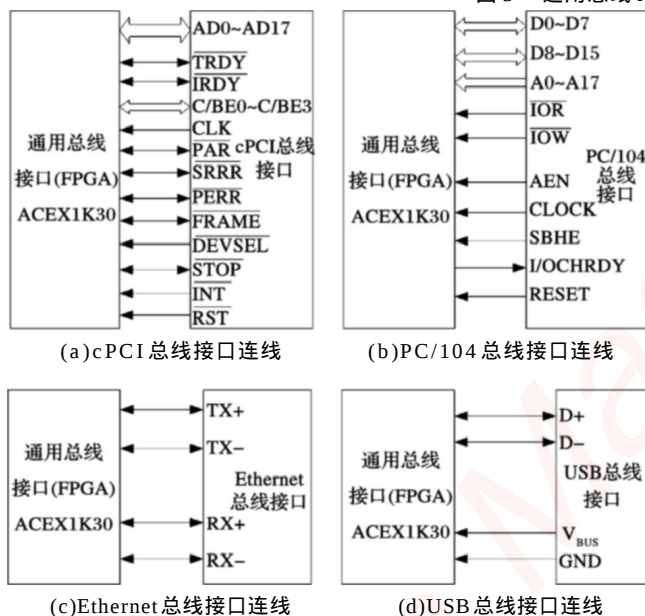


图4 基于FPGA的通用总线接口连线示意图

2) PC/104并行总线接口

目前尚在应用的FPGA MVBII型网卡上有处理器，是一种主动MVB式网络接口单元，用作TCN定义的3类及3类以上设备网络的接口单元，实现过程数据和消息数据通信，并可作为总线管理器^[11]。它的系统总线配置为PC/104并行总线，该总线为网络接口单元和本地其他单元(可以是主CPU、I/O单元以及外界通信接口单元)之间的数据通信提供并行通道，具有16位数据宽度，地址线24条，最高工作频率为8 MBit/s。因为PC/104数据分高低8位，其中高8位数据受SBHE控制。图4(b)所示为基于FPGA的PC/104接口连线示意图。

3) Ethernet串行总线接口

Ethernet传输速率极高。因为它采用CSMA/CD介质访问机制，会导致网络传输延时和通信响应的“不

确定性”^[12]，降低通信可靠性，但是这在网络负荷很重的情况下才会发生。当网络负荷较低时，采用Ethernet作为系统总线后的MVB设备内部参与Ethernet通信的模块数量很少，尤其在Ethernet的高速率条件下通信，几乎可以忽略传输延时和数据碰撞问题，使其在MVB设备系统总线应用上成为可能。如图4(c)所示，在100 Mbit/s网络中实际只用了4根线来传输数据，另外4根是备用的，传输的信号为数字信号，双绞线最大传输距离100 m。为了向MVB卡供电，需额外引入电源线。

4) USB串行总线接口

USB总线作为一种新的串行总线在传输速度上得到极大提高，同时因其接口简单、即插即用、传输线供电等优点^[13]，使其应用范围越来越大。如图4(d)所示，D+、D-是一对差模信号线，用于USB总线的串行数据传输， V_{BUS} (+5 V)和GND是标准电源线。因为MVB卡本身不带电源，且耗能较大，USB本身输出能量不高，向MVB卡供电不太现实，故此需引入外接电源。

4通用接口的配置

图5为由ARM引导、基于FPGA的通用接口上电自动配置程序过程，预先将通用总线接口的sof格式程序存储在Flash ROM中，上电或复位时，由ARM检测总线激活状态，并根据所激活的总线类型选择相应的sof程序加载到FPGA中。加载完后需由ARM输出总线闭锁信号CS，以禁止其他总线连入，防止多种总线访问冲突。由ARM引导的FPGA程序加载流程如图5所示。

因cPCI接口(132针)与PC/104接口(104针)都是大量引脚的接口，而且目前使用MVB卡都是采用欧洲卡制作标准，从设备正面插入系统^[14]，本研究设计的MVB卡只扩展了部分总线接口供测试用，采用软排线连入。译

码输出控制信号连线如图6所示,输出高电平将其余接口闭锁。输入选通信号分类如表1所示。

表 1 输入接口编码类型

接口类型	检测信号	
	DS[1]	DS[2]
cPCI 接口	0	0
PC104 接口	0	1
USB 接口	1	0
Ethernet 接口	1	1

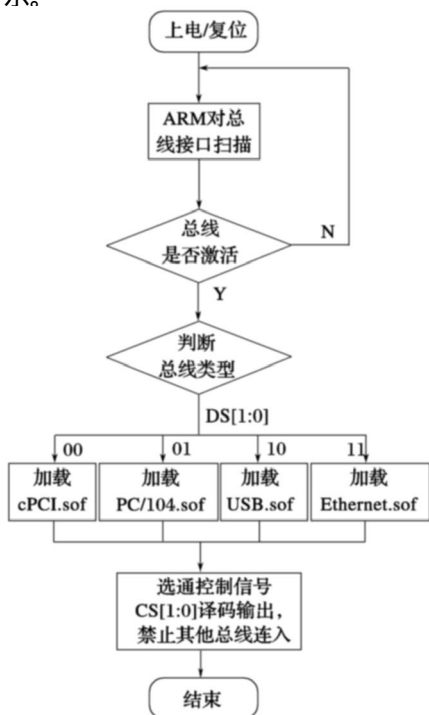


图5 由 ARM 引导对 FPGA 加载程序流程图

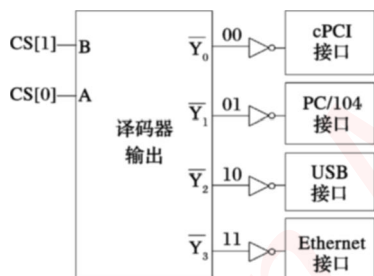


图6 译码输出选通控制信号连线图

5 试验及结果分析

MVB 总线上传输的数据分为3类：过程数据、消息数据和监视数据。过程数据为周期性传送,消息和监视为偶发性。数据编码采用曼彻斯特编码,“1”为位元中间正-负跳变,“0”为位元中间负-正跳变^[14-15]。

设计试验过程如下：采用2块设计的MVB通用接口卡,分别用于周期性发送主帧和从帧。帧结构如下：头9位为起始分界符,尾8位作为效验序列。其他16位作为数据位,其中高4位作为F-code,余下12位作为逻辑地址。设置主帧F-code为1,对应的从帧除了帧头帧尾外还有32位全数据位。

5 试验硬件环境

为了方便调试,提高通信成功率,开发的试验样

卡分为2块。图7为CPU卡(上)和通信卡(下),CPU卡上附有ARM、Flash ROM、TM、USB接口等;通信卡正反两面都布有器件,其上附有FPGA、SRAM、DB-9接头和输入输出锁存单元。2块板都扩展了足够的并行总线接口,以方便并行通信。测试前应确保sof文件已经烧入ROM中,连线操作步骤为：将ARM卡的16位数据总线、18位地址总线分别与FPGA卡的16位数据总线、18位地址总线用软排线连接。将DB-9连接接头连入MVB总线,各电源和地线按要求连入。测试信号线由DB-9连接器和USB接口引线引出,连接到示波器探头。

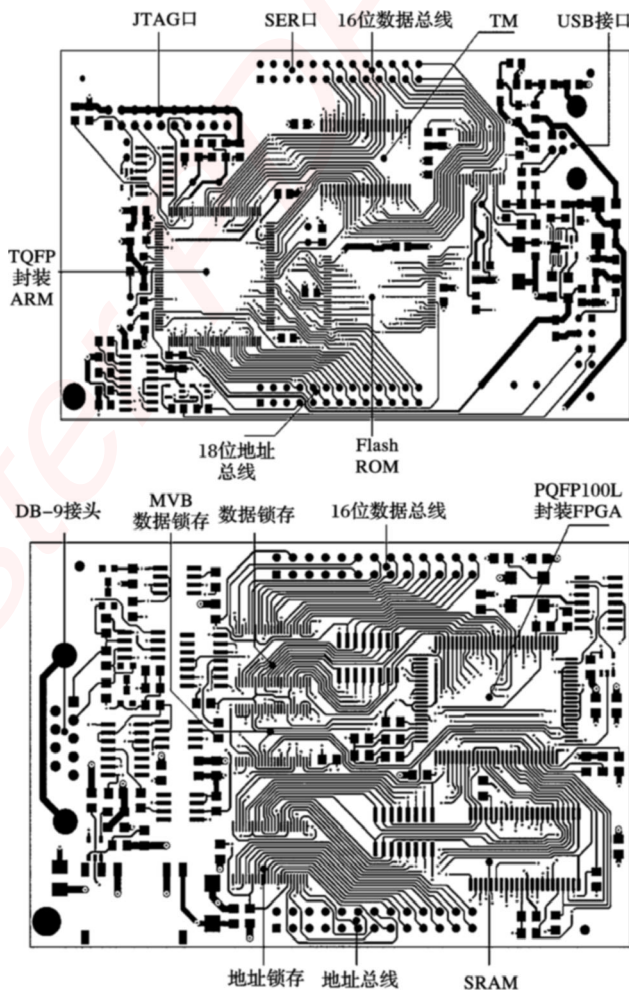


图7 CPU卡与通信卡PCB layout

5 试验软件环境

采用FPGA实现多种系统总线功能时,编程用VHDL语言,大部分总线协议可以直接购买IP核实现。考虑到一般示波器只能输入2路信号显示,难于对比分析,故本试验采用Virtual Oscilloscope虚拟示波器观察波形,可以实现多达4路信号的输入并显示。硬件测试信号示波器窗口显示波形如图8所示。为了直观分析数据帧的传输情况及正确与否,选择的4路检测信号为：ChA—24 MHz时钟信号;ChB—MVB通信线路信号;ChC—数据帧传输监视信号;ChD—USB总线读取信号。

5 测试结果分析

由图9可知,ChB通道接收到了周期性的主/从

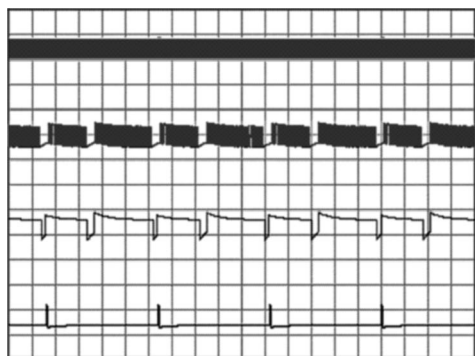


图8 硬件测试信号示波器窗口显示波形

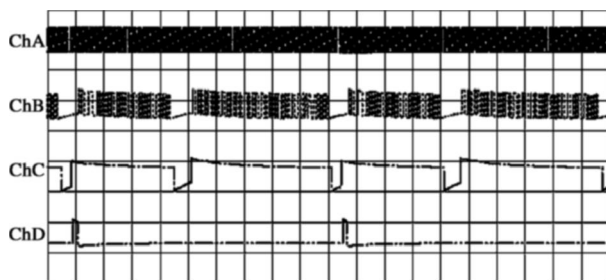


图9 参与测试的4路信号波形

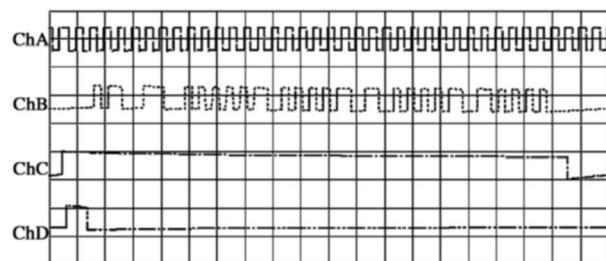


图10 放大后的主帧数据波形

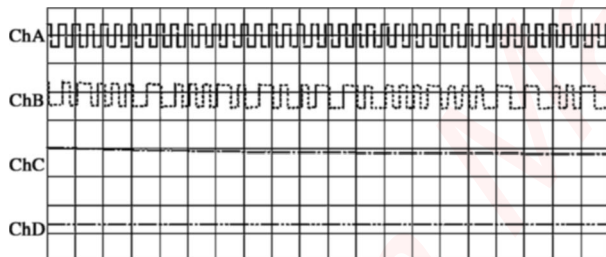


图11 放大后的从帧数据波形(部分)

帧,而且帧与帧之间的时间间隔小于4 ms,满足TCN-61375要求。ChA通道检测的是24 MHz时钟信号;ChC通道输出高电平表示有数据正在传输,低电平表示线路空闲。由于MVB通信时,必须严格确保MVBC芯片对TM的时刻控制,ChD显示的是USB总线只在从帧数据收发完毕,接收主帧的这段时间发起通信,这样才能可靠地避免2类总线对TM的访问冲突。所有总线对TM的访问都需经过MVBC的仲裁单元的允许才能进行。

图10为放大后的主帧数据波形,主帧波形在ChB通道,可以清楚看出帧的结构,前面为9位的起始分界符,后面是4位的F-code、12位地址(0x50H)、8位校验码,汉明距为4。图11为从帧波形,ChB通道显示的是主帧部分波形。为了防止同步滑移,前9位是从帧起始分界符,与主帧的不同,中间的32位数据完全显示出来(0xA1B2C3D4H)。

通过对比发现曼彻斯特编码输出的数据值与给定数据值相符。ChD通道显示的是USB读取数据触发信号,从图10~图11可知,USB接口已经完全能读取到TM中逻辑地址单元50H的数据A1B2C3D4H,交互通信已经实现。需要注意的是在高频弱电通信信号干扰下,传输信号波形有稍稍畸变,但并不影响通信模块对信号的采集识别,是TCN-61375所允许的,总体上互连通信效果较好。

6 结语

以上设计的通用总线接口,工作频率受限程度低,通信速率可以获得极大提高。样板通过测试证明理论分析和设计思路都是正确的,通信效果良好。且通过改变电路板上的跳线,即可使得FPGA在上电阶段自动配置不同的总线结构程序,生成相应的通信接口,大大提高了本设备的通用性和易用性。本系统对于解决车载设备通信制式不统一以及相互不兼容的问题具有很好的效果,也使得基于MVB的多总线互连成为可能,更可为开发具有国内自主知识产权的高通信速率TCN 5类设备奠定基础。

参考文献:

- [1] Peter Etter, et al. Use of the standardized Integrated Communication Systems on Vehicles and trains[M] Tokyo:IPEC 93, 1993.
- [2] ABB aimler-Benz Transportation.Monitoring and Information System[R] Germany: ABB Daimler-Benz Transportaion,1999.
- [3] 刘全利,王晓琳,党伟,王伟. CPCI架构MVB通信卡硬件设计与实现[J] 控制工程,2009,16(5):634-637.
- [4] 李振伟.基于PC104总线MVB主卡设计与实现[D].大连:大连理工大学,2005.
- [5] Castleberry James E, Luke David D, Watson Lynn R, Gilbert David C. Universal serial bus to parallel bus signal converter and method of conversion: US, US6040792[P] 2000-05-21.
- [6] 刘建伟,王蕾,谭南林,焦风川,高小明.轨道交通MVB通信网络的实时特性[J] 中国铁道科学,2006,27(6).
- [7] 茅乾博.基于FPGA的MVBC设计与开发[D] 大连:大连理工大学,2009.
- [8] IEEE. IEC61375-1, Electric Railway Equipment-Train Bus Part I: Communication Network International Standard[S] IEEE, 1999.
- [9] 倪文波,王雪梅. 高速列车网络与控制技术[M] 成都:西南交通大学出版社,2008.
- [10] Milani. cPCI-MVB Interface Data Sheet[DB/OL] 2009-11-12[2012-01-05]. <http://www.duagon.com/?cat=products&productid=D215>.
- [11] Mighetto F, Chaganty S, Pastore M A. Training communication network managers to meet the expectations of the industry[J] Technology Management: the New International Language, 1991(1):84-87.
- [12] 徐洪波,俞承芳. 基于FPGA的以太网MAC子层协议设计实现[J] 复旦大学学报(自然科学版),2004,43(1):50-61.
- [13] 杨志坤,曾博,汤国文. 基于FPGA的嵌入式系统USB接口设计[J] 电子设计工程,2010,18(1):30-32.
- [14] 黄采伦,陈艳子,周少武,陈特放. 基于FPGA的MVB网络链路层IP核设计[J].机械与电子,2007,7(19):61-63.
- [15] 朱琴跃,谢维达,谭喜堂. MVB协议一致性测试研究与实现[J] 铁道学报,2007,29(4):115-120.

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

邀请注册码



关注论坛公众号

35. [一种新的基于 RAID 的 CACHE 技术研究与实现](#)
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)
40. [基于 CPCI 总线的红外实时信号处理系统](#)
41. [硬件实现 RAID 与软件实现 RAID 的比较](#)
42. [基于 PCI Express 总线系统的热插拔设计](#)
43. [基于 RAID5 的磁盘阵列 Cache 的研究与实现](#)
44. [基于 PCI 总线的 MPEG2 码流播放卡驱动程序开发](#)
45. [基于磁盘阵列引擎的 RAID5 小写性能优化](#)
46. [基于 IEEE1588 的时钟同步技术研究](#)
47. [基于 Davinci 平台的 SD 卡读写优化](#)
48. [基于 PCI 总线的图像处理及传输系统的设计](#)
49. [串口和以太网通信技术在油液在线监测系统中的应用](#)
50. [USB30 数据传输协议分析及实现](#)
51. [IEEE 1588 协议在工业以太网中的实现](#)
52. [基于 USB30 的设备自定义请求实现方法](#)
53. [IEEE1588 协议在网络测控系统中的应用](#)
54. [USB30 物理层中弹性缓冲的设计与实现](#)
55. [USB30 的高速信息传输瓶颈研究](#)
56. [基于 IPv6 的 UDP 通信的实现](#)
57. [一种基于 IPv6 的流媒体传送方案研究与实现](#)
58. [基于 IPv4-IPv6 双栈的 MODBUS-TCP 协议实现](#)
59. [RS485CAN 网关设计与实现](#)
60. [MVB 周期信息的实时调度](#)
61. [RS485 和 PROFINET 网关设计](#)
62. [基于 IPv6 的 Socket 通信的实现](#)
63. [MVB 网络重复器的设计](#)
64. [一种新型 MVB 通信板的探究](#)
65. [具有 MVB 接口的输入输出设备的分析](#)
66. [基于 STM32 的 GSM 模块综合应用](#)
67. [基于 ARM7 的 MVB CAN 网关设计](#)
68. [机车车辆的 MVB CAN 总线网关设计](#)
69. [智能变电站冗余网络中 IEEE1588 协议的应用](#)
70. [CAN 总线的浅析 CANopen 协议](#)
71. [基于 CANopen 协议实现多电机系统实时控制](#)
72. [以太网时钟同步协议的研究](#)
73. [基于 CANopen 的列车通信网络实现研究](#)
74. [基于 SJA1000 的 CAN 总线智能控制系统设计](#)
75. [基于 CANopen 的运动控制单元的设计](#)
76. [基于 STM32F107VC 的 IEEE 1588 精密时钟同步分析与实现](#)

邀请注册码



关注论坛公众号

77. [分布式控制系统精确时钟同步技术](#)
78. [基于 IEEE 1588 的时钟同步技术在分布式系统中应用](#)
79. [基于 SJA1000 的 CAN 总线通讯模块的实现](#)
80. [嵌入式设备的精确时钟同步技术的研究与实现](#)
81. [基于 SJA1000 的 CAN 网桥设计](#)
82. [基于 CAN 总线分布式温室监控系统的设计与实现](#)
83. [基于 DSP 的 CANopen 通讯协议的实现](#)
84. [基于 PCI9656 控制芯片的高速网卡 DMA 设计](#)
85. [基于以太网及串口的数据采集模块设计](#)
86. [MVB1 类设备控制器的 FPGA 设计](#)
87. [MVB 接口彩色液晶显示诊断单元的显示应用软件设计](#)
88. [IPv6 新型套接字的网络编程剖析](#)
89. [基于规则的 IPv4 源程序到 IPv6 源程序的移植方法](#)
90. [MVB 网络接口单元的 SOC 解决方案](#)
91. [基于 IPSec 协议的 IPv6 安全研究](#)
92. [具有 VME 总线的车载安全计算机 MVB 通信板卡](#)
93. [SD 卡的传输协议和读写程序](#)
94. [基于 SCTP 的 TLS 应用](#)
95. [基于 IPv6 的静态路由实验设计](#)
96. [基于 MVB 的地铁列车司机显示系统研究](#)
97. [基于参数优化批处理的 TLS 协议](#)
98. [SSD 数据结构与算法综述](#)
99. [大容量 NAND Flash 文件系统中的地址映射算法研究](#)
100. [基于 MVB 总线的动车组门控系统的设计与仿真研究](#)
101. [多功能车辆总线 MVB 控制](#)
102. [基于 LabVIEW 的 MVB 和 WTB 帧解码方法](#)

邀请注册码



关注论坛公众号

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)

10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)
23. [Vxworks 下的冗余 CAN 通讯模块设计](#)
24. [WindML 工业平台下开发 S1d13506 驱动及显示功能的实现](#)
25. [WindML 中 Mesa 的应用](#)
26. [VxWorks 下图形用户界面开发中双缓冲技术应用](#)
27. [VxWorks 上的一种 GUI 系统的设计与实现](#)
28. [VxWorks 环境下 socket 的实现](#)
29. [VxWorks 的 WindML 图形界面程序的框架分析](#)
30. [VxWorks 实时操作系统及其在 PC104 下以太网编程的应用](#)
31. [实时操作系统任务调度策略的研究与设计](#)
32. [军事指挥系统中 VxWorks 下汉字显示技术](#)
33. [基于 VxWorks 实时控制系统中文交互界面开发平台](#)
34. [基于 VxWorks 操作系统的 WindML 图形操控界面实现方法](#)
35. [基于 GPU FPGA 芯片原型的 VxWorks 下驱动软件开发](#)
36. [VxWorks 下的多串口卡设计](#)
37. [VxWorks 内存管理机制的研究](#)
38. [T9 输入法在 Tilcon 下的实现](#)
39. [基于 VxWorks 的 WindML 图形界面开发方法](#)
40. [基于 Tilcon 的 IO 控制板可视化测试软件的设计和实现](#)
41. [基于 VxWorks 的通信服务器实时多任务软件设计](#)
42. [基于 VXWORKS 的 RS485MVB 网关的设计与实现](#)
43. [实时操作系统 VxWorks 在微机保护中的应用](#)
44. [基于 VxWorks 的多任务程序设计及通信管理](#)
45. [基于 Tilcon 的 VxWorks 图形界面开发技术](#)
46. [嵌入式图形系统 Tilcon 及应用研究](#)
47. [基于 VxWorks 的数据采集与重演软件的图形界面的设计与实现](#)
48. [基于嵌入式的 Tilcon 用户图形界面设计与开发](#)
49. [基于 Tilcon 的交互式多页面的设计](#)
50. [基于 Tilcon 的嵌入式系统人机界面开发技术](#)
51. [基于 Tilcon 的指控系统多任务人机交互软件设计](#)

邀请注册码



关注论坛公众号

52. [基于 Tilcon 航海标绘台界面设计](#)
53. [基于 Tornado 和 Tilcon 的嵌入式 GIS 图形编辑软件的开发](#)
54. [VxWorks 环境下内存文件系统的应用](#)
55. [VxWorks 下的多重定时器设计](#)
56. [Freescall 的 MPC8641D 的 VxWorks BSP](#)
57. [VxWorks 实验五\[时间片轮转调度\]](#)
58. [解决 VmWare 下下载大型工程.out 出现 WTX Error 0x100de 的问题](#)
59. [基于 VxWorks 系统的 MiniGUI 图形界面开发](#)
60. [VxWorks BSP 开发中的 PCI 配置方法](#)
61. [VxWorks 在 S3C2410 上的 BSP 设计](#)
62. [VxWorks 操作系统中 PCI 总线驱动程序的设计与实现](#)
63. [VxWorks 概述](#)
64. [基于 AT91RM9200 的 VxWorks END 网络驱动开发](#)
65. [基于 EBD9200 的 VxWorks BSP 设计和实现](#)
66. [基于 VxWorks 的 BSP 技术分析](#)
67. [ARM LPC2210 的 VxWorks BSP 源码](#)
68. [基于 LPC2210 的 VxWorks BSP 移植](#)
69. [基于 VxWorks 平台的 SCTP 协议软件设计实现](#)
70. [VxWorks 快速启动的实现方法\[上电到应用程序 1 秒\]](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)

邀请注册码



关注论坛公众号

18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)
27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)
29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)
33. [LINUX ARM 下的 USB 驱动开发](#)
34. [Linux 下基于 I2C 协议的 RTC 驱动开发](#)
35. [嵌入式下 Linux 系统设备驱动程序的开发](#)
36. [基于嵌入式 Linux 的 SD 卡驱动程序的设计与实现](#)
37. [Linux 系统中进程调度策略](#)
38. [嵌入式 Linux 实时性方法](#)
39. [基于实时 Linux 计算机联锁系统实时性分析与改进](#)
40. [基于嵌入式 Linux 下的 USB30 驱动程序开发方法研究](#)
41. [Android 手机应用开发之音乐资源播放器](#)
42. [Linux 下以太网的 IPv6 隧道技术的实现](#)
43. [Research and design of mobile learning platform based on Android](#)
44. [基于 linux 和 Qt 的串口通信调试器调的设计及应用](#)
45. [在 Linux 平台上基于 QT 的动态图像采集系统的设计](#)
46. [基于 Android 平台的医护查房系统的研究与设计](#)
47. [基于 Android 平台的软件自动化监控工具的设计开发](#)
48. [基于 Android 的视频软硬解码及渲染的对比研究与实现](#)
49. [基于 Android 移动设备的加速度传感器技术研究](#)
50. [基于 Android 系统振动测试仪研究](#)
51. [基于缓存竞争优化的 Linux 进程调度策略](#)
52. [Linux 基于 W83697 和 W83977 的 UART 串口驱动开发文档](#)
53. [基于 AT91RM9200 的嵌入式 Linux 系统的移植与实现](#)
54. [路由信息协议在 Linux 平台上的实现](#)
55. [Linux 下 IPv6 高级路由器的实现](#)
56. [基于 Android 平台的嵌入式视频监控系统设计](#)

邀请注册码



关注论坛公众号

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)
19. [基于 WinCE 的嵌入式图像采集系统设计](#)
20. [基于 ARM 与 WinCE 的掌纹鉴别系统](#)
21. [DCOM 协议在网络冗余环境下的应用](#)
22. [Windows XP Embedded 在变电站通信管理机中的应用](#)
23. [XPE 在多功能显控台上的开发与应用](#)
24. [基于 Windows XP Embedded 的 LKJ2000 仿真系统设计与实现](#)
25. [虚拟仪器的 Windows XP Embedded 操作系统开发](#)
26. [基于 EVC 的嵌入式导航电子地图设计](#)
27. [基于 XPEmbedded 的警务区 SMS 指挥平台的设计与实现](#)
28. [基于 XPE 的数字残币兑换工具开发](#)
29. [Windows CENET 下 ADC 驱动开发设计](#)
30. [Windows CE 下 USB 设备流驱动开发与设计](#)
31. [Windows 驱动程序设计](#)
32. [基于 Windows CE 的 GPS 应用](#)
33. [基于 Windows CE 下大像素图像分块显示算法的研究](#)
34. [基于 Windows CE 的数控软件开发与实现](#)
35. [NAND FLASH 在 WINCENET 系统中的应用设计](#)

邀请注册码



关注论坛公众号

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)
11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)
13. [基于 PowerPC 的雷达通用处理机设计](#)
14. [PowerPC 平台引导加载程序的移植](#)
15. [基于 PowerPC 嵌入式内核的多串口通信扩展设计](#)
16. [基于 PowerPC 的多网口系统抗干扰设计](#)
17. [基于 MPC860T 与 VxWorks 的图形界面设计](#)
18. [基于 MPC8260 处理器的 PPMC 系统](#)
19. [基于 PowerPC 的控制器研究与设计](#)
20. [基于 PowerPC 的模拟量输入接口扩展](#)
21. [基于 PowerPC 的车载通信系统设计](#)
22. [基于 PowerPC 的嵌入式系统中通用 IO 口的扩展方法](#)
23. [基于 PowerPC440GP 型微控制器的嵌入式系统设计与研究](#)
24. [基于双 PowerPC 7447A 处理器的嵌入式系统硬件设计](#)
25. [基于 PowerPC603e 通用处理模块的设计与实现](#)
26. [嵌入式微机 MPC555 驻留片内监控器的开发与实现](#)
27. [基于 PowerPC 和 DSP 的电能质量在线监测装置的研制](#)
28. [基于 PowerPC 架构多核处理器嵌入式系统硬件设计](#)
29. [基于 PowerPC 的多屏系统设计](#)
30. [基于 PowerPC 的嵌入式 SMP 系统设计](#)
31. [基于 MPC850 的多功能通信管理器](#)
32. [基于 MPC8640D 处理系统的技术研究](#)
33. [基于双核 MPC8641D 处理器的计算机模块设计](#)
34. [基于 MPC8641D 处理器的对称多处理技术研究](#)

邀请注册码



关注论坛公众号

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)
22. [ARM CortexM3 处理器故障的分析与处理](#)
23. [ARM 微处理器启动和调试浅析](#)
24. [基于 ARM 系统下映像文件的执行与中断运行机制的实现](#)
25. [中断调用方式的 ARM 二次开发接口设计](#)
26. [ARM11 嵌入式系统 Linux 下 LCD 的驱动设计](#)
27. [Uboot 在 S3C2440 上的移植](#)
28. [基于 ARM11 的嵌入式无线视频终端的设计](#)
29. [基于 S3C6410 的 Uboot 分析与移植](#)
30. [基于 ARM 嵌入式系统的高保真无损音乐播放器设计](#)
31. [UBoot 在 Mini6410 上的移植](#)
32. [基于 ARM11 的嵌入式 Linux NAND FLASH 模拟 U 盘挂载分析与实现](#)
33. [基于 ARM11 的电源完整性分析](#)
34. [基于 ARM S3C6410 的 uboot 分析与移植](#)
35. [基于 S5PC100 移动视频监控终端的设计与实现](#)
36. [UBoot 在 AT91RM9200 上的移植简析](#)
37. [基于工控级 AT91RM9200 开发板的 UBoot 移植分析](#)
38. [基于 ARM11 和 Zigbee 的人员定位防丢器](#)

邀请注册码



关注论坛公众号

39. [基于 NAND FLASH 的嵌入式系统启动速度的研究](#)
40. [μCOS II 在 ARM7 上的移植](#)
41. [基于 ARM11 的嵌入式视频采集系统设计](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)
11. [基于 X86 平台的简单多任务内核的分析与实现](#)
12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)
16. [基于 UEFI 的 Application 和 Driver 的分析与开发](#)
17. [基于 UEFI 的可信 BIOS 研究与实现](#)
18. [基于 UEFI 的国产计算机平台 BIOS 研究](#)
19. [基于 UEFI 的安全模块设计分析](#)
20. [基于 FPGA Nios II 的等精度频率计设计](#)
21. [基于 FPGA 的 SOPC 设计](#)
22. [基于 SOPC 基本信号产生器的设计与实现](#)
23. [基于龙芯平台的 PMON 研究与开发](#)
24. [基于 X86 平台的嵌入式 BIOS 可配置设计](#)
25. [基于龙芯 2F 架构的 PMON 分析与优化](#)
26. [CPU 与 GPU 之间接口电路的设计与实现](#)
27. [基于龙芯 1A 平台的 PMON 源码编译和启动分析](#)
28. [基于 PC104 工控机的嵌入式直流监控装置的设计](#)
29. [GPGPU 技术研究与发展](#)
30. [GPU 实现的高速 FIR 数字滤波算法](#)
31. [一种基于 CPUGPU 异构计算的混合编程模型](#)
32. [面向 OpenCL 模型的 GPU 性能优化](#)
33. [基于 GPU 的 FDTD 算法](#)

邀请注册码



关注论坛公众号

34. [基于 GPU 的瑕疵检测](#)
35. [基于 GPU 通用计算的分析与研究](#)
36. [面向 OpenCL 架构的 GPGPU 量化性能模型](#)
37. [基于 OpenCL 的图像积分图算法优化研究](#)
38. [基于 OpenCL 的均值平移算法在多个众核平台的性能优化研究](#)
39. [基于 OpenCL 的异构系统并行编程](#)
40. [嵌入式系统中热备份双机切换技术研究](#)
41. [EFI-Tiano 环境下的 AES 算法应用模型](#)
42. [EFI 及其安全性研究](#)
43. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
44. [UEFI Bootkit 模型与分析](#)
45. [UEFI 计算机系统快速调试方法的实现](#)
46. [基于 EFI 系统的多文件系统解决方案](#)
47. [基于 UEFI 的可信 Tiano 设计与研究](#)

Programming:

1. [计算机软件基础数据结构 - 算法](#)
2. [高级数据结构对算法的优化](#)
3. [零基础学算法](#)
4. [Linux 环境下基于 TCP 的 Socket 编程浅析](#)
5. [Linux 环境下基于 UDP 的 socket 编程浅析](#)
6. [基于 Socket 的网络编程技术及其实现](#)
7. [数据结构考题 - 第 1 章 绪论](#)
8. [数据结构考题 - 第 2 章 线性表](#)
9. [数据结构考题 - 第 2 章 线性表 - 答案](#)
10. [基于小波变换与偏微分方程的图像分解及边缘检测](#)
11. [基于图像能量的布匹瑕疵检测方法](#)
12. [基于 OpenCL 的拉普拉斯图像增强算法优化研究](#)
13. [异构平台上基于 OpenCL 的 FFT 实现与优化](#)
14. [数据结构考题 - 第 4 章 串](#)
15. [数据结构考题 - 第 4 章 串答案](#)
16. [用 IPv6 编程接口实现有连接通信的方法](#)
17. [一种战棋游戏的 AI 算法设计与实现浅析](#)
18. [基于 TLS 协议的 ECC 扩展研究](#)

邀请注册码



关注论坛公众号

FPGA / CPLD:

1. [一种基于并行处理器的快速车道线检测系统及 FPGA 实现](#)
2. [基于 FPGA 和 DSP 的 DBF 实现](#)
3. [高速浮点运算单元的 FPGA 实现](#)
4. [DLMS 算法的脉动阵结构设计及 FPGA 实现](#)
5. [一种基于 FPGA 的 3DES 加密算法实现](#)
6. [可编程 FIR 滤波器的 FPGA 实现](#)
7. [基于 FPGA 的 AES 加密算法的高速实现](#)
8. [基于 FPGA 的精确时钟同步方法](#)
9. [应用分布式算法在 FPGA 平台实现 FIR 低通滤波器](#)
10. [流水线技术在用 FPGA 实现高速 DSP 运算中的应用](#)
11. [基于 FPGA 的 CAN 总线通信节点设计](#)
12. [基于 FPGA 的高速时钟数据恢复电路的实现](#)
13. [基于 FPGA 的高阶高速 FIR 滤波器设计与实现](#)
14. [基于 FPGA 高效实现 FIR 滤波器的研究](#)
15. [FPGA 的 VHDL 设计策略](#)
16. [用 FPGA 实现串口通信的设计](#)
17. [GPIB 接口的 FPGA 实现](#)
18. [一种基于 FPGA 的 FFT 阵列处理器](#)
19. [基于 FPGA 的 FFT 信号处理器的硬件实现](#)
20. [CPLD 在 CAN 通讯卡中的应用](#)
21. [用 CPLD 实现同步串口与异步串口的转换](#)

邀请注册码



关注论坛公众号