

GPS 信号发生器射频模块的一种实现方案

刘万全, 鲍庆龙

(国防科学技术大学 ATR 实验室 湖南 长沙 410073)

摘要:为了测试 GPS(Global Positioning System)接收机的性能,需要用 GPS 信号发生器来模拟各种条件下的真实 GPS 信号。国外高性能 GPS 信号发生器的功能已经相当完善,但其核心技术对我国高度保密,而且市场上的 GPS 信号模拟器售价比较高。因此,自主研发 GPS 信号模拟器对我国的国防建设具有重大意义。本文介绍了 GPS 信号发生器射频模块的一种较优的实现方案,该方案采用移相法实现频率调制,具有电路实现简单、灵活性较大、性能指标较高等特点。

关键词:射频模块;移相法;频率综合器;GPS

中图分类号:P228.4

文献标识码:B

文章编号:1004 373X(2007)05 058 03

Implement Method of GPS Signal Simulator's Radio Module

LIU Wanquan, BAO Qinglong

(ATR Lab, National University of Defense Technology, Changsha, 410073, China)

Abstract: For the purpose of testing the performance of GPS (Global Positioning System) receivers, a GPS signal simulator is needed which can simulate real GPS signals under all kinds of conditions. Functions of high performance GPS signal simulators in foreign countries are excellent but the key techniques are kept secret to our country and GPS signal simulators are expensive in the market. Thus, it's very important for the construction of national defense to develop a GPS signal simulator by ourselves. This paper introduces a better implement method of a GPS signal simulator's radio module. This method realizes frequency modulation through the method of phase shift and it has the features of easy to implement, high flexibility and high performance.

Keywords: radio module; method of phase shift; frequency synthesizer; GPS

GPS 是美国军方建立的高精度全球卫星定位导航系统,在陆地、海洋、航空、航天等领域都有着广泛的应用。GPS 信号发生器可以模拟高动态环境下的 GPS 信号^[1],进而测试高动态 GPS 接收机的性能,在军事和民用领域都有着重要应用。国外高性能 GPS 信号发生器的功能已经相当完善,但其核心技术对我国高度保密。国内一些高校和研究所已经研制出了具有一定功能的 GPS 信号发生器,但在性能上与国外产品相比还有较大的差距。

GPS 信号发生器的射频部分直接影响到输出的 GPS 信号的质量,需要进行精心设计。射频模块的实现方案有多种,但从目前已经发表的一些文章来看^[2,3],对这部分内容缺少专门论述,本文将简要介绍 GPS 信号发生器射频模块的一种较优的实现方案。

1 GPS 信号发生器射频模块的结构

GPS 空间运载体发射两个频率的载波,分别为 $L_1 = 1575.42 \text{ MHz}$, $L_2 = 1227.6 \text{ MHz}$ 。 L_1 和 L_2 载波均被 P 码调制, C/A 码只调制在 L_1 载波上,并且其载波相位与 P

码载波相位相互正交。GPS 信号调制采用双相移键控 (BPSK) 方式,图 1 为 GPS 信号产生示意图^[4]。

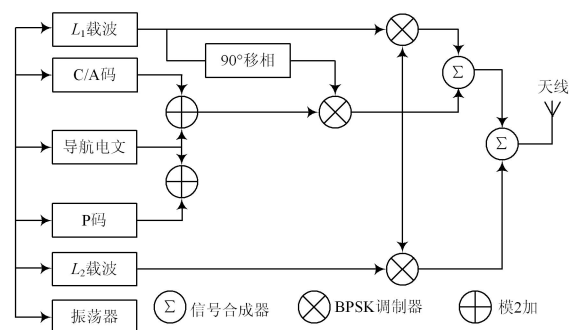


图 1 GPS 信号产生示意图

由于一般用户未经授权无法使用 P 码,常用的单频 GPS 接收机大都使用无须破译的 C/A 码,因此,本文所论述的 GPS 信号发生器只模拟调制在载波 L_1 上的 C/A 码信号。 L_1 上被 C/A 码调制的信号表达式(假设初始相位为零)如下:

$$L_{CA}(t) = A_c C/A(t) D(t) \sin(2\pi f_c t) \quad (1)$$

其中, A_c 为载波幅度, $C/A(t)$ 和 $D(t)$ 分别为 C/A 码和导航电文的二进制序列状态, f_c 为 L_1 载波频率 1575.42 MHz 。

进行 BPSK 调制时,一般是先将 C/A 码和导航电文在某一中频 f_i (本文中 $f_i = 10.23 \text{ MHz}$) 处进行 BPSK 调制,然后通过射频模块将频率调制到射频再发射出去。实现的频率调制方法通常有 2 种,即滤波法和移相法。

滤波法实现频率调制的电路模型如图 2 所示。

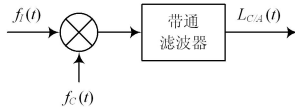


图 2 滤波法实现频率调制的电路模型

图 2 中, $f_i(t)$ 为经过 BPSK 调制后的中频信号, $f_c(t)$ 为载波信号。采用滤波法实现频率调制原理上比较简单,但要求带通滤波器具有锐截止的特性,既保证有用信号无失真的通过,又保证对无用信号有足够的衰减。从工程实践上看,直接在射频端设计出这样一个锐截止的滤波器是困难的,例如,对本文中的 GPS 信号发生器来说,经过 BPSK 调制后的中频信号中心频率为 10.23 MHz ,带宽为 2.046 MHz 。这样,所需带通滤波器的中心频率 $f_0 = 1575.42 \text{ MHz}$,带宽 $f = 2 \times (10.23 \times 2 - 1.023) = 38.874 \text{ MHz}$,此时,相对间隔 $f/f_0 = 38.874/1575.42 = 0.025$,工程上要设计制造这样一个滤波器是比较困难的。解决的办法可以采用多次频谱搬移,但又存在以下问题:

- (1) 电路的复杂度大大增加。
- (2) 由于乘法器是非线性器件,多次混频导致输出信号相位误差增大。
- (3) 由于实际带通滤波器不具有锐截止性,无法完全滤除另一边带的信号。
- (4) 一旦完成设计,带通滤波器的参数便全部固定,若需要重新修改中频信号频率,只能以重新设计硬件电路为代价。

移相法实现频率调制的电路模型如图 3 所示。

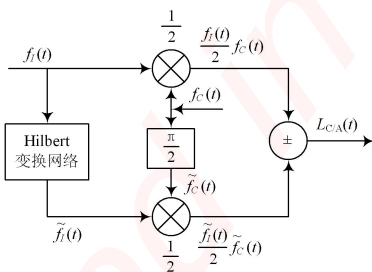


图 3 移相法实现频率调制的电路模型

图 3 中, $f_i(t)$ 为经过 BPSK 调制后的中频信号, $f_c(t)$ 为载波信号, $\tilde{f}_i(t)$ 为 $f_i(t)$ 经过 Hilbert 变换之后的信号。移相法实现单边带信号的关键部件是 Hilbert 变换网络。当 $f_i(t)$ 带宽较大时,准确实现 Hilbert 变换网络是有一定困难的,因为他要求在整个调制频率范围内有 $-1/2$ 的相移。但对本文中的 GPS 信号发生器来说, $f_i(t)$ 的中心频率为 10.23 MHz ,带宽为 2.046 MHz ,通过延迟便可近似实现

$-1/2$ 的相移。与滤波法相比,移相法具有如下优点:

- (1) 直接上变频,省去了带通滤波器,电路简单。
- (2) 输出信号相位误差较小。

(3) 可通过编程在 FPGA 中实现 Hilbert 变换,中频信号频率可以灵活修改。

通过对以上两种方法的分析,本文中选用移相法作为实现方案。射频模块的结构如图 4 所示。

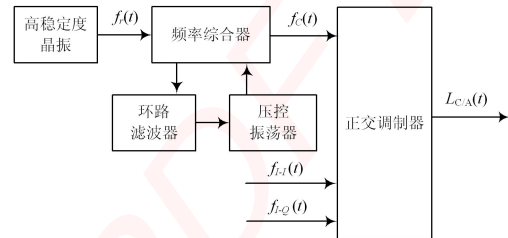


图 4 射频模块结构示意图

图 4 中, $f_i(t)$ 为参考频率信号, $f_c(t)$ 为载波频率信号, $f_{I-Q}(t)$ 为中频信号的 I (同相) 支路, $f_{I-Q}(t)$ 为中频信号的 Q (正交) 支路。

2 实现方案验证

本文采用的方案实现的关键在于 I, Q 两路信号是否具有较好的正交一致性,下面给出在 Matlab 6.0 上的仿真结果。仿真时各参数设置如下:

中频中心频率为 10.23 MHz ,载波频率为 2.046 MHz (实际电路中载波频率应为 $1575.42 - 10.23 = 1565.19 \text{ MHz}$,但在这样高的频率下仿真,消耗时间将是难以接受的,而且采用较低的载波频率仿真可以真实地反应实际电路的效果),采样频率为 80.92 MHz 。

图 5 为移相法实现频率调制的仿真结果。

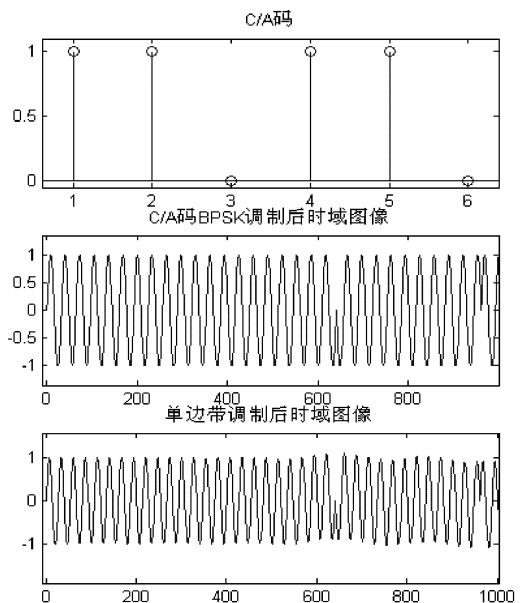


图 5 移相法实现频率调制的仿真结果

图5中,第一幅图为C/A码时域图像,第二幅为C/A码BPSK调制后时域图像,第三幅为单边带调制后时域图像。由图中可以看出,C/A码前5个点为11011,第二幅图和第三幅图中,分别以10个(对应频率10.23 MHz)和12个(对应频率 $10.23 + 2.046 = 12.276$ MHz)正弦波为单位进行相位改变。由图中可以看出,经过单边带调制后,输出信号在幅度上有一定的失真,在相位上几乎没有失真。

3 射频模块的硬件实现

本文中,射频模块实现时选用的核心器件为ADI公司的集成VCO的高性能频率综合器ADF4360-4,该芯片具有外围电路简单、相位噪声低、控制方便(通过SPI接口控制)等特点。另外,还采用了ADI公司的一款低噪声正交调制器。

频率综合器电路的作用在于产生高精度的载波频率,载波频率的精度主要取决于2个因素:晶振输出频率精度和电路的相位噪声。本文采用了西铁城(CITIZEN)公司的高稳定度晶振,输出频率为16.368 MHz,精度为 1×10^{-8} 。电路中的相位噪声与多种因素有关,在本文方案中,通过减小环路滤波器的带宽和降低频率综合器的分频比可以有效的降低相位噪声,图6为本文中采用电路的相位噪声曲线,这里所采用的环路滤波器带宽为22.7 kHz,频率综合器的分频比为4。

由于电路输出频率高达1575.42 MHz,电路设计时需要慎重考虑,元器件的选用、电路布局、布线都要考虑到信号完整性问题。经过实际测试,本文方案设计出的电路射频频率精度可达到 ± 20 Hz。

作者简介 刘万全 男,1981年出生,吉林柳河县人,硕士生。研究方向为信号处理、GPS信号仿真等。
鲍庆龙 男,1980年出生,吉林梅河口人,博士生。研究方向为雷达目标识别等。

(上接第57页)

4 结 语

通过在某型雷达数据处理机系统中的实际应用表明,该记录模块设计电路简单可靠,且硬件和软件设计存在较大的灵活性,在实时数据采集和大容量数据存储应用方面,是一种较好的解决方案,对于类似需求的系统数据实时记录应用设计,有一定的参考意义。

参 考 文 献

[1] 张雄伟,曹铁勇. DSP 芯片的原理与开发应用[M]. 2版. 北

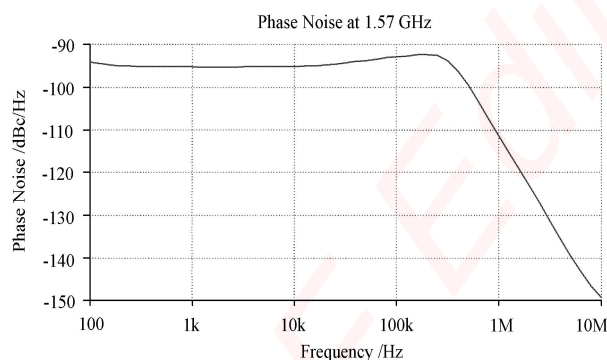


图6 相位噪声曲线

4 结 语

本文提出了GPS信号发生器的一种实现方案并给出了仿真结果及硬件实现方法。该方案具有电路实现简单、灵活性较大、性能指标较高的特点。目前,射频电路板已经实现,整体性能较好。

参 考 文 献

- [1] 张伯川,常青,张其善,等. 高动态GPS卫星信号模拟器导航电文生成[J]. 北京航空航天大学学报, 2005, 31(3): 284-287.
- [2] 陆娟,常青,张其善,等. 十二通道GPS信号发生器方案研制[J]. 北京航空航天大学学报, 2003, 29(4): 331-334.
- [3] 陆娟,常青,张其善,等. 十二通道GPS信号发生器的硬件设计[J]. 遥测遥控, 2003, 24(3): 15-18.
- [4] 刘基余. GPS卫星导航定位原理与方法[M]. 北京: 科学出版社, 2003.

京: 电子工业出版社, 2000.

- [2] 韩安泰, 黄海. DSP 控制器原理及其在运动控制系统中的应用[M]. 北京: 清华大学出版社, 2003.
- [3] 刘长卫, 董伟凡, 杨全法. 基于AT89C52单片机的飞行参数记录系统设计[J]. 现代电子技术, 2006, 29(19): 110-112.
- [4] Texas Instruments. TMS320FC240 DSP Controllers Reference Guide, 1999.
- [5] SST. ATA Disk Controller SST55LD017 Data Sheet.
- [6] PCF8563 DATA SHEET. <http://www.semiconductor.philips.com>.

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)

6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++ 语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)
18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)

21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)