

具有 VME 总线的车载安全计算机 MVB 通信板卡

宋娟, 王立德, 严翔, 申萍

(北京交通大学 电气工程学院, 北京 100044)

摘要:在研究多功能车辆总线 MVB、轨道交通车载 ATP 安全计算机系统的基础上, 开发了基于 VME 总线接口、2 乘 3 取 2 冗余结构的 MVB 网络通信控制板, 可靠地实现车载 ATP 安全计算机系统中 MVB 接口通信功能。在对比了几种冗余结构的基础上, 建立数学模型, 分析了系统的可靠性和安全性, 并详述了 VME 总线 Slave 接口的设计及在 3 取 2 表决中的同步和容错技术, 最后对通信板卡进行了安全测试, 在满足 IEC61375-1 标准的同时, 也实现了冗余容错机制, 为车载安全计算机控制网络的进一步研究奠定基础。

关键词:车载安全计算机; VME 总线; 2 乘 3 取 2; MVB

中图分类号: U284

文献标志码: A

MVB NIC with VME bus used in safety computer in vehicle

SONG Juan, WANG Lide, YAN Xiang, SHEN Ping

(School of Electrical Engineering, Beijing Jiaotong University, Beijing 100044, China)

Abstract: Based on in-depth study of MVB bus and safety computer in-vehicle, a MVB network communication card with VME bus and double 2 out of 3 redundant structure is developed in this paper. It can realize MVB interface in ATP computer in-vehicle reliably. After having contrasted several redundant structures, the mathematical model is established, on which the reliability and security of system are also analyzed. In addition, the design of VME bus Slave interface and synchronization and fault tolerance technology in double 2 out of 3 system is described in details. Finally, the safety testing is carried on for MVB communication board, which has met the IEC61375-1 standard and also achieved a redundant fault-tolerant state. This research establishes foundation for the further research on control network of safety computer in-vehicle.

Key words: safety computer in-vehicle; VME bus; double 2 out of 3; MVB

轨道交通的高速、快捷和物流成本较低等特点, 逐渐被各个国家所重视。近年来我国的高速客用专线、城市化轨道交通及大功率货运线都在快速发展。随着列车速度的不断提高, 高安全性、高可靠性成为轨道交通的重中之重, 同时也对车载计算机的安全性提出了更高的要求。

目前, 国内对安全计算机已进行了一些研究, 取得了诸多成果, 文献[1]基于 Power PC 对轨道交通

安全计算机进行了初步研究; 文献[2]结合基于通信的列车运行控制系统(CBTC)需求开发了 2 乘 2 取 2 结构安全计算机平台; 文献[3]研制一种用于城市轨道交通信号控制系统的 2 取 2 安全计算机系统, 具有多重安全防护; 文献[4]对基于 CAN 总线的 2 乘 2 取 2 计算机联锁系统的 CAN 网络的安全需求进行分析, 给出实现 CAN 总线故障-安全通信的方法。从目前的文献报道来看, 对于车载安全计算机结

收稿日期: 2011-07-26

基金项目: 中央高校基本科研业务费专项资金资助(2011YJS062)

作者简介: 宋娟(1984—), 女, 山西榆次人, 博士生。研究方向为电力牵引与控制网络。email: 06117298@bjtu.edu.cn.

王立德(1960—), 男, 辽宁锦州人, 教授, 博士生导师。email: ldwang@bjtu.edu.cn.

合列车控制网络的研究相对较少,多功能车辆总线(Multifunction Vehicle Bus, MVB)在列车上已经广泛应用,但关于车载安全计算机 MVB 通信板的研究报道并不多。

国内,采用自主研发的 MVB 总线控制器技术与基于 VME 总线的车载安全计算机系统相结合的研究极少;国外拥有同类产品的有意大利的 DOT-system 公司、德国的 Men 公司、Kontron 公司和捷克的 UniControls a. s. 公司等。随着现代轨道交通控制网络实时性和可靠性要求的不断提高,轨道交通领域迫切需要此类设备。

为了将 TCN 网络与车载安全计算机技术相结合,本文提出了一种采用多片 FPGA + 32 位 ARM 架构实现具有 VME 总线接口、2 乘 3 取 2 冗余设计的车载安全计算机 MVB 通信板的设计。

1 MVB 通信板的设计

本文设计的 MVB 通信板卡所应用的车载安全计算机,作为轨道交通 ATC 系统和列车网络的通用控制器,既要能用于轨旁的联锁控制(包含监控转辙机和信号机),又可以作为车载 ATP 单元,执行车载 ATP 的相应功能,确保列车在整个区间段的安全运行,同时它必须能实现与列车控制网络 MVB 的通信。在列车运行中,ATP 的安全性决定整个列车运行的安全,其可靠性直接影响系统的安全性,必须保证其在连续运行模式下是高安全可靠的^[5]。为满足系统安全性和可靠性的要求,本设计中 MVB 通信板卡采取双机热备切换结构,安全计算机整体结构如图 1 所示。

图 1 所示安全计算机中的 3 个 CPU 板采用并

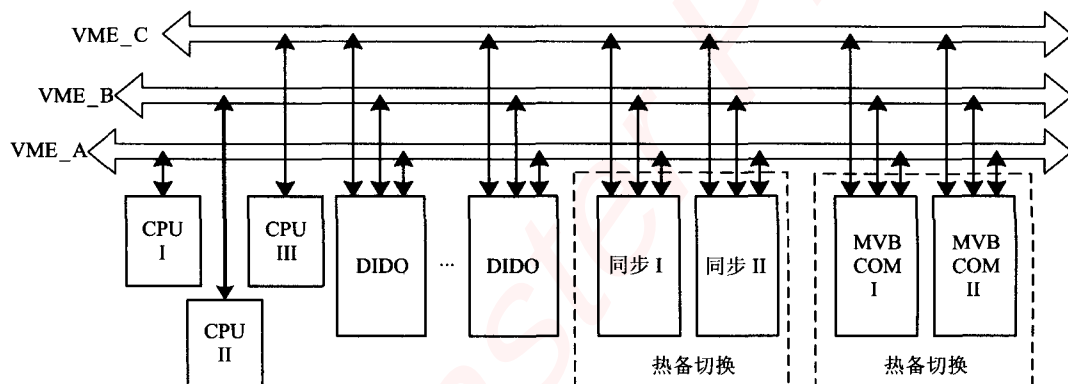


图 1 安全计算机总体结构图

Fig.1 Structure diagram of safety computer

联结构,同步工作,从输入端输入相同的信息,完成同样的任务,得到的结果送入表决器,以多数的结果(取 2)作为最后的控制输出;同步板和 MVB COM 板都采用冗余设计,其中 MVB COM 板实现的功能主要有:3 路 VME 总线通信、3 取 2 表决、MVB 总线通信配置、数据传输与管理、提供多种通信接口及实现电源管理等。板卡设计方案见图 2。

图 2 中主控处理器 ARM 主要执行 I/O 数据处理, I/O 逻辑处理、MVB-FPGA 和 FPGA4 之间的数据交换、数据的上报及下发、配置管理及提供丰富的对外通信接口。

FPGA4 通过 3 组独立的自定义总线与 FPGA1~3 进行交互,并表决 FPGA1~3 的内容,通过 3 取 2 来实现安全计算机的冗余设计,即两路输出与另一路不相同,系统屏蔽不相同的一路,仍能正常输出,若 3 路信号输出都不相同时,系统不输出。这样设计使得能够在 3 路输入信号互不干扰的情况下,提高系统的安全性和稳定性。与此同时 FPGA4 还

实现 VME 总线的同步。

MVB-FPGA 采用我们具有自主知识产权的 MVBC 软核,支持 IEC 61375-1 标准中规定的过程数据、消息数据、监视数据及总线管理的功能^[6],实现物理层信号的转换,执行数据链路层的通信规程,将从 VME 总线发送的数据编码发到 MVB 网络上,或从 MVB 网络中接收其他设备发出的数据并送给控制器再做处理。

由于安全计算机各板卡采用 6U 结构,而 MVB 通信板上有 5 片 FPGA,如果每个都用独自的下载接口,会使设计复杂,所以本设计采用 JTAG 菊花链形式^[7-8]。采取最短距离原则设计如下两条菊花链:第 1 条:MVB-FPGA 和 FPGA3;第 2 条:FPGA4、FPGA2、FPGA1,其结构示意图如图 3 所示。

从图 2 可以看出,每块 MVB 通信板卡上都有 3 条独立的 VME 总线分别与安全计算机系统总线上 3 块独立的 CPU 板进行通信。而从单条 VME 总线的角度看,这条总线只有一个 VME 主设备和若干

VME 从设备, CPU 板在同步脉冲的控制下定时抽检 MVB 通信板. 这样一来就可以对 VME 总线进行精简处理, 裁减掉多主仲裁、引起系统不安全因素的中断管理、影响各板热插拔的菊花链管理、AM 码管理等, 最终精简成 A16: D8 模式^[9-10].

裁剪后的 VME 总线的读写有以下特点: 主设备通过 A01 ~ A15 地址线和 1 个控制信号 LWORD* 对从模块进行寻址, 数据选通信号线 DS0*、DS1* 决定哪个字节被访问, 数据传送应答线 DTACK* 来应答数据传输结果.

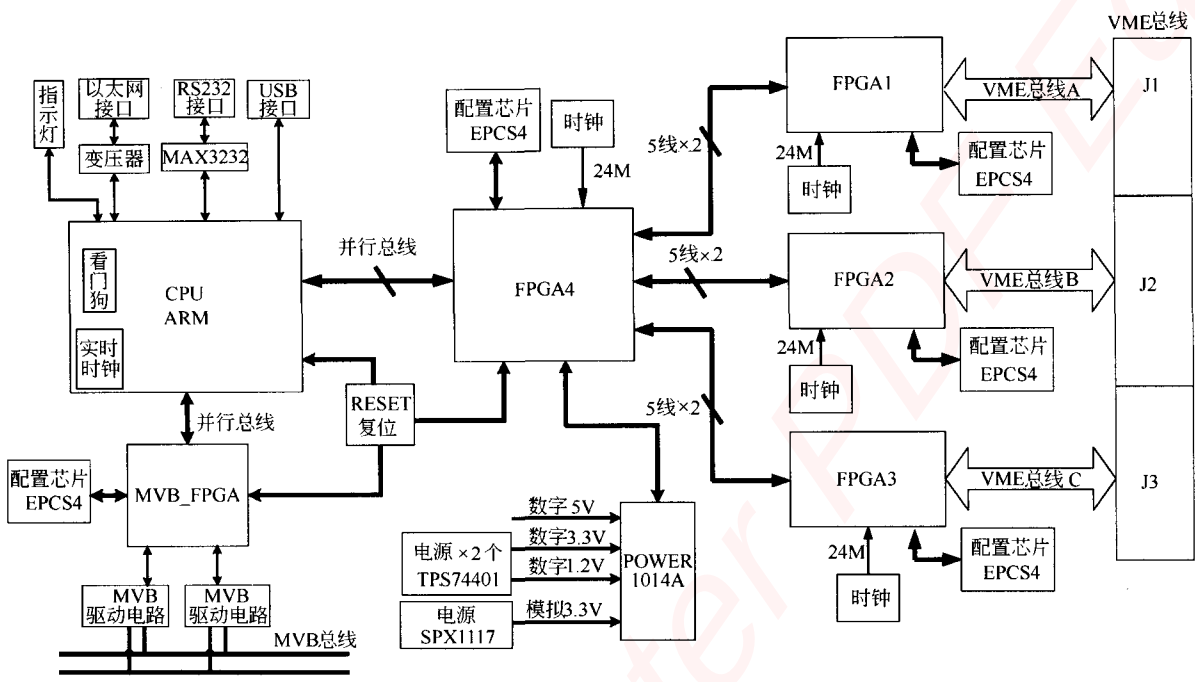


图 2 MVB 通信板卡总体结构图
Fig.2 Structure diagram of MVB NIC

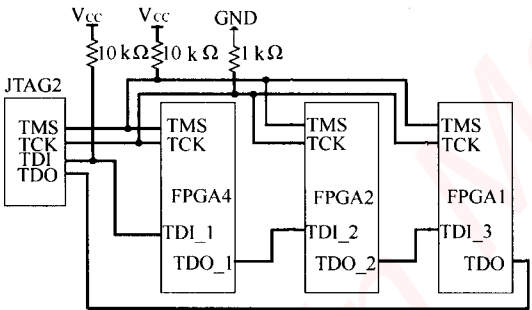


图 3 JTAG 菊花链示意图
Fig.3 JTAG configuration of multiple devices using a cable

2 VME 总线 Slave 接口设计

在 MVB 通信板上每一路 VME 总线 Slave 接口都由一块独立的 FPGA 实现, 称为 VME 从接口模块, 不仅负责完成与 VME 总线的通信, 还需要通过自定义总线与 3 取 2 表决模块进行实时数据交换. 考虑到系统的逻辑性及安全可靠, 完全采用硬件描述语言实现.

以写周期为例, 从设备监视地址线上传输地址的高 8 位与本地的从设备地址进行比较, 当确定为被控从设备, 进入 DTB(Data Transfer Bus)周期, 此

时主设备会驱动数据选通信号 DS0*、DS1*, 从设备根据 DS0*、DS1* 来判断是否数据线状态, 一旦满足表 1 的条件时, 读取地址线上的低 7 位传输地址及数据线的 8 位数据, 操作完成后由从设备拉低 DTACK* 信号来对主设备进行应答, 表示一次操作的完成, 与此同时, 该模块将从总线读取到的 7 位地址、8 位数据外加一个控制位组合后通过自定义总线发送到表决模块, 同时还发送一路数据接收请求信号, 3 路数据接收请求信号经同步后产生数据接收启动信号, 表决模块启动同步数据接收并开始 3 取 2 表决, 当表决通过后, 根据结果的地址信息将数据写入存储区, 供主控器的数据访问. VME 写周期仿真时序见图 4.

表 1 DTB 控制信号功能表^[9]

Tab.1 Function table of DTB control signals				
周期类型	DS1*	DS0*	A01	LWORD*
字节(0)读写	L	H	L	H
字节(1)读写	H	L	L	H
字节(0~1)读写	L	L	L	H
字节(2~3)读写	L	L	H	H
字节(0~3)读写	L	L	L	L

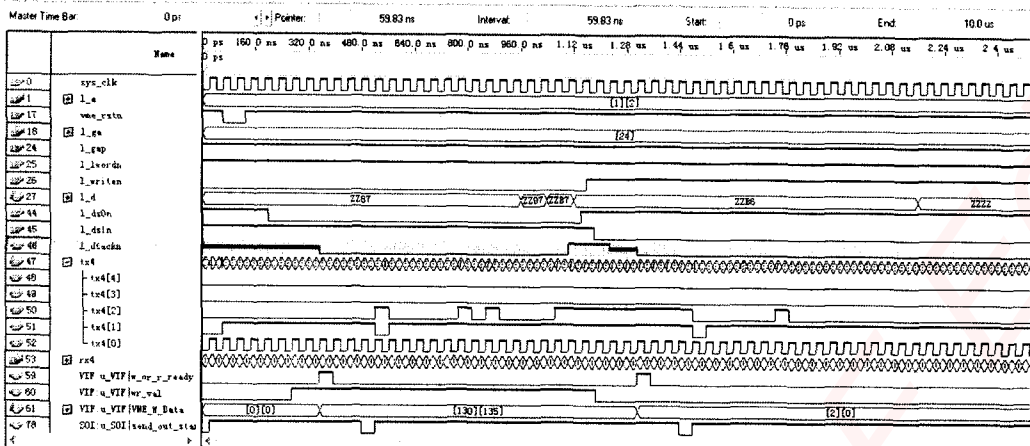


图4 写周期仿真时序图

Fig. 4 Timing simulation of VME write cycle

3 同步及容错处理机制

在 3 取 2 安全计算机平台中,3 个 CPU 板运行相同的计算任务,但只有在同步的条件下,3 个 CPU 才能同时有结果输出用于比较和表决,以保证表决的正确性,屏蔽系统运行中的故障,从而达到检错、容错提高系统可靠性的目的.同步技术是 3 取 2 系统故障检测和恢复的前提和基础,根据应用系统的不同需求,同步可以分为时钟级同步、松散同步和任务级同步^[11].

虽然系统设计中已经对 3 块 CPU 板进行了同步处理,但是由于 3 个 CPU 之间的异步操作特性,3 条 VME 总线之间仍有一定的操作时间间隔(100 μ s 以内),那么 MVB 通信板上译码产生的 3 路数据接收请求脉冲信号在时间轴上就是错开的.为了保证本次参与表决的是有效信号,就需要对这 3 路数据接收请求脉冲信号进行同步和容错处理.首先需要检测这 3 个信号,产生各自的上升沿有效信号,然后从最早检测到上升沿有效信号的时刻开始,设定了一个 Δt 的同步时间窗(根据需要设定),一旦在这个时间窗内检测到 3 个上升沿有效信号,立即产生一个同步启动信号,将 3 路信号接收同步启动,继续后续的数据接收处理,如图 5 所示.如果在同步时间窗结束后只测到 2 个上升沿有效信号,也可以产生一个同步启动信号,如图 6 所示,从而保证有一路 VME 总线通信出现故障或失步的情况仍然能继续正常工作.但如果在同步时间窗内只有一个上升沿有效信号,则不进行后续的数据接收处理,并且更新其内部的状态寄存器,记录数据接收时序错误.

当同步启动信号有效时,表决模块通过自定义总线同步读取存储于 VME 接口模块 I、II、III 内的数据,转存到表决模块内部的缓存。这些数据都是冗

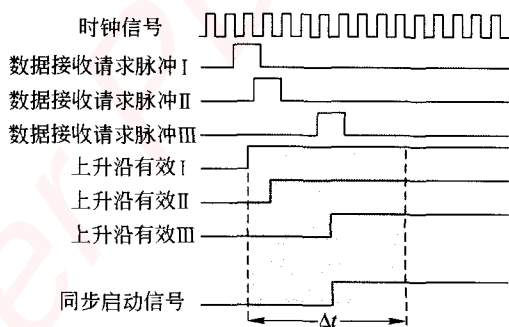


图5 3路VME正常工作

Fig. 5 Three VME buses are working

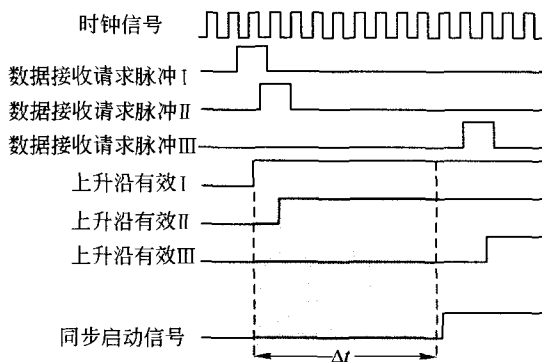


图 6 两路 VME 正常工作, 1 路出现故障

Fig. 6 Two VME buses are working and another one is on fault

余编码的,经过特定的冗余解码能够检错和纠错。表决模块经过解码后产生 3 组预判量,接下来进行 3 取 2 表决操作。表决通过,那么表决模块 FPGA4 根据结果信息更新主控器访问的数据域并发送中断信号来通知主控器进行数据访问,为后续对 MVB 控制器的操作完成指令的传达。若表决不通过,那么表决模块不会进行后续的操作,但会更新其内部的状态寄存器位,记录预判量表决错误。其次,如果在预判量的解码过程中,检测到预判量错误并且不能纠

正,同样更新其内部的状态寄存器位,记录预判量信息错误。

4 系统的可靠性和安全性分析

4.1 2乘3取2结构

车载安全计算机应符合 EN50126(铁路应用——可靠性、可用性、可维护性和安全性规范和验证)标准,即满足 RAMS 需求,包括可靠性(Reliability)、可用性(Availability)、可维护性(Maintainability)和安全性(Safety)。其中可靠性是指在给定的时间间隔内,在给定的条件下系统能够完成所需功能的概率。安全性是指系统在出现故障时,保证不会向被控对象输出危险的控制指令。可维护性要求系统可以在线升级和维护维修,同时不影响系统的正常工作。可用性指一旦系统出现局部故障,也不应停止工作,要求备份系统能够无故障的切换。

对于 ATP 的车载安全计算机,为满足系统安全性和可靠性的要求,均采用冗余结构,即多个功能完全一致的计算机,采用一定的方式组合在一起,并设计特定的规则,在一个或多个计算机发生故障时,及时进行判断重组,使系统输出保持正确,以达到系统容错。IEC 61508 标准推荐了 5 种系统结构,分别为 2 选 1、3 选 2 投票、双重化冗余、3 重化冗余和 4 重化系统,目前很多文献从理论上对于双机热备、3 取 2 表决、2 取 2 表决、2 乘 2 取 2 等常见的安全计算机的安全性和可靠性指标进行了论证^[5,12-13],并且这些冗余方式已经广泛应用于轨道交通信号设备上。

本文以应用于 ATP 的安全计算机为对象,提出一种高可靠性、高安全性的设计,MVB 网络通信板卡在硬件上采用如图 7 所示的 2 乘 3 取 2 冗余结构,即所有功能均由两套相同的“3 取 2”板卡组成,这类“2 乘”的结构能够容忍一次功能故障,具有较高的可靠性。

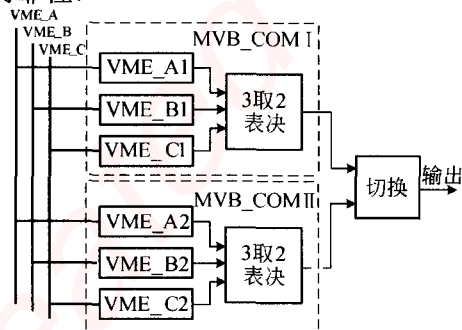


图 7 2乘3取2冗余结构

Fig. 7 Redundant structure of double 2 out of 3

4.2 MVB 板卡可靠性安全性分析

蒙特卡罗法是以概率和统计的理论、方法为基础的一种计算方法,将所求解的问题与一定的概率模型相联系,用计算机实现统计模拟或抽样,以获得问题的近似解,简单来说就是以部分估计整体,利用随机数来解决问题的算法。对于本系统中模块的可靠性及出现故障的概率等参数采用蒙特卡罗概率算法来建立。而对于一个确定性算法在最坏情况下的计算复杂性与其在平均情况下的计算复杂性有较大差别时,可以在这个确定算法中引入随机性将它改造成一个舍伍德算法,以减少问题的好坏实例间的差别,以获得很好的平均性能和真实性。对于系统中的故障切换模块可以建立一个舍伍德算法,以消除这种较坏行为与系统可靠性安全性之间的关联性。

为了便于讨论,对本设计中 MVB 通信板卡的可靠性和安全性参数做如下假设:

- ① 板卡的每个 VME 模块具有相同的可靠性,并设其失效率为 λ ;
- ② 每个 VME 模块的可靠度为 $R(t) = e^{-\lambda t}$;
- ③ 3 取 2 表决模块能检测出通信板出现故障的概率为 δ ;
- ④ 模块发生危险侧故障的概率为 σ ;
- ⑤ 不考虑系统的可维修度;
- ⑥ 假设故障切换模块可靠度为 1。

MVB 通信板卡的可靠度表示如下

$$R_{232}(t) = 1 - ((1 - R(t))^6 + C_6^5(1 - R(t))^5 \cdot R(t) + (C_3^2(1 - R(t))^2 \cdot R(t))^2) \quad (1)$$

MVB 通信单机板卡发生故障概率为

$$\sigma_{232}(t) = C_3^1 \sigma \cdot C_2^1 \sigma \cdot (1 - \delta) = 6\sigma^2(1 - \delta) \quad (2)$$

MVB 通信单机板卡安全度为

$$S_{232}(t) = 1 - \sigma_{232}(t) \cdot (1 - R_{232}(t)) \quad (3)$$

利用 Matlab 对现有文献资料(双机热备、3 取 2、2 乘 2 取 2),及本文采用的 2 乘 3 取 2 冗余结构进行系统可靠度和安全度计算。可靠度曲线如图 8 所示,从图 8 中可以看出双机热备结构具有较高的可靠度,但是按照常规,单模块的可靠度都较高(接近 1),本文采用的 2 乘 3 取 2 冗余结构在单模块可靠度较高的时候(≥ 0.5)可靠性最高。假设 $\delta = 0.9$,单模块可靠度 $R(t) = 0.9$,则对于几种冗余结构系统安全性仿真如图 9 所示。式(3)中可看出系统安全度取决于 $R(t)$ 、 δ 及 σ ,其中 σ 的影响因子最大。从图 9 中可以看出在单模块可靠度一致的情况下,2

乘3取2的结构安全度最高。

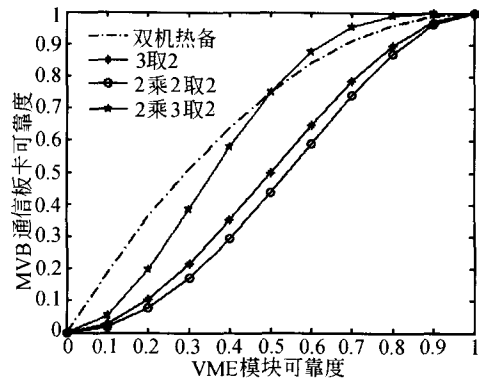


图8 几种冗余结构系统可靠度对比曲线

Fig.8 Reliability contrast curves of several redundant structures

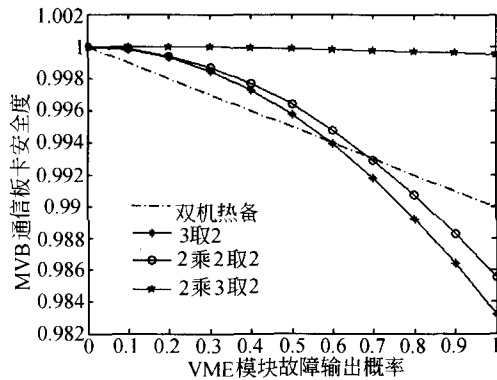


图9 几种冗余结构系统安全度对比曲线

Fig.9 Safety contrast curves of several redundant structures

5 实验

为验证通信板卡设计的正确性,特在实验室环境下,搭建如图10所示的MVB网络测试平台。

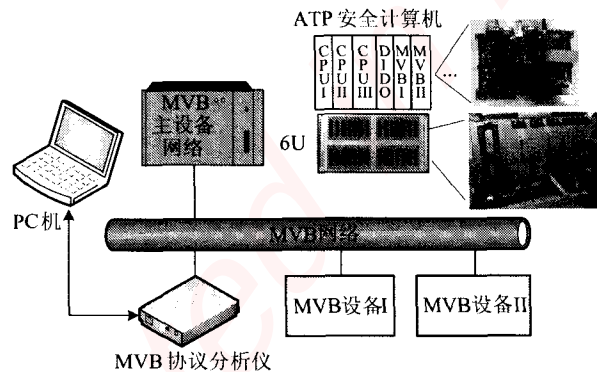


图10 MVB网络测试平台

Fig.10 Test platform of MVB network

图10中ATP安全计算机包含3块CPU板、数块DIDO板、两块同步板及本文设计的两块MVB通信板,机箱采用6U结构,背板采用VME总线。

MVB通信板从背板总线同时接收3个CPU板的指令,进行比较表决,只要有两路一致即可正常工作,完成与MVB网络的通信.测试过程中,将CPU I板卡拔掉,再次进行实验,ATP安全计算机依然能正常工作,3取2的冗余机制实现了系统容错,测试波形如图11所示。

为了测试本设计的“2乘”结构,对于MVB通信板进行了更加恶劣的测试,软件设计MVB I板出现故障,发现可以快速的切换到MVB II板,使得安全计算机仍能正常工作,最终也验证了该设计具有很高的可靠性和安全性。

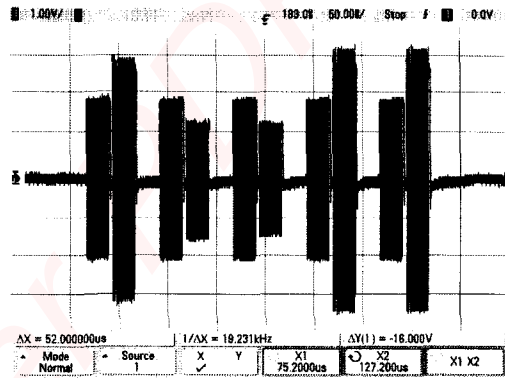


图11 一路VME故障时MVB正常工作波形

Fig.11 MVB waveform when one VME is on fault

6 结论

针对安全计算机通信板卡研究领域空白的现状,本文作者研发出应用于车载ATP安全计算机的基于VME总线的MVB通信板卡,系统采用2乘3取2冗余设计,相对于其他几种常用的冗余设计,本系统具有较高的可靠性和安全性.最终在实验室环境下进行了MVB标准通信测试及安全测试,可实现IEC 61375-1标准中规定的过程数据、消息数据、监视数据及总线管理的功能,也能实现设计的冗余容错机制,取得了预期的结果.下一步可以考虑采用光纤替代现在的EMD介质来实现MVB通信,进一步提高设备的可靠性。

参考文献(References):

- [1] 薛维清,徐洪泽. 轨道交通安全计算机的研究与设计[J]. 铁路计算机应用,2007,16(1):41-43.
XUE Weiqing, XU Hongze. Study and design on safety computer of rail transit[J]. Railway Computer Application, 2007, 16 (1):41-43. (in Chinese)
- [2] 陈树泉,唐涛,马连川,等. 2乘2取2安全计算机关键算法的设计与实现[J]. 计算机安全,2008(3):7-9.
CHEN Shuquan, TANG Tao, MA Lianchuan, et al. De-

- sign and realization of key algorithms about 2 * 2-out-of-2 vital computer[J]. Computer Security, 2008(3):7-9. (in Chinese)
- [3] 王猛, 宁滨, 马连川. 基于 COTS 的安全计算机系统[J]. 铁道通信信号, 2007, 43(3):56-58.
Wang Meng, Ning Bin, Ma Lianchuan. Safety computer system based on COTS[J]. Railway Signaling & Communication, 2007, 43(3):56-58. (in Chinese)
- [4] 马骥, 王海峰. 计算机联锁系统 CAN 总线故障-安全通信研究[J]. 北京交通大学学报, 2008, 32(2):104-108.
MA Biao, WANG Haifeng. Research on CAN bus fail-safe communication of computer-based interlocking system[J]. Journal of Beijing Jiaotong University, 2008, 32(2):104-108. (in Chinese)
- [5] 宋红霞, 王玉松, 王利锋, 等. 列车自动防护系统安全计算机可靠性与安全性分析[J]. 工业控制计算机, 2008, 21(1):13-15.
Song Hongxia, Wang Yusong, WANG Lifeng, et al. Analysis of reliability and security of a type of VC of the ATP system[J]. Industrial Control Computer, 2008, 21(1):13-15. (in Chinese)
- [6] IEC. IEC61375-1, Electric railways equipment-train bus-part 1: Train communication network[S]. 1999.
- [7] 王城, 吴继华. Altera FPGA-CPLD 设计(基础篇)[M]. 北京: 人民邮电出版社, 2005:187-211.
Wang Cheng, Wu Jihua. Design of altera FPGA-CPLD [M]. Beijing: Posts & Telecom Press, 2005:187-211. (in Chinese)
- [8] ALTERA. Configuring cyclone II devices[Z]. 2007.
- [9] VITA. American national standard for VME64[S]. USA: 1995.
- [10] VITA. American national standard for VME64 extensions [S]. USA: 1998.
- [11] 徐晓燕, 陈文赛. 一种用于轨道交通的安全计算机平台的设计与实现[J]. 信息化研究, 2009, 35(8):32-36.
XU Xiaoyan, CHENG Wensai. Design and implementation of safety computer platform for mass transit signaling system[J]. Electronic Engineer, 2009, 35(8):32-36. (in Chinese)
- [12] 齐志华, 王海峰. 一种嵌入式二乘二取二容错计算机联锁系统设计[J]. 北京交通大学学报, 2006, 30(5):96-100.
QI Zhihua, WANG Haifeng. Design of an embedded double 2-VOTE-2 fault tolerant computer-based interlocking system[J]. Journal of Beijing Jiaotong University, 2006, 30(5):96-100. (in Chinese)
- [13] 陈光武, 范多旺, 魏宗寿, 等. 基于二乘二取二的全电子计算机联锁系统[J]. 中国铁道科学, 2010, 31(4):138-143.
CHEN Guangwu, FAN Duowang, WEI Zongshou, et al. All electronic computer interlocking system based on double 2-Vote-2[J]. China Railway Science, 2010, 31(4):138-143. (in Chinese)

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

35. [一种新的基于 RAID 的 CACHE 技术研究与实现](#)
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)
40. [基于 CPCI 总线的红外实时信号处理系统](#)
41. [硬件实现 RAID 与软件实现 RAID 的比较](#)
42. [基于 PCI Express 总线系统的热插拔设计](#)
43. [基于 RAID5 的磁盘阵列 Cache 的研究与实现](#)
44. [基于 PCI 总线的 MPEG2 码流播放卡驱动程序开发](#)
45. [基于磁盘阵列引擎的 RAID5 小写性能优化](#)
46. [基于 IEEE1588 的时钟同步技术研究](#)
47. [基于 Davinci 平台的 SD 卡读写优化](#)
48. [基于 PCI 总线的图像处理及传输系统的设计](#)
49. [串口和以太网通信技术在油液在线监测系统中的应用](#)
50. [USB30 数据传输协议分析及实现](#)
51. [IEEE 1588 协议在工业以太网中的实现](#)
52. [基于 USB30 的设备自定义请求实现方法](#)
53. [IEEE1588 协议在网络测控系统中的应用](#)
54. [USB30 物理层中弹性缓冲的设计与实现](#)
55. [USB30 的高速信息传输瓶颈研究](#)
56. [基于 IPv6 的 UDP 通信的实现](#)
57. [一种基于 IPv6 的流媒体传送方案研究与实现](#)
58. [基于 IPv4-IPv6 双栈的 MODBUS-TCP 协议实现](#)
59. [RS485CAN 网关设计与实现](#)
60. [MVB 周期信息的实时调度](#)
61. [RS485 和 PROFINET 网关设计](#)
62. [基于 IPv6 的 Socket 通信的实现](#)
63. [MVB 网络重复器的设计](#)
64. [一种新型 MVB 通信板的探究](#)
65. [具有 MVB 接口的输入输出设备的分析](#)
66. [基于 STM32 的 GSM 模块综合应用](#)
67. [基于 ARM7 的 MVB CAN 网关设计](#)
68. [机车车辆的 MVB CAN 总线网关设计](#)
69. [智能变电站冗余网络中 IEEE1588 协议的应用](#)
70. [CAN 总线的浅析 CANopen 协议](#)
71. [基于 CANopen 协议实现多电机系统实时控制](#)
72. [以太网时钟同步协议的研究](#)
73. [基于 CANopen 的列车通信网络实现研究](#)
74. [基于 SJA1000 的 CAN 总线智能控制系统设计](#)
75. [基于 CANopen 的运动控制单元的设计](#)
76. [基于 STM32F107VC 的 IEEE 1588 精密时钟同步分析与实现](#)

77. [分布式控制系统精确时钟同步技术](#)
78. [基于 IEEE 1588 的时钟同步技术在分布式系统中应用](#)
79. [基于 SJA1000 的 CAN 总线通讯模块的实现](#)
80. [嵌入式设备的精确时钟同步技术的研究与实现](#)
81. [基于 SJA1000 的 CAN 网桥设计](#)
82. [基于 CAN 总线分布式温室监控系统的设计与实现](#)
83. [基于 DSP 的 CANopen 通讯协议的实现](#)
84. [基于 PCI9656 控制芯片的高速网卡 DMA 设计](#)
85. [基于以太网及串口的数据采集模块设计](#)
86. [MVB1 类设备控制器的 FPGA 设计](#)
87. [MVB 接口彩色液晶显示诊断单元的显示应用软件设计](#)
88. [IPv6 新型套接字的网络编程剖析](#)
89. [基于规则的 IPv4 源程序到 IPv6 源程序的移植方法](#)
90. [MVB 网络接口单元的 SOC 解决方案](#)
91. [基于 IPSec 协议的 IPv6 安全研究](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)

21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)
23. [Vxworks 下的冗余 CAN 通讯模块设计](#)
24. [WindML 工业平台下开发 S1d13506 驱动及显示功能的实现](#)
25. [WindML 中 Mesa 的应用](#)
26. [VxWorks 下图形用户界面开发中双缓冲技术应用](#)
27. [VxWorks 上的一种 GUI 系统的设计与实现](#)
28. [VxWorks 环境下 socket 的实现](#)
29. [VxWorks 的 WindML 图形界面程序的框架分析](#)
30. [VxWorks 实时操作系统及其在 PC104 下以太网编程的应用](#)
31. [实时操作系统任务调度策略的研究与设计](#)
32. [军事指挥系统中 VxWorks 下汉字显示技术](#)
33. [基于 VxWorks 实时控制系统中文交互界面开发平台](#)
34. [基于 VxWorks 操作系统的 WindML 图形操控界面实现方法](#)
35. [基于 GPU FPGA 芯片原型的 VxWorks 下驱动软件开发](#)
36. [VxWorks 下的多串口卡设计](#)
37. [VxWorks 内存管理机制的研究](#)
38. [T9 输入法在 Tilcon 下的实现](#)
39. [基于 VxWorks 的 WindML 图形界面开发方法](#)
40. [基于 Tilcon 的 IO 控制板可视化测试软件的设计和实现](#)
41. [基于 VxWorks 的通信服务器实时多任务软件设计](#)
42. [基于 VXWORKS 的 RS485MVB 网关的设计与实现](#)
43. [实时操作系统 VxWorks 在微机保护中的应用](#)
44. [基于 VxWorks 的多任务程序设计及通信管理](#)
45. [基于 Tilcon 的 VxWorks 图形界面开发技术](#)
46. [嵌入式图形系统 Tilcon 及应用研究](#)
47. [基于 VxWorks 的数据采集与重演软件的图形界面的设计与实现](#)
48. [基于嵌入式的 Tilcon 用户图形界面设计与开发](#)
49. [基于 Tilcon 的交互式多页面的设计](#)
50. [基于 Tilcon 的嵌入式系统人机界面开发技术](#)
51. [基于 Tilcon 的指控系统多任务人机交互软件设计](#)
52. [基于 Tilcon 航海标绘台界面设计](#)
53. [基于 Tornado 和 Tilcon 的嵌入式 GIS 图形编辑软件的开发](#)
54. [VxWorks 环境下内存文件系统的应用](#)
55. [VxWorks 下的多重定时器设计](#)
56. [Freescall 的 MPC8641D 的 VxWorks BSP](#)
57. [VxWorks 实验五\[时间片轮转调度\]](#)
58. [解决 VmWare 下下载大型工程.out 出现 WTX Error 0x100de 的问题](#)
59. [基于 VxWorks 系统的 MiniGUI 图形界面开发](#)
60. [VxWorks BSP 开发中的 PCI 配置方法](#)
61. [VxWorks 在 S3C2410 上的 BSP 设计](#)
62. [VxWorks 操作系统中 PCI 总线驱动程序的设计与实现](#)

63. [VxWorks 概述](#)
64. [基于 AT91RM9200 的 VxWorks END 网络驱动开发](#)
65. [基于 EBD9200 的 VxWorks BSP 设计和实现](#)
66. [基于 VxWorks 的 BSP 技术分析](#)
67. [ARM LPC2210 的 VxWorks BSP 源码](#)
68. [基于 LPC2210 的 VxWorks BSP 移植](#)
69. [基于 VxWorks 平台的 SCTP 协议软件设计实现](#)
70. [VxWorks 快速启动的实现方法\[上电到应用程序 1 秒\]](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++ 语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)
18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)
27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)

29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)
33. [LINUX ARM 下的 USB 驱动开发](#)
34. [Linux 下基于 I2C 协议的 RTC 驱动开发](#)
35. [嵌入式下 Linux 系统设备驱动程序的开发](#)
36. [基于嵌入式 Linux 的 SD 卡驱动程序的设计与实现](#)
37. [Linux 系统中进程调度策略](#)
38. [嵌入式 Linux 实时性方法](#)
39. [基于实时 Linux 计算机联锁系统实时性分析与改进](#)
40. [基于嵌入式 Linux 下的 USB30 驱动程序开发方法研究](#)
41. [Android 手机应用开发之音乐资源播放器](#)
42. [Linux 下以太网的 IPv6 隧道技术的实现](#)
43. [Research and design of mobile learning platform based on Android](#)
44. [基于 linux 和 Qt 的串口通信调试器调的设计及应用](#)
45. [在 Linux 平台上基于 QT 的动态图像采集系统的设计](#)
46. [基于 Android 平台的医护查房系统的研究与设计](#)
47. [基于 Android 平台的软件自动化监控工具的设计开发](#)
48. [基于 Android 的视频软硬解码及渲染的对比研究与实现](#)
49. [基于 Android 移动设备的加速度传感器技术研究](#)
50. [基于 Android 系统振动测试仪研究](#)
51. [基于缓存竞争优化的 Linux 进程调度策略](#)
52. [Linux 基于 W83697 和 W83977 的 UART 串口驱动开发文档](#)
53. [基于 AT91RM9200 的嵌入式 Linux 系统的移植与实现](#)
54. [路由信息协议在 Linux 平台上的实现](#)
55. [Linux 下 IPv6 高级路由器的实现](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)

10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)
19. [基于 WinCE 的嵌入式图像采集系统设计](#)
20. [基于 ARM 与 WinCE 的掌纹鉴别系统](#)
21. [DCOM 协议在网络冗余环境下的应用](#)
22. [Windows XP Embedded 在变电站通信管理机中的应用](#)
23. [XPE 在多功能显控台上的开发与应用](#)
24. [基于 Windows XP Embedded 的 LKJ2000 仿真系统设计与实现](#)
25. [虚拟仪器的 Windows XP Embedded 操作系统开发](#)
26. [基于 EVC 的嵌入式导航电子地图设计](#)
27. [基于 XPEmbedded 的警务区 SMS 指挥平台的设计与实现](#)
28. [基于 XPE 的数字残币兑换工具开发](#)
29. [Windows CENET 下 ADC 驱动开发设计](#)
30. [Windows CE 下 USB 设备流驱动开发与设计](#)
31. [Windows 驱动程序设计](#)
32. [基于 Windows CE 的 GPS 应用](#)
33. [基于 Windows CE 下大像素图像分块显示算法的研究](#)
34. [基于 Windows CE 的数控软件开发与实现](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)

11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)
13. [基于 PowerPC 的雷达通用处理机设计](#)
14. [PowerPC 平台引导加载程序的移植](#)
15. [基于 PowerPC 嵌入式内核的多串口通信扩展设计](#)
16. [基于 PowerPC 的多网口系统抗干扰设计](#)
17. [基于 MPC860T 与 VxWorks 的图形界面设计](#)
18. [基于 MPC8260 处理器的 PPMC 系统](#)
19. [基于 PowerPC 的控制器研究与设计](#)
20. [基于 PowerPC 的模拟量输入接口扩展](#)
21. [基于 PowerPC 的车载通信系统设计](#)
22. [基于 PowerPC 的嵌入式系统中通用 IO 口的扩展方法](#)
23. [基于 PowerPC440GP 型微控制器的嵌入式系统设计与研究](#)
24. [基于双 PowerPC 7447A 处理器的嵌入式系统硬件设计](#)
25. [基于 PowerPC603e 通用处理模块的设计与实现](#)
26. [嵌入式微机 MPC555 驻留片内监控器的开发与实现](#)
27. [基于 PowerPC 和 DSP 的电能质量在线监测装置的研制](#)
28. [基于 PowerPC 架构多核处理器嵌入式系统硬件设计](#)
29. [基于 PowerPC 的多屏系统设计](#)
30. [基于 PowerPC 的嵌入式 SMP 系统设计](#)
31. [基于 MPC850 的多功能通信管理器](#)
32. [基于 MPC8640D 处理系统的技术研究](#)
33. [基于双核 MPC8641D 处理器的计算机模块设计](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)

13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)
22. [ARM CortexM3 处理器故障的分析与处理](#)
23. [ARM 微处理器启动和调试浅析](#)
24. [基于 ARM 系统下映像文件的执行与中断运行机制的实现](#)
25. [中断调用方式的 ARM 二次开发接口设计](#)
26. [ARM11 嵌入式系统 Linux 下 LCD 的驱动设计](#)
27. [Uboot 在 S3C2440 上的移植](#)
28. [基于 ARM11 的嵌入式无线视频终端的设计](#)
29. [基于 S3C6410 的 Uboot 分析与移植](#)
30. [基于 ARM 嵌入式系统的高保真无损音乐播放器设计](#)
31. [UBoot 在 Mini6410 上的移植](#)
32. [基于 ARM11 的嵌入式 Linux NAND FLASH 模拟 U 盘挂载分析与实现](#)
33. [基于 ARM11 的电源完整性分析](#)
34. [基于 ARM S3C6410 的 uboot 分析与移植](#)
35. [基于 S5PC100 移动视频监控终端的设计与实现](#)
36. [UBoot 在 AT91RM9200 上的移植简析](#)
37. [基于工控级 AT91RM9200 开发板的 UBoot 移植分析](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)
11. [基于 X86 平台的简单多任务内核的分析与实现](#)

12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)
16. [基于 UEFI 的 Application 和 Driver 的分析与开发](#)
17. [基于 UEFI 的可信 BIOS 研究与实现](#)
18. [基于 UEFI 的国产计算机平台 BIOS 研究](#)
19. [基于 UEFI 的安全模块设计分析](#)
20. [基于 FPGA Nios II 的等精度频率计设计](#)
21. [基于 FPGA 的 SOPC 设计](#)
22. [基于 SOPC 基本信号产生器的设计与实现](#)
23. [基于龙芯平台的 PMON 研究与开发](#)
24. [基于 X86 平台的嵌入式 BIOS 可配置设计](#)
25. [基于龙芯 2F 架构的 PMON 分析与优化](#)
26. [CPU 与 GPU 之间接口电路的设计与实现](#)
27. [基于龙芯 1A 平台的 PMON 源码编译和启动分析](#)
28. [基于 PC104 工控机的嵌入式直流监控装置的设计](#)
29. [GPGPU 技术研究与实现](#)
30. [GPU 实现的高速 FIR 数字滤波算法](#)
31. [一种基于 CPUGPU 异构计算的混合编程模型](#)
32. [面向 OpenCL 模型的 GPU 性能优化](#)
33. [基于 GPU 的 FDTD 算法](#)
34. [基于 GPU 的瑕疵检测](#)
35. [基于 GPU 通用计算的分析与研究](#)
36. [面向 OpenCL 架构的 GPGPU 量化性能模型](#)
37. [基于 OpenCL 的图像积分图算法优化研究](#)
38. [基于 OpenCL 的均值平移算法在多个众核平台的性能优化研究](#)
39. [基于 OpenCL 的异构系统并行编程](#)
40. [嵌入式系统中热备份双机切换技术研究](#)
41. [EFI-Tiano 环境下的 AES 算法应用模型](#)

Programming:

1. [计算机软件基础数据结构 - 算法](#)
2. [高级数据结构对算法的优化](#)
3. [零基础学算法](#)
4. [Linux 环境下基于 TCP 的 Socket 编程浅析](#)
5. [Linux 环境下基于 UDP 的 socket 编程浅析](#)

6. [基于 Socket 的网络编程技术及其实现](#)
7. [数据结构考题 - 第 1 章 绪论](#)
8. [数据结构考题 - 第 2 章 线性表](#)
9. [数据结构考题 - 第 2 章 线性表 - 答案](#)
10. [基于小波变换与偏微分方程的图像分解及边缘检测](#)
11. [基于图像能量的布匹瑕疵检测方法](#)
12. [基于 OpenCL 的拉普拉斯图像增强算法优化研究](#)
13. [异构平台上基于 OpenCL 的 FFT 实现与优化](#)
14. [数据结构考题 - 第 4 章 串](#)
15. [数据结构考题 - 第 4 章 串答案](#)
16. [用 IPv6 编程接口实现有连接通信的方法](#)

FPGA / CPLD:

1. [一种基于并行处理器的快速车道线检测系统及 FPGA 实现](#)
2. [基于 FPGA 和 DSP 的 DBF 实现](#)
3. [高速浮点运算单元的 FPGA 实现](#)
4. [DLMS 算法的脉动阵结构设计及 FPGA 实现](#)
5. [一种基于 FPGA 的 3DES 加密算法实现](#)
6. [可编程 FIR 滤波器的 FPGA 实现](#)
7. [基于 FPGA 的 AES 加密算法的高速实现](#)
8. [基于 FPGA 的精确时钟同步方法](#)
9. [应用分布式算法在 FPGA 平台实现 FIR 低通滤波器](#)
10. [流水线技术在用 FPGA 实现高速 DSP 运算中的应用](#)
11. [基于 FPGA 的 CAN 总线通信节点设计](#)
12. [基于 FPGA 的高速时钟数据恢复电路的实现](#)
13. [基于 FPGA 的高阶高速 FIR 滤波器设计与实现](#)
14. [基于 FPGA 高效实现 FIR 滤波器的研究](#)
- 15.