

基于 CPCI 总线的红外实时信号处理系统

徐江丰¹, 张涌¹, 汤心溢¹, 陈曦²

(1. 中国科学院上海技术物理研究所, 上海 200083; 2. 武汉大学 电信学院, 湖北 武汉 430079)

摘要: 介绍了一种高性能红外实时信号处理系统的原理、结构和特点。针对红外探测系统, 提出了 DSP + FPGA + CPCI 的信号处理架构, 采用 Virtex Pro FPGA 实现非均匀性校正等图像预处理, Spartan FPGA 实现 CPCI 总线技术, DSP64X 实现高层目标检测算法, 以构成处理能力强、高速数据传输、接口可靠稳定的信号处理系统。实验测试表明, 这种实时信号处理系统工作稳定、可靠, 满足系统性能指标要求。

关键词: CPCI; 红外探测系统; 实时信号处理; FPGA; DSP

中图分类号: TN216 **文献标识码:** A **文章编号:** 1001 - 5868(2006)03 - 0349 - 04

Infrared Real-time Signal Processing System Based on CPCI

XU Jiang-feng¹, ZHANG Yong¹, TANG Xin-yi¹, CHEN Xi²

(1. Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, CHN;

2. School of Electronic Information, Wuhan University, Wuhan 430079, CHN)

Abstract: The principle, structure and characteristics of a high-performance infrared real-time signal processing system are introduced. Aiming at infrared detecting system, the framework of signal processing system including DSP, FPGA and CPCI is proposed. The scheme of applying Virtex Pro FPGA to realize nonuniformity correction pretreatment, applying Spartan FPGA to realize CPCI bus, and applying DSP64X to realize high-level target-detecting arithmetic, has composed a signal processing system which has powerful processing capability, high-speed and reliable interface. The experimental result shows that the real-time signal processing system works reliably and stably, and meets the requirement for high performance system.

Key words: CPCI; infrared detecting system; real-time signal processing; FPGA; DSP

1 引言

随着红外焦平面技术的快速发展, 高性能的红外探测器为研制先进的红外探测系统提供了有利的技术条件, 性能优异且满足实用要求的红外探测系统必然需要处理能力强、可靠性高的红外实时信号处理平台作为技术支撑。目前国内的信号处理板, 大部分是工控领域的通用产品, 红外系统的针对性不强, 处理能力不高, 且往往缺乏硬件可编程性; 而

国外的信号处理平台过于昂贵, 相比红外系统同样也存在处理能力不行、硬件结构不灵活的缺点。因此自行设计一个强大数据处理能力、拥有高速传输和可靠稳定接口的通用红外探测系统实时信号处理平台则非常必要。

本文基于红外探测系统的应用要求, 研制了高性能实时信号处理平台, 同时在该平台上实现了处理软件算法。文章从平台的处理能力、硬件可重构性以及总线传输接口等三个方面展开论述。该信号处理平台达到了高速处理、高速数据传输及可靠稳定接口的性能指标。

2 红外实时信号处理系统

2.1 系统方案

红外实时信号处理系统采用 DSP + FPGA + PCI 的架构^[1]。系统硬件模块如图 1 所示。

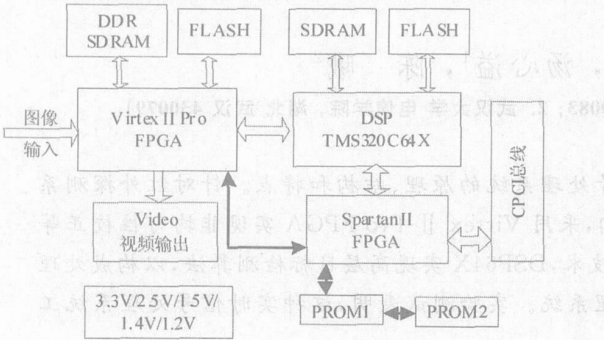


图 1 信号处理系统框图

红外探测器输出图像数据到信号处理板,先进入 FPGA (Virtex Pro) 进行预处理。预处理包括数据的缓冲、非均匀性校正、图像增强以及与 DSP 的接口时序控制等等。Virtex Pro FPGA 也能完成算法的协同处理,算法中对运行速度要求很高,而算法结构不太复杂的处理均可在 FPGA 中实现,从而使得该 FPGA 成为 DSP 的协处理器。

经过预处理后的红外图像输出到 DSP64X 中进行后续算法处理。DSP64X 的处理包括红外潜目标检测核心算法。为了提高处理速度采用了多种机制,如乒乓缓存、结构优化等来完成算法的处理。DSP 处理后的潜在目标和图像数据通过 PCI 总线传输到主机,由主机程序完成轨迹跟踪确认真实的目标,并且实现人机交换界面等。PCI 总线控制接口在 Spartan FPGA 中实现。

信号处理板软件包括三部分: Virtex Pro FPGA 中的图像预处理; DSP64X 中的核心算法处理; Spartan FPGA 中的 PCI 总线接口控制。下面分别阐述三部分的设计方案及软件流程。

2.2 DSP64X 的设计与红外小目标检测算法实现

2.2.1 DSP64X 的硬件设计

TMS320C64X 是 TI 公司最新推出的高性能定点 DSP,主频高达 1 GHz。在我们的项目中,目前应用的是时钟频率为 600 MHz 的 TMS320C6415。但硬件设计保持了与 720 MHz 和 1 GHz 的 DSP 兼容。电源中的 1.4 V 用于 600 MHz 的 DSP 核电压,而 1.2 V 则是用于 720 MHz 和 1 GHz 的 DSP 核电压。

DSP6415 的 EMIFA 是 64 bit 宽度,扩展了两个 8 M × 32 bit 共 64 Mbyte 容量的 SDRAM 存储器,最高传输速度 800 Mbyte/s,用于大批量图像数据的缓存;在 EMIFB 上设计了 8 Mbit 的 FLASH 实现 DSP 程序的 ROM 加载; DSP 的程序也可以通过 HPI 口由主机来加载,方便了红外探测系统软件的应用设计。EMIFA 与 Virtex Pro FPGA 相连,用于接收预处理的图像数据,传送非均匀性校正系数及命令字给 FPGA 等; EMIFB 和 HPI 均与 Spartan FPGA 相连,用于 DSP 和主机间的双向高速数据传输。TMS320C6415 内部有 256 kbit 的一级缓存和 8 Mbit 的二级缓存,极大地方便了 DSP 算法程序的编写和调试。

2.2.2 DSP64X 的软件设计

在 DSP 软件的开发中,基于 DSP/BIOS 的框架设计不仅可以简化应用程序的编写和调试,还可以发挥 DSP 的并行高效性,提高代码执行效率。DSP/BIOS 是一个专用于 DSP 的嵌入式操作系统,它能大大方便用户编写多任务应用程序。

系统的 DSP 软件需完成以下几个功能:启动 EDMA 通道不断读取 Virtex Pro FPGA 输出的红外图像;对输入的红外图像进行潜目标算法处理以提取每帧图像中的潜目标;提取出的潜目标实时发送给主机,并且按主机的需要选择性发送红外图像;传送非均匀性校正系数给 Virtex Pro FPGA,包括传送校正或者不校正的命令以选择获得校正后的红外图像和原始图像;按照 DSP 与主机通信协议, DSP 完全接受主机的控制,包括复位 DSP 等。DSP 软件的流程图如图 2 所示。

潜目标的检测首先对原始的红外图像进行压缩,然后对压缩后的图像进行形态滤波的背景感知处理^[2],最后根据设置的阈值判定为潜目标。

阈值的选择对目标检测有重要的影响,阈值选择过低,输出潜目标过多,加大后级处理难度;选择过高,则可能漏掉真实的目标。所以阈值的选择需要结合实际操作的情况来确定,其设置方法有很多种,通常使用图像动态自适应阈值设置法和固定阈值设置法。

由阈值判定可认为该点是否为我们需要的单幅图像的潜在目标点。理论分析和实践结果均可证明,红外图像中的灰度孤立奇异点可以通过此潜目标检测算法提取出来。结合后续的轨迹处理,就可以确认真实的运动小目标。

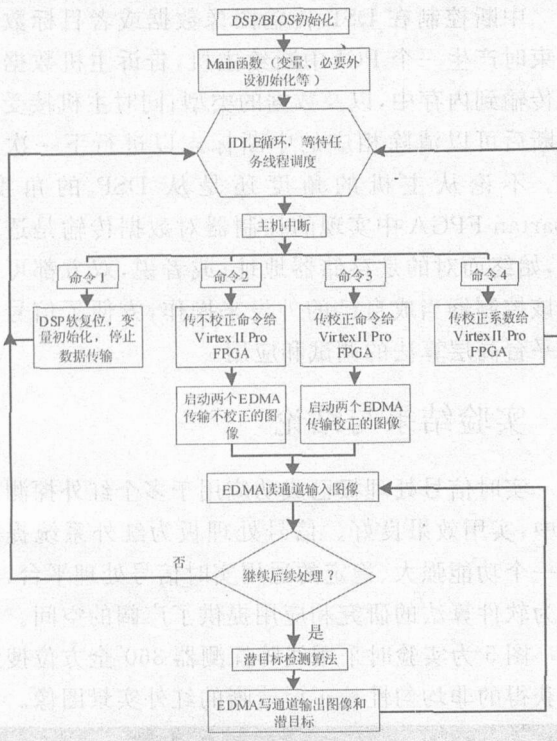


图2 DSP软件程序流程图

2.3 FPGA的图像预处理实现

2.3.1 Virtex Pro FPGA的SOPC硬件方案

Virtex Pro系列FPGA可将可编程技术的使用模式从逻辑器件层次提升到系统一级,是真正意义上的可编程片上系统(SOPC)。片内集成的Power-PC处理器和众多逻辑资源适合我们做红外探测系统的嵌入式处理技术研究。

两块DDR存储器芯片提供FPGA运行嵌入式系统所需内存。Video视频输出作为嵌入式系统的显示设备。FLASH既可以作为FPGA内部的PowerPC处理器运行嵌入式操作系统Vxworks时所需的程序存储器,也可以存储非均匀校正的校正系数。PROM1和PROM2(均为XCF04S)作为Virtex Pro FPGA和Spartan FPGA的配置芯片,是Xilinx公司最新一代的平台级ISP(在系统可编程)PROM。设计时为了调试和下载方便,将四块芯片巧妙地安排成了一个串行菊花链。

2.3.2 Virtex Pro FPGA图像预处理软件设计

FPGA的程序用硬件描述语言Verilog来编写。在系统方案设计和规划中,基于Virtex Pro FPGA的高性能和强大硬件处理能力,该FPGA的设计为将来的嵌入式处理技术研究提供平台支撑,以适应红外成像探测系统的小型化发展。在应用

中,该部分主要实现功能为:两点非均匀性校正,DSP接口控制以实现高速图像数据传输,模拟均匀红外图像在无需头部探测器的情况下测试整个信号处理平台以及主机软件正常工作与否。图3为应用中Virtex Pro FPGA的程序框图。

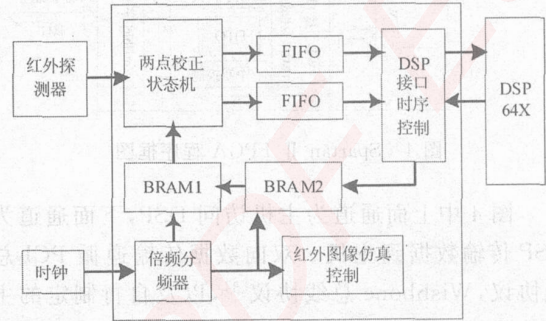


图3 Virtex Pro FPGA软件框图

系统采用的红外探测器是线阵288元的,两点校正的系数有288组,为了提高运算速度,直接存放在FPGA内部的Block RAM中,即BRAM1和BRAM2。红外图像传输的时钟的上升沿启动两点校正状态机,一个时钟进行一次校正运算。

DSP接口时序控制逻辑必须严格按照DSP64X EMIFA可编程同步接口的时序来编写,并且满足相应的建立保持时间要求。DSP启动EDMA通道读取红外图像数据,通过FPGA里面的两个乒乓FIFO进行连续的图像传输。

红外图像仿真逻辑在系统调试中意义重大。一方面由于红外探测器价格昂贵,使用寿命短;另一方面,在系统调试出现问题时,我们往往也需要FPGA模拟图像来进行问题定位,查找原因。图像仿真即是在FPGA中模拟头部探测器时序产生我们需要的图像。通过FPGA模拟的红外图像,可以测试和验证系统设计常见的问题及原因。

2.4 CPCI总线传输接口设计实现

Compact PCI总线接口的时序逻辑在Spartan FPGA中实现,包括PCI桥核,控制DSP64X与CPCI总线之间DMA数据传输的接口逻辑等。

CPCI总线接口包括主机传送数据到DSP和DSP传输数据到主机两个方向。总线接口的设计直接影响到整个信号处理平台性能的优劣。硬件实现的结果是对主机和DSP而言,双方面向的均是对方的存储地址,而无需关心和操作硬件逻辑实现数据高速传输的过程。图4为Spartan FPGA程序实现的框图。

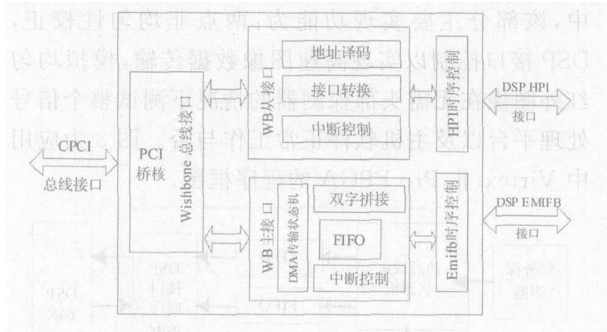


图4 Spartan FPGA 程序框图

图4中上面通道为主机访问DSP,下面通道为DSP传输数据到主机。双向数据传输遵循PCI总线协议,Wishbone总线协议^[3],以及自行制定的主机与DSP通信协议。FPGA的编程需要转换DSP的接口时序,并且符合传输速度的要求,包括HPI口和EMIFB。

DSP传输图像或者目标数据给主机时,由于DSP的EMIFB是16位,先需要进行拼接形成32位双字存入FIFO中。只要FIFO非空,由DMA传输状态机发起主机内存的写操作,FIFO中的数据通过PCI桥连续写入主机内存中,此时主机的内存对DMA传输状态机而言是透明的,由于Wishbone接口为主接口,此时的DMA操作使得PCI桥成为PCI总线的主设备,可以完全控制主机内存。所以DMA传输状态机的编写和调试非常重要,不完善的状态机很容易导致主机死机、数据传输中止等不可预料的结果。DMA传输状态机包括四个状态。

DSP程序在每一次大批量块数据传输时可以复位FPGA里面的DMA传输状态机,S0状态初始化传输控制参数。S1状态时判断FIFO是否为空,当DSP的数据传输到FIFO时,FIFO非空则使能FIFO让FIFO输出数据,并且跳转到S2状态。由于状态机是时钟下降沿翻转,而FIFO是上升沿取数据,这样到S2状态,数据已经有效并且完成了Wishbone总线传输。接着在S3状态可以判断下一次是否继续传输。S3状态时,首先根据Wishbone总线协议来判断PCI数据传输是否已经完成,是否需要出错重试,PCI总线仲裁器是否已经收回总线控制权等等;如果上一次写操作成功且FIFO中还有数据,则跳转至S2状态取FIFO数据;如果写操作成功且FIFO空,则跳转至S1状态等待DSP继续传输数据。不考虑主机程序影响时,实际测试PCI桥的数据传输速度可以达到100Mbyte/s。

中断控制在DSP传输图像数据或者目标数据结束时产生一个PCI中断给主机,告诉主机数据已经传输到内存中,以及数据的类型;同时主机接受到中断后可以清除相应的中断标志以进行下一次传输。不论从主机的角度还是从DSP的角度,Spartan FPGA中实现的控制器对数据传输是透明的,始终面对的是存储器地址;或者说,双方都可以把该控制器当成自己的外设来操作,方便了信号处理平台高层算法的调试和应用。

3 实验结果与结论

实时信号处理板已成功应用于多个红外探测系统中,实用效果良好。信号处理板为红外系统提供了一个功能强大、稳定的通用实时信号处理平台,同时为软件算法的研究和应用提供了广阔的空间。

图5为实验时采用线阵探测器360全方位搜索中获得的非均匀性校正后清晰的红外实景图像。



图5 处理后的红外实景图像

红外成像目标探测是当今信息对抗领域的关键技术和研究热点。本文根据红外探测系统的应用要求,提出了DSP+FPGA+CPCI的信号处理平台架构,设计了处理能力强、高速数据传输、接口可靠稳定的信号处理系统,并在系统中实现了非均匀性校正、小目标检测算法,以及CPCI总线技术。实验测试表明,该信号处理系统工作稳定、可靠,满足系统性能指标要求,并成功地应用于红外探测系统中。

参考文献:

- [1] Shanley T, Anderson D. PCI系统结构(第四版)[M]. 刘晖,冀然译. 北京:电子工业出版社,2000.
- [2] 余农,吴常咏,汤心溢,等. 红外目标检测的自适应背景感知算法[J]. 电子学报,2005,33(2):200-204.
- [3] WISHBONE SoC. Architecture Specification, Revision B.1 EB/OL. <http://www.silicore.net>.

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)
11. [USB30 电路保护](#)
12. [USB30 协议分析与框架设计](#)
13. [USB 30 中的 CRC 校验原理及实现](#)
14. [基于 CPLD 的 UART 设计](#)
15. [IPMI 在 VPX 系统中的应用与设计](#)
16. [基于 CPCI 总线的 PMC 载板设计](#)
17. [基于 VPX 总线的工件台运动控制系统研究与开发](#)
18. [PCI Express 流控机制的研究与实现](#)
19. [UART16C554 的设计](#)
20. [基于 VPX 的高性能计算机设计](#)
21. [基于 CAN 总线技术的嵌入式网关设计](#)
22. [Visual C 串行通讯控件使用方法与技巧的研究](#)
23. [IEEE1588 精密时钟同步关键技术研究](#)
24. [GPS 信号发生器射频模块的一种实现方案](#)
25. [基于 CPCI 接口的视频采集卡的设计](#)
26. [基于 VPX 的 3U 信号处理平台的设计](#)
27. [基于 PCI Express 总线 1394b 网络传输系统 WDM 驱动设计](#)
28. [AT89C52 单片机与 ARINC429 航空总线接口设计](#)
29. [基于 CPCI 总线多 DSP 系统的高速主机接口设计](#)
30. [总线协议中的 CRC 及其在 SATA 通信技术中的应用](#)
31. [基于 FPGA 的 SATA 硬盘加解密控制器设计](#)
32. [Modbus 协议在串口通讯中的研究及应用](#)
33. [高可用的磁盘阵列 Cache 的设计和实现](#)
34. [RAID 阵列中高速 Cache 管理的优化](#)

35. [一种新的基于 RAID 的 CACHE 技术研究与实现](#)
36. [基于 PCIE-104 总线的高速数据接口设计](#)
37. [基于 VPX 标准的 RapidIO 交换和 Flash 存储模块设计](#)
38. [北斗卫星系统在海洋工程中的应用](#)
39. [北斗卫星系统在远洋船舶上应用的研究](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)
15. [Bootrom 功能改进经验谈](#)
16. [基于 VxWorks 嵌入式系统的中文平台研究与实现](#)
17. [VxBus 的 A429 接口驱动](#)
18. [基于 VxBus 和 MPC8569E 千兆网驱动开发和实现](#)
19. [一种基于 vxBus 的 PPC 与 FPGA 高速互联的驱动设计方法](#)
20. [基于 VxBus 的设备驱动开发](#)
21. [基于 VxBus 的驱动程序架构分析](#)
22. [基于 VxBus 的高速数据采集卡驱动程序开发](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)

5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)
7. [Linux 串口编程实例](#)
8. [基于 Yocto Project 的嵌入式应用设计](#)
9. [Android 应用的反编译](#)
10. [基于 Android 行为的加密应用系统研究](#)
11. [嵌入式 Linux 系统移植步步通](#)
12. [嵌入式 C++ 语言精华文章集锦](#)
13. [基于 Linux 的高性能服务器端的设计与研究](#)
14. [S3C6410 移植 Android 内核](#)
15. [Android 开发指南中文版](#)
16. [图解 Linux 操作系统架构设计与实现原理（第二版）](#)
17. [如何在 Ubuntu 和 Linux Mint 下轻松升级 Linux 内核](#)
18. [Android 简单 mp3 播放器源码](#)
19. [嵌入式 Linux 系统实时性的研究](#)
20. [Android 嵌入式系统架构及内核浅析](#)
21. [基于嵌入式 Linux 操作系统内核实时性的改进方法研究](#)
22. [Linux TCP IP 协议详解](#)
23. [Linux 桌面环境下内存去重技术的研究与实现](#)
24. [掌握 Android 7.0 新增特性 Quick Settings](#)
25. [Android 应用逆向分析方法研究](#)
26. [Android 操作系统的课程教学](#)
27. [Android 智能手机操作系统的研究](#)
28. [Android 英文朗读功能的实现](#)
29. [基于 Yocto 订制嵌入式 Linux 发行版](#)
30. [基于嵌入式 Linux 的网络设备驱动设计与实现](#)
31. [如何高效学习嵌入式](#)
32. [基于 Android 平台的 GPS 定位系统的设计与实现](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)

9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)
16. [基于 WinCE 的 BootLoader 研究](#)
17. [Windows CE 环境下无线网卡的自动安装](#)
18. [基于 Windows CE 的可视电话的研究与实现](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)
7. [用 PowerPC860 实现 FPGA 配置](#)
8. [基于 MPC8247 嵌入式电力交换系统的设计与实现](#)
9. [基于设备树的 MPC8247 嵌入式 Linux 系统开发](#)
10. [基于 MPC8313E 嵌入式系统 UBoot 的移植](#)
11. [基于 PowerPC 处理器 SMP 系统的 UBoot 移植](#)
12. [基于 PowerPC 双核处理器嵌入式系统 UBoot 移植](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)

7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)
10. [ARM 经典 300 问](#)
11. [基于 S5PV210 的频谱监测设备嵌入式系统设计与实现](#)
12. [Uboot 中 start.S 源码的指令级的详尽解析](#)
13. [基于 ARM9 的嵌入式 Zigbee 网关设计与实现](#)
14. [基于 S3C6410 处理器的嵌入式 Linux 系统移植](#)
15. [CortexA8 平台的 \$\mu\$ C-OS II 及 LwIP 协议栈的移植与实现](#)
16. [基于 ARM 的嵌入式 Linux 无线网卡设备驱动设计](#)
17. [ARM S3C2440 Linux ADC 驱动](#)
18. [ARM S3C2440 Linux 触摸屏驱动](#)
19. [Linux 和 Cortex-A8 的视频处理及数字微波传输系统设计](#)
20. [Nand Flash 启动模式下的 Uboot 移植](#)
21. [基于 ARM 处理器的 UART 设计](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)
7. [使用 COMExpress Nano 工控板实现 IP 调度设备](#)
8. [基于 COM Express 架构的数据记录仪的设计与实现](#)
9. [基于 COM Express 的信号系统逻辑运算单元设计](#)
10. [基于 COM Express 的回波预处理模块设计](#)
11. [基于 X86 平台的简单多任务内核的分析与实现](#)
12. [基于 UEFI Shell 的 PreOS Application 的开发与研究](#)
13. [基于 UEFI 固件的恶意代码防范技术研究](#)
14. [MIPS 架构计算机平台的支持固件研究](#)
15. [基于 UEFI 固件的攻击验证技术研究](#)

Programming:

RT Embedded <http://www.kontronn.com>

1. [计算机软件基础数据结构 - 算法](#)